



ESCUELA SUPERIOR POLITÉCNICA DEL LITORAL

Facultad de Ingeniería en Electricidad y Computación

“Análisis, diseño e implementación de un Restaurador Dinámico de Voltaje (DVR) basado en un convertidor trifásico modulado por ancho de pulso con la técnica de vector-espacial (SVPWM) controlado por DSP”

TESIS DE GRADO

Previo a la obtención del Título de:

**INGENIERO EN ELECTRICIDAD
ESPECIALIZACIÓN EN ELECTRÓNICA INDUSTRIAL
INGENIERO EN ELECTRICIDAD
ESPECIALIZACIÓN EN ELECTRÓNICA INDUSTRIAL
INGENIERO EN ELECTRICIDAD
ESPECIALIZACIÓN EN POTENCIA**

Presentada por:

Juan Carlos Paredes Acosta

Marcelo Xavier Moyano Pinos

Edwin Ricardo Serrano Veloz

GUAYAQUIL – ECUADOR

2009

AGRADECIMIENTO

A Dios y a nuestros padres por su constante apoyo.

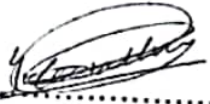
Al Ing. Sífifo Falcones, Director de Tópico, por su ayuda y colaboración para la realización de este proyecto.

A todas las personas que colaboraron para la exitosa culminación de nuestro proyecto de tesis.

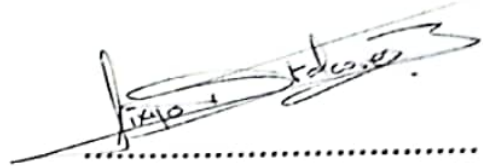
DEDICATORIA

A nuestros padres.

TRIBUNAL DE GRADUACIÓN



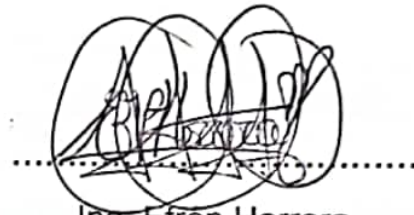
Ing. Holger Cevallos
SUB-DECANO



Ing. Sixifo Falcones
DIRECTOR DE TÓPICO



Ing. Adolfo Salcedo
M. PRINCIPAL



Ing. Efrén Herrera
M. PRINCIPAL

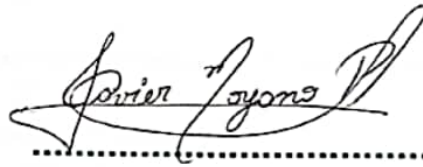
DECLARACIÓN EXPRESA

"La responsabilidad por los hechos, ideas y doctrinas expuestas en este trabajo, nos corresponden exclusivamente; y el patrimonio intelectual de la misma, a la ESCUELA SUPERIOR POLITÉCNICA DEL LITORAL".

(Reglamento de Exámenes y Títulos Profesionales de la ESPOL).



JUAN C. PAREDES ACOSTA



MARCELO X. MOYANO PINOS



EDWIN R. SERRANO VELOZ

RESUMEN

Este trabajo presenta el diseño e implementación de un Restaurador Dinámico de Voltaje (DVR) controlado en lazo abierto, así como también, el diseño y simulación de un control para su funcionamiento en lazo cerrado. El DVR es un compensador estático basado en un inversor PWM trifásico cuyo propósito es regular el voltaje suministrado a una carga trifásica.

El modelo de control del DVR se basa en un detector de la componente de secuencia positiva del voltaje de suministro a la carga. Para la simulación del control en lazo cerrado del DVR se utilizó el programa Matlab/Simulink®, presentando un desempeño satisfactorio. Para la implementación en lazo abierto, fue utilizado el procesador digital de señales (DSP) TMS320F2812 de *Texas Instruments, Inc.* como plataforma digital de control.

Finalmente son presentados los resultados obtenidos con la operación del prototipo que fue implementado en el Laboratorio de Maquinaria Eléctrica de la FIEC/ESPOL.

INTRODUCCIÓN

Durante las últimas décadas la electrónica de potencia ha tenido un avance significativo como respuesta a las necesidades de las industrias y consumidores en general. Esto ha producido una generación de equipos de alta capacidad, alto rendimiento y bajo costo, los mismos que ahora hacen catalogar a la mayoría de las cargas como no lineales.

Estos cambios en las características de las cargas crearon un amplio mercado para los equipos de acondicionamiento de línea que previenen alteraciones en la calidad de la energía.

Entre los numerosos compensadores de calidad de energía, escogimos el Restaurador Dinámico de Voltaje (DVR) ya que es una de las mejores opciones a la hora de enfrentar el problema de las depresiones y saltos de tensión en las industrias y consumidores finales en general.

OBJETIVOS DEL PROYECTO

Los objetivos de nuestro proyecto son: Identificar uno de los problemas comunes que afectan la calidad de la energía eléctrica y utilizar compensadores estáticos para mitigarlo.

Además Implementar un DVR trifásico utilizando módulos IGBTs y diseñar el control del sistema para que pueda ser implementado utilizando DSPs.

ÍNDICE GENERAL

| | Pág. |
|-------------------------------------|--------------|
| RESUMEN | I |
| INTRODUCCIÓN | II |
| OBJETIVOS DEL PROYECTO | III |
| ÍNDICE GENERAL | IV |
| ÍNDICE DE FIGURAS | X |
| ÍNDICE DE TABLAS | XX |
| NOMENCLATURA | XXII |
| SIMBOLOGÍA | XXIII |

CAPÍTULO I

| | |
|---|----------|
| 1. CONCEPTOS DE CALIDAD DE ENERGÍA | 1 |
| 1.1. Calidad de Energía | 2 |
| 1.1.1. Definición de calidad de energía | 2 |
| 1.1.2. Factores que afectan la calidad de energía | 3 |
| 1.2. Disturbios en la calidad de energía | 4 |
| 1.2.1. Definición y tipos de fallas | 4 |
| 1.2.1.1. Transitorios | 4 |

| | |
|---|----|
| 1.2.1.1.1. Impulsivo | 5 |
| 1.2.1.1.2. Oscilatorio | 6 |
| 1.2.1.2. Corta Duración | 7 |
| 1.2.1.2.1. Interrupción | 8 |
| 1.2.1.2.2. Depresión de tensión (Sag)..... | 9 |
| 1.2.1.2.3. Salto de tensión (Swell)..... | 10 |
| 1.2.1.3. Larga Duración | 11 |
| 1.2.1.3.1. Interrupción sostenida | 11 |
| 1.2.1.3.2. Subtensión | 12 |
| 1.2.1.3.3. Sobretensión | 13 |
| 1.2.1.4. Desequilibrio de tensión..... | 13 |
| 1.2.1.5. Distorsión de la forma de onda | 14 |
| 1.2.1.5.1. Armónicos | 14 |
| 1.2.1.5.2. Corte | 15 |
| 1.2.1.5.3. Ruido..... | 16 |
| 1.2.1.6. Fluctuación de tensión o Flicker..... | 17 |
| 1.3. Sensibilidad de equipos electrónicos..... | 20 |
| 1.3.1. Curva CBEMA..... | 20 |
| 1.3.2. Determinación de la sensibilidad de los equipos electrónicos . | 22 |
| 1.4. Soluciones a las fallas de calidad | 23 |
| 1.4.1. Compensadores Estáticos | 23 |
| 1.4.1.1. Restaurador Dinámico de Voltaje (DVR) | 24 |

| | |
|---|----|
| 1.4.1.2. Compensador Estático de Distribución (DSTATCOM) | 25 |
| 1.4.1.3. Fuente de Poder Ininterrumpible (UPS)..... | 26 |
| 1.4.1.4. Acondicionador Unificado de Calidad de Energía (UPQC) | 27 |
| 1.4.1.5. Filtro Activo Paralelo | 28 |
| 1.4.1.6. Filtro Activo Serie..... | 29 |

CAPÍTULO II

| | |
|---|-----------|
| 2. FUNCIONAMIENTO DEL DVR | 31 |
| 2.1. Introducción | 31 |
| 2.2. Principios de Operación..... | 32 |
| 2.3. Características generales | 37 |
| 2.3.1. Elementos constitutivos | 39 |
| 2.3.2. Aplicaciones en la Industria | 39 |
| 2.4. Estructura del DVR | 41 |
| 2.5. Factores que influyen en el voltaje de salida (DVR) | 43 |
| 2.5.1. Componentes de secuencia negativa y secuencia cero | 43 |
| 2.5.2. Ángulo de desfase | 44 |
| 2.6. Determinación del voltaje máximo de salida considerando la limitación del intercambio de potencia activa entre el DVR y el sistema..... | 44 |

CAPÍTULO III

| | |
|---|-----------|
| 3. PRINCIPIOS DE CONVERTIDORES PWM | 46 |
| 3.1. Convertidores DC-DC..... | 46 |
| 3.1.1. Reductor (Buck) | 48 |
| 3.1.2. Elevador (Boost) | 49 |
| 3.1.3. Modelos | 50 |
| 3.1.3.1. De gran señal..... | 51 |
| 3.1.3.2. De pequeña señal..... | 54 |
| 3.2. Convertidores Trifásicos | 56 |
| 3.2.1. Inversor PWM | 56 |
| 3.2.2. Rectificador PWM | 60 |
| 3.2.3. Modulación por vector espacial..... | 65 |
| 3.2.4. Modelos de los convertidores PWM trifásicos..... | 75 |
| 3.2.5. Controlador | 77 |
| 3.2.5.1. Transformada de Park | 77 |
| 3.2.5.2. Controlador PI..... | 80 |
| 3.2.5.3. Control de voltaje de salida..... | 81 |
| 3.2.5.3.1. Control de amplitud | 82 |
| 3.2.5.3.2. Control de fase (PLL) | 83 |
| 3.3. Diseño del DVR | 84 |

| | |
|--|-----|
| 3.3.1. Especificaciones | 84 |
| 3.3.2. Cálculo de componentes..... | 85 |
| 3.3.2.1. Inductancia | 88 |
| 3.3.2.2. Capacitancia | 91 |
| 3.3.2.3. Switch semiconductor | 91 |
| 3.3.2.4. Resistencia equivalente serie | 93 |
| 3.3.2.5. Transformador de inyección serie..... | 94 |
| 3.4. Implementación del DVR | 101 |

CAPÍTULO IV

| | |
|--|------------|
| 4. DISEÑO DE CONTROLADORES DIGITALES | 108 |
| 4.1. Principio de funcionamiento..... | 109 |
| 4.1.1. Partes de un DSP | 110 |
| 4.1.2. Requerimientos para la capacidad de cómputo del DSP | 111 |
| 4.1.3. Configuración del DSP | 112 |
| 4.2. Ventajas y desventajas | 113 |
| 4.3. Controladores digitales de señal..... | 114 |
| 4.3.1. Ventajas sobre microcontroladores..... | 114 |
| 4.3.2. La Familia TMS320C2000 | 115 |
| 4.3.3. Tarjeta eZdsp..... | 116 |

| | |
|---|-----|
| 4.4. Herramientas de Matlab | 118 |
| 4.4.1. Simulink | 118 |
| 4.4.2. PLECS | 119 |
| 4.4.3. Target for TI C2000..... | 120 |
| 4.5. Diseño del controlador para el DSP..... | 123 |
| 4.5.1. Cálculos de parámetros | 125 |
| 4.5.2. Simulación | 127 |
| 4.6. Implementación del control del DSP | 130 |
| | |
| OBSERVACIONES Y RECOMENDACIONES..... | 161 |
| CONCLUSIONES | 162 |
| PROYECTO FUTURO..... | 163 |
| BIBLIOGRAFÍA..... | 164 |
| | |
| ANEXOS | |
| ANEXO A: PLAN DE ACTIVIDADES..... | 169 |
| ANEXO B: ESQUEMÁTICOS | 171 |
| ANEXO C: SIMULACIONES..... | 177 |
| ANEXO D: HOJAS DE ESPECIFICACIONES..... | 181 |
| ANEXO E: IMPRESO DE TARJETAS | 192 |
| ANEXO F: ANÁLISIS DE COSTOS | 196 |

ÍNDICE DE FIGURAS

| | Pág. |
|---|------|
| 1.1. Transitorio Impulsivo | 5 |
| 1.2. Transitorio Oscilatorio | 7 |
| 1.3. Interrupción | 8 |
| 1.4. Depresión de Tensión | 9 |
| 1.5. Salto de Tensión | 10 |
| 1.6. Interrupción Sostenida | 11 |
| 1.7. Subtensión | 12 |
| 1.8. Distorsión armónica en la forma de onda de la tensión | 15 |
| 1.9. Corte de tensión..... | 16 |
| 1.10. Ruido | 17 |
| 1.11. Flicker | 18 |
| 1.12. Curva CBEMA..... | 21 |
| 1.13. Sensibilidad de equipos domésticos | 22 |
| 1.14. Esquema de un DVR | 24 |
| 1.15. Esquema de un DSTATCOM..... | 25 |
| 1.16. Esquema de un UPS | 26 |
| 1.17. Configuración general del Acondicionador Unificado de Calidad de Energía – UPQC..... | 27 |

| | |
|---|----|
| 1.18. Diagrama de un filtro activo serie y paralelo | 28 |
| 1.19. Diagrama de un filtro activo serie..... | 29 |
| 2.1. Configuración básica de un DVR | 32 |
| 2.2. Modelo de divisor de voltaje para una depresión de tensión en un sistema de distribución radial | 34 |
| 2.3. Diagrama vectorial del método de compensación pre-depresión de tensión..... | 35 |
| 2.4. Diagrama vectorial del método de compensación en fase..... | 36 |
| 2.5. Diagrama vectorial del método de compensación de fase avanzada | 36 |
| 2.6. Diagrama del circuito de fuerza de un DVR y su conexión con el sistema de distribución | 38 |
| 2.7. Aplicación del DVR en la industria automotriz | 40 |
| 2.8. Aplicación del DVR en la industria de microprocesadores..... | 41 |
| 2.9. Estructura de un DVR que utiliza un inversor trifásico | 41 |
| 2.10. P_{out} y V_m vs. ángulo de desfase Φ | 45 |
| 3.1. Circuito básico y diagrama de tiempo de la conversión DC-DC en modo de conmutación | 47 |
| 3.2. Convertidor reductor DC-DC..... | 49 |
| 3.3. Convertidor elevador DC-DC | 50 |
| 3.4. Red de dos puertos en el bloque de construcción del modelo de gran señal | 52 |

| | |
|---|----|
| 3.5. Modelo del bloque de construcción de un convertidor DC- DC como un transformador ideal..... | 53 |
| 3.6. Modelo del bloque de construcción como un transformador ideal para convertidores reductor y elevador | 54 |
| 3.7. Modelo promedio de pequeña señal del bloque de construcción de un convertidor DC-DC | 55 |
| 3.8. Inversor trifásico con fuente de voltaje..... | 57 |
| 3.9. PWM senoidal..... | 58 |
| 3.10. Modulación SPWM para la fase 'a' del inversor trifásico | 59 |
| 3.11. Topologías básicas de rectificadores PWM trifásicos: CSR y VSR | 61 |
| 3.12. Principio de operación del rectificador PWM trifásico de fuente de voltaje | 62 |
| 3.13. Circuito equivalente por fase y diagrama fasorial del convertidor PWM trifásico | 63 |
| 3.14. Inversor PWM trifásico formado por tres piernas | 64 |
| 3.15. Distribución espacial de los vectores de switcheo | 67 |
| 3.16. Señales de la v_a , v_b y v_c en la trayectoria del vector respectivo V_s | 67 |
| 3.17. Cálculo de V_s cuando se encuentra en el sector 1 | 69 |
| 3.18. Secuencia de conmutación de los switches del convertidor mediante SVPWM cuando V_s se encuentra en el sector 1..... | 71 |
| 3.19. Esquemático del convertidor PWM trifásico..... | 74 |

| | |
|--|----|
| 3.20. Diagrama del sistema DVR con el convertidor PWM trifásico operando como inversor y conexiones de los transformadores monofásicos y la carga..... | 76 |
| 3.21. Transformada de Park desde sistema de coordenadas trifásico al sistema de coordenadas rotatorio dq0..... | 79 |
| 3.22. Configuración del control PI..... | 80 |
| 3.23. Control del voltaje de salida del DVR..... | 82 |
| 3.24. Componentes básicos de un PLL..... | 83 |
| 3.25. DVR conectado al sistema de potencia..... | 86 |
| 3.26. Representación en diagrama de bloques del sistema DVR en el dominio de 's' con el controlador en lazo abierto..... | 87 |
| 3.27. Ventana de adquisición de datos para el diseño del inductor en MICROMETALS..... | 89 |
| 3.28. Cálculo del número de vueltas, conductor y núcleo toroide para el diseño del inductor en MICROMETALS..... | 90 |
| 3.29. Gráfica Inductancia vs. Corriente del inductor calculado en MICROMETALS..... | 90 |
| 3.30. Vista del IRAMY20UP60B (Internacional Rectifier)..... | 91 |
| 3.31. Esquemático eléctrico interno del IRAMY20UP60B..... | 93 |
| 3.32. Diagrama unifilar del Restaurador Dinámico de Tensión..... | 95 |
| 3.33. Diagrama fasorial de voltajes en el lado primario del transformador de inyección serie del Restaurador Dinámico de Tensión..... | 96 |

| | |
|--|-----|
| 3.34. Diagrama de conexiones del devanado primario del transformador de inyección serie | 97 |
| 3.35. Diagrama fasorial de corrientes en el lado primario del transformador de inyección serie del Restaurador Dinámico de Tensión | 98 |
| 3.36. Diagrama fasorial de voltajes para un sag de tensión del 50% del voltaje nominal..... | 99 |
| 3.37. Diagrama fasorial de corrientes para un sag de tensión del 50% del voltaje nominal..... | 100 |
| 3.38. Diagrama fasorial de voltajes para un swell de tensión del 150% del voltaje nominal..... | 100 |
| 3.39. Vista de la tarjeta trifásica implementada para el control del DVR..... | 101 |
| 3.40. Foto del módulo de acondicionamiento y control | 102 |
| 3.41. Foto del módulo de aislamiento | 103 |
| 3.42. Foto del módulo de fuerza | 104 |
| 3.43. Foto del banco de transformadores | 104 |
| 3.44. Foto de las fuentes DC de las etapas de fuerza (izq.) y control (der.) | 105 |
| 3.45. Foto del chasis que contiene el banco de inductores y capacitores .. | 106 |
| 3.46. Foto del banco de baterías | 106 |
| 3.47. Vista de la implementación física del sistema DVR | 107 |
| 4.1. Elementos de un sistema de control digital básico | 109 |
| 4.2. Diagrama de bloques del controlador TMS320C28x | 112 |

| | |
|--|-----|
| 4.3. Mapa de la plataforma del controlador digital de señales | |
| TMS320C2000™ | 115 |
| 4.4. Tarjeta eZdsp F2812..... | 117 |
| 4.5. Librería de Simulink y exportación de bloques hacia modelo | 118 |
| 4.6. Librería de PLECS y exportación de bloques hacia modelo de Simulink | |
| | 119 |
| 4.7. Bloque de librerías de Target for TI C2000..... | 120 |
| 4.8. Librerías de Soporte del Chip DSP C281x..... | 121 |
| 4.9. Librería C28x Iqmath | 122 |
| 4.10. Identificación del sistema del DVR mediante Simulink | 123 |
| 4.11. Utilización de la herramienta IDENT de Matlab para la identificación del | |
| sistema..... | 124 |
| 4.12. Utilización de la herramienta SISOTOOL de Matlab para hallar las | |
| constantes Kp y Ki del controlador | 125 |
| 4.13. Gráficas de polos y ceros de la identificación del sistema utilizando | |
| SISOTOOL..... | 126 |
| 4.14. Respuesta del sistema retroalimentado ante una entrada tipo escalón | |
| | 127 |
| 4.15. Simulación del circuito del DVR mediante SVPWM..... | 128 |
| 4.16. Simulación de la respuesta del DVR ante una depresión de tensión del | |
| 50% | 128 |

| | |
|---|-----|
| 4.17. Simulación de la respuesta del DVR ante un salto de tensión del 150% | 129 |
| 4.18. Programación para el eZdsp del controlador en lazo abierto..... | 131 |
| 4.19. Subsistema de entrada de señales..... | 131 |
| 4.20. Bloque transformador en cantidades 'por unidad'..... | 132 |
| 4.21. Subsistema de corrección de magnitud y fase..... | 133 |
| 4.22. Subsistema de corrección de desfase..... | 134 |
| 4.23. Subsistema de corrección de magnitud..... | 135 |
| 4.24. Subsistema de transformación desde 'DQ' a 'Alfa-Beta'..... | 136 |
| 4.25. Subsistema de desfase y cambio de magnitud..... | 137 |
| 4.26. Corrección de las señales 'Alfa' y 'Beta'..... | 138 |
| 4.27. Bloque transformador 'Alfa-Beta' a 'ABC' Generador de Vector Espacial | 138 |
| 4.28. Subsistema de generación PWM..... | 139 |
| 4.29. Señales de entrada de la tarjeta de acondicionamiento..... | 140 |
| 4.30. Señales de salida de la tarjeta de acondicionamiento..... | 140 |
| 4.31. Configuración del sistema para pruebas de las señales del ADC..... | 141 |
| 4.32. Configuración del sistema para pruebas de suma y resta del DVR... | 142 |
| 4.33. Configuración del subsistema de corrección de magnitud y fase implementado para las pruebas de suma y resta del DVR..... | 142 |
| 4.34. Foto del multímetro utilizado para medición del voltaje en la carga durante la corrección de fase en 0.425..... | 143 |

| | |
|--|-----|
| 4.35. Foto del medidor de fase utilizado para medir la corrección del desfase del DVR | 144 |
| 4.36. Foto del multímetro utilizado para medición del voltaje en la carga durante la corrección del fase en 0.0015..... | 144 |
| 4.37. Prueba de una señal trifásica con SVPWM | 145 |
| 4.38. Prueba de las señales alternas analógicas..... | 145 |
| 4.39. Foto del analizador de energía trifásico FLUKE 435..... | 146 |
| 4.40. Formas de onda de los voltajes en la fuente para un sag de tensión de 25 Vrms L-L..... | 147 |
| 4.41. Formas de onda de los voltajes inducidos en el primario del transformador de inyección serie durante un sag sin compensación . | 147 |
| 4.42. Tabla de voltajes y corrientes inducidos en el primario del transformador de inyección serie durante un sag sin compensación | 148 |
| 4.43. Formas de onda de los voltajes en la carga durante un sag de tensión de 25 Vrms L-L sin compensar..... | 148 |
| 4.44. Tabla de voltajes y corrientes en la carga durante un sag de tensión de 25 Vrms L-L sin compensar..... | 149 |
| 4.45. Formas de onda de los voltajes en la carga durante la compensación de un sag de tensión de 25 Vrms L-L..... | 149 |
| 4.46. Fasores de voltaje en la carga durante la compensación de un sag de tensión de 25 Vrms L-L | 150 |

| | |
|--|-----|
| 4.47. Fasores de corriente en la carga durante la compensación de un sag de tensión de 25 Vrms L-L | 150 |
| 4.48. Distorsión Armónica Total de los voltajes en la carga durante la compensación de un sag de tensión de 25 Vrms L-L..... | 151 |
| 4.49. Distorsión Armónica Total de las corrientes en la carga durante la compensación de un sag de tensión de 25 Vrms L-L..... | 151 |
| 4.50. Tabla de voltajes y corrientes en la carga durante la compensación de un sag de tensión de 25 Vrms L-L..... | 152 |
| 4.51. Tabla de potencia y energía en la carga durante la compensación de un sag de tensión de 25 Vrms L-L..... | 152 |
| 4.52. Formas de onda de los voltajes en la fuente para un swell de tensión de 75 Vrms L-L..... | 153 |
| 4.53. Formas de onda de los voltajes inducidos en el primario del transformador de inyección serie durante un swell sin compensación | 154 |
| 4.54. Tabla de voltajes y corrientes inducidos en el primario del transformador de inyección serie durante un swell sin compensación | 154 |
| 4.55. Formas de onda de los voltajes en la carga durante un swell de tensión de 75 Vrms L-L sin compensar..... | 155 |
| 4.56. Tabla de voltajes y corrientes en la carga durante la restauración de un swell de tensión de 75 Vrms L-L | 155 |

| | |
|--|-----|
| 4.57. Formas de onda del voltaje trifásico en la carga durante la restauración de un swell de tensión de 75 Vrms L-L..... | 156 |
| 4.58. Formas de onda de la corriente en la carga durante la compensación de un swell de tensión de 75 Vrms L-L..... | 156 |
| 4.59. Fasores de voltajes en la carga durante la compensación de un swell de tensión de 75 Vrms L-L | 157 |
| 4.60. Fasores de corrientes en la carga durante la compensación de un swell de tensión de 75 Vrms L-L | 157 |
| 4.61. Distorsión Armónica Total de los voltajes en la carga durante la compensación de un swell de tensión de 75 Vrms L-L..... | 158 |
| 4.62. Distorsión Armónica Total de las corrientes en la carga durante la compensación de un swell de tensión de 75 Vrms L-L..... | 158 |
| 4.63. Tabla de voltajes y corrientes en la carga durante la compensación de un swell de tensión de 75 Vrms L-L..... | 159 |
| 4.64. Tabla de potencia y energía en la carga durante la compensación de un swell de tensión de 75 Vrms L-L | 159 |

ÍNDICE DE TABLAS

| | Pág. |
|--|------|
| 1.1. Tipos y categorías de perturbaciones que afectan la calidad de energía según IEEE Std. 1159-1995 | 19 |
| 1.2. Resumen de las aplicaciones de los compensadores estáticos | 30 |
| 3.1. Estados de switches válidos para Inversores VSI..... | 57 |
| 3.2. Vectores espaciales generados por los estados del convertidor | 65 |
| 3.3. Secuencias de conmutación de los switches mediante SVPWM..... | 72 |
| 3.4. Ecuaciones básicas del DVR en dominio del tiempo y frecuencia..... | 87 |
| 3.5. Ratings Máximos Absolutos del IRAMY20UP60B | 92 |
| 4.1. Características del procesador del DSP versus frecuencia de señales censadas..... | 112 |
| 4.2. Características importantes del eZdsp™ F2812 | 117 |
| 4.3. Bloques de las librerías del Target for TI C2000 utilizados en la programación del DSP | 130 |

NOMENCLATURA

| | |
|----------|--|
| ASD | Adjustable Speed Drive |
| CBEMA | Computer Business Electronic Manufacturing Association |
| CCM | Continuous Conduction Mode |
| CEN | Comité Européen de Normalisation |
| CSI | Current Source Inverter |
| CUPS | Custom Power System |
| DCM | Discontinuous Conduction Mode |
| DQ | Sistema de referencia rotativo de Park |
| DSC | Digital Signal Controller |
| DSP | Digital Signal Processor |
| DSTATCOM | Distribution Static Compensator |
| DVR | Dynamic Voltage Restorer |
| IEC | International Electrotechnical Commission |
| IEEE | Institute of Electrical and Electronics Engineers |
| IGBT | Insulated Gate Bipolar Transistor |
| IGCT | Integrated Gate Commutated Thyristor |
| LPF | Low-Pass Filter |
| MCU | Microcontroller Unit |
| NPC | Neutral Point Clamped |
| PCB | Printed Circuit Board |
| PCC | Point of Common Coupling |
| PD | Phase Detector |

| | |
|----------|--|
| PFC | Power Factor Correction |
| PI | Controlador Proporcional Integral |
| PLC | Programmable Logic Controller |
| PLL | Phase-Locked Loop |
| PQ | Power Quality |
| PWM | Pulse Width Modulation |
| SISOTOOL | Single Input Single Output Tool |
| SMPS | Switch Mode Power Supply |
| SPWM | Sinusoidal Pulse Width Modulation |
| SVM | Space Vector Modulation |
| SVPWM | Space Vector Modulation Pulse Width Modulation |
| THD | Total Harmonic Distorsion |
| TI | Texas Instruments |
| UPQC | Unified Power Quality Conditioner |
| UPS | Uninterruptible Power Supply |
| VCO | Voltage-Controlled Oscillator |
| VSD | Variable Speed Drive |
| VSI | Voltage Source Inverter |

SIMBOLOGÍA

| | |
|---------------------------------|---|
| f | Frecuencia |
| f_1 | Frecuencia fundamental |
| f_{PWM} | Frecuencia de conmutación |
| $f_{hm\acute{a}x}$ | Frecuencia más alta de fuente contaminante |
| $V_{control}$ | Voltaje de control |
| V_{tri} | Voltaje de onda triangular portadora |
| f_{sw} | Frecuencia de onda triangular portadora |
| t_{on} | Tiempo encendido del switch |
| t_{off} | Tiempo apagado del switch |
| D | Ciclo de trabajo |
| T_s | Período de conmutación |
| I_L | Corriente del inductor |
| $I_{L,l\acute{i}m}$ | Corriente del inductor en límite de conducción |
| $I_{L,l\acute{i}m,m\acute{a}x}$ | Corriente máxima del inductor en límite de conducción |
| $I_{o,l\acute{i}m}$ | Corriente en la carga en el límite de conducción |
| $I_{o,l\acute{i}m,m\acute{a}x}$ | Corriente máxima en la carga en el límite de conducción |
| $I_{L,pico}$ | Corriente del inductor pico |
| I_d | Corriente a la entrada al convertidor |
| V_d | Voltaje de entrada al convertidor |
| V_o | Voltaje de salida del convertidor |
| V_{oi} | Voltaje en el diodo |
| V_a, V_b y V_c | Voltajes de las fases a, b y c |

| | |
|---|--|
| V_{MOD} | Voltaje modulado |
| V_{invA}, V_{invB} y V_{invC} | Voltaje a la salida del inversor fases a, b y c |
| V_{a_iny}, V_{b_iny} y V_{c_iny} | Voltajes inyectados por el DVR en las fases a, b y c |
| V_m | Voltaje máximo de salida de las fases a, b y c |
| Φ | Ángulo de desfase |
| P_{out} | Potencia activa de salida del DVR |
| P_{st} | Índice de severidad de parpadeo a corto plazo |
| P_{lt} | Índice de severidad de parpadeo a largo plazo |
| \dot{Z} | Impedancia equivalente de la carga |
| \dot{I}_a, \dot{I}_b e \dot{I}_c | Corrientes de carga restaurados de las fases a, b y c |
| L_l | Inductancia de la carga |
| r_l | Resistencia de la carga |
| L_t | Inductancia del transformador |
| r_t | Resistencia del transformador |
| L_f | Inductancia del filtro |
| C_f | Capacitancia del filtro |
| r_f | Resistencia del filtro |
| 1:n | Relación de vueltas del transformador |
| V_{dvr} | Voltaje de inyección del DVR |
| V_{REF} | Voltaje de referencia DC |
| V_s | Vector espacial de referencia deseado |
| T_0, T_1, \dots, T_7 | Tiempos de encendido de estados correspondientes del VSI |
| $[X_{dq}]$ | Vector de coordenadas rotativas |

| | |
|-------------|----------------------------------|
| $[x_{abc}]$ | Vector de coordenadas trifásicas |
| $[T]$ | Matriz de transformación de Park |

CAPÍTULO I

CONCEPTOS DE CALIDAD DE ENERGÍA

La calidad de energía eléctrica (CEE) ó PQ en inglés (Power Quality), se ha visto afectada desde sus inicios con el primer sistema de transmisión AC. Depresiones de tensión, armónicos y flicker son los principales disturbios que afectan a las industrias debido a las grandes pérdidas en materia de tiempo y dinero. De ahí que hoy en día existe un enorme interés en contar con energía eléctrica de buena calidad, lo cual se traduce en la reducción de disturbios de voltaje y corriente. Esto se logra gracias a la inclusión de equipos de acondicionamiento en línea ó compensadores estáticos los cuales ayudan a mitigar estos disturbios.

1.1. CALIDAD DE ENERGÍA

El objetivo de la calidad de la energía es encontrar caminos efectivos para corregir los disturbios y variaciones de voltaje en el lado del cliente y proponer soluciones para corregir las fallas o problemas que se presenten en el lado del sistema de las compañías suministradoras de energía eléctrica, para lograr con ello un suministro de energía eléctrica con calidad.

La realización de un constante mantenimiento preventivo e instalación de equipos de protección y de control, son parte fundamental de las herramientas que pueden utilizarse para sostener una adecuada calidad de la energía eléctrica.

1.1.1. DEFINICIÓN DE CALIDAD DE ENERGÍA

Definir comprensivamente la calidad es una tarea bastante compleja, por lo que no existe un consenso entre los especialistas. Actualmente la medición de la calidad de energía eléctrica ha sido determinada fundamentalmente por la sensibilidad y rendimiento de los equipos del consumidor final. Dentro de este enfoque la calidad de energía eléctrica puede ser conceptuada de la siguiente forma:

“Energía eléctrica de buena calidad es aquella que garantiza el funcionamiento continuo, seguro y adecuado de los equipos eléctricos y los procesos asociados, sin afectar al medio ambiente o bienestar de las personas”. [1]

1.1.2. FACTORES QUE AFECTAN LA CALIDAD DE ENERGÍA

Existen múltiples factores de interés que afectan la calidad de energía eléctrica, siendo los más importantes:

- Instalación de sistemas basados en electrónica de potencia que no solamente son sensibles a una mala calidad de la energía sino que también causan perturbaciones que afectan al resto de consumidores [2].
- Instalación de cargas no lineales en instalaciones antiguas que no fueron diseñadas teniendo en mente los posibles problemas de calidad de la energía.
- Planes de protección inadecuados o inexistentes.
- Diseño inadecuado de las instalaciones eléctricas y los sistemas de puesta a tierra.

Estos factores conllevan a un replanteo de la alimentación de energía de alta calidad a todos los equipos sensibles por parte de los profesionales de la ingeniería eléctrica a cargo de las instalaciones.

1.2. DISTURBIOS EN LA CALIDAD DE ENERGÍA

Un disturbio es una perturbación que hace que el voltaje o corriente del sistema no sea el ideal. Existen varios tipos de disturbios en cuanto a su medida y origen los cuales se detallan a continuación.

1.2.1. DEFINICIÓN Y TIPOS DE FALLAS

Las fallas que provocan perturbaciones en la calidad de la energía se clasifican en base a su espectro armónico, a su duración y a su amplitud [3].

1.2.1.1. TRANSITORIOS

Son variaciones de muy corta duración en las tensiones o corrientes del sistema y pueden ser clasificados en dos categorías, impulsivos y oscilatorios [3,4].

1.2.1.1.1. IMPULSIVO

Un transitorio impulsivo corresponde a una respuesta sobreamortiguada que puede durar desde algunas decenas de nanosegundos hasta algunos milisegundos [3]. Un ejemplo típico de esta perturbación es la corriente impulsiva provocada por el impacto de un rayo, por tal motivo son también conocidos como impulsos atmosféricos.

Como principal efecto de este disturbio tenemos que puede causar una falla inmediata en el aislamiento de los equipos y fuentes electrónicas.

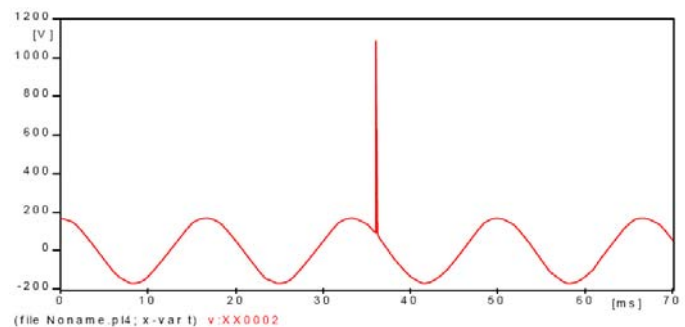


Fig. 1.1 Transitorio Impulsivo

1.2.1.1.2. OSCILATORIO

Un transitorio oscilatorio corresponde a una respuesta subamortiguada que puede durar desde algunos microsegundos hasta algunas decenas de milisegundos y cuyas frecuencias pueden abarcar desde algunos centenares de hertzios hasta algunos megahertzios [3,4].

Un ejemplo típico de esta perturbación son las oscilaciones transitorias de tensión y corriente que aparecen en la carga inicial o enclavamiento de bancos de capacitores. Normalmente son resultado de modificaciones de la configuración de un sistema como por ejemplo, maniobras en líneas de transmisión. Al igual que en los transitorios impulsivos, el principal efecto que puede ocasionar es una falla en el equipo electrónico.

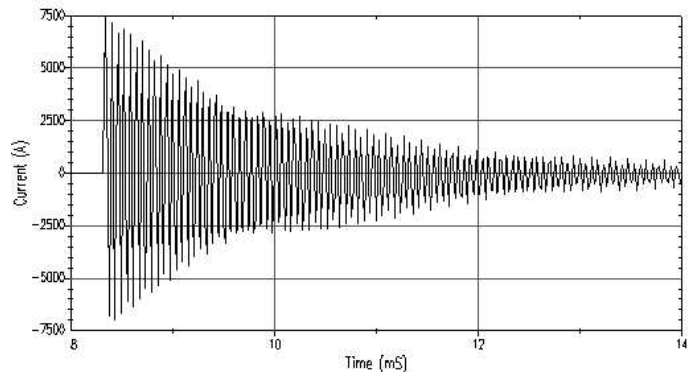


Fig. 1.2 Transitorio Oscilatorio

1.2.1.2. CORTA DURACIÓN

Las variaciones de tensión de corta duración generalmente se originan por las fallas en las líneas de transporte de un sistema eléctrico, por las elevadas corrientes de energización de grandes bloques de carga ó por fallos en las conexiones del sistema. Dependiendo de la localización de la falla y de las condiciones de operación del sistema, la falla puede ocasionar elevación de tensión (Swell), depresión de tensión (Sag) o una interrupción [4].

1.2.1.2.1. INTERRUPCIÓN

Una interrupción consiste en un descenso del voltaje de alimentación o corriente de carga por debajo de un 10% de su valor nominal por un período de tiempo que puede ir desde los 0,5 ciclos a un minuto [3,4].

Una interrupción puede ser causada por fallas en el sistema de potencia, fallas en los equipos o por el mal funcionamiento de los sistemas de control. De modo general, las interrupciones casi siempre causan daño o mal funcionamiento de los equipos electrónicos.

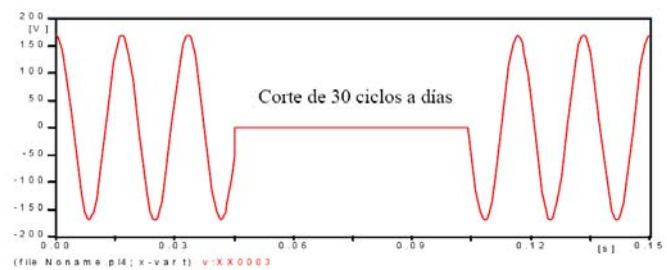


Fig. 1.3 Interrupción

1.2.1.2.2. DEPRESIÓN DE TENSIÓN (SAG)

La depresión de tensión es una reducción momentánea del valor eficaz de la tensión al orden de 0,1 a 0,9 [p.u.], con una duración entre 0,5 ciclos a 1 minuto [3]. Generalmente está asociada a fallas del sistema, pero también puede ser producida por la entrada de grandes bloques de carga o arranque de grandes motores.

La depresión de tensión puede provocar la parada de equipos electro – electrónicos y la interrupción de los procesos productivos.

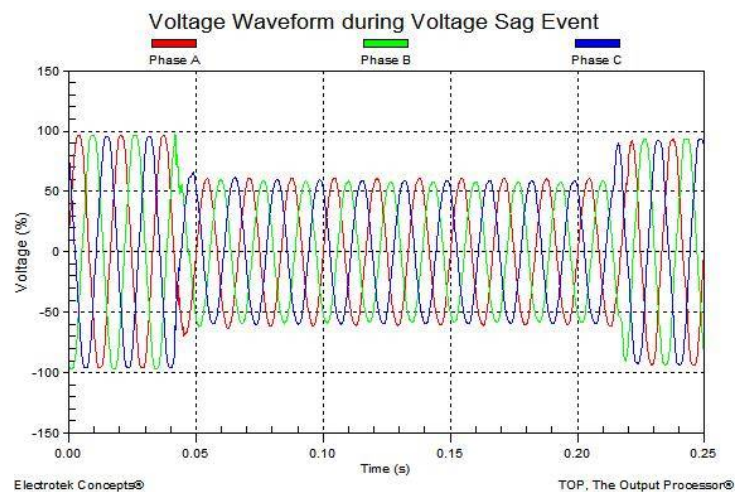


Fig. 1.4 Depresión de tensión

1.2.1.2.3. SALTO DE TENSIÓN (SWELL)

El salto de tensión es caracterizado por el incremento del valor eficaz de la tensión en el orden de 1,1 a 1,8 [p.u.] con una duración entre 0,5 a 1 minuto [3].

El salto de tensión es generalmente asociado a condiciones de falla desequilibrada en el sistema, salida de grandes bloques de carga y entrada de bancos de capacitores. Puede causar degradación y falla inmediata del aislamiento de los equipos y fuentes electrónicas, quema de varistores y de diodos zener.

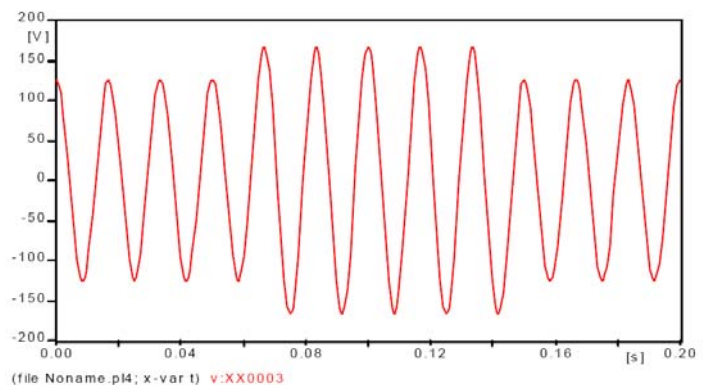


Fig. 1.5 Salto de tensión

1.2.1.3. LARGA DURACIÓN

Engloban variaciones del valor eficaz de la tensión durante un tiempo superior a 1 minuto [3], por lo tanto son consideradas como disturbios de régimen permanente.

1.2.1.3.1. INTERRUPCIÓN SOSTENIDA

Se considera una interrupción sostenida a la reducción del voltaje de alimentación al valor de cero por un tiempo superior a un minuto [3].

Son de naturaleza permanente y requieren intervención manual para restablecimiento de la energía eléctrica del sistema.

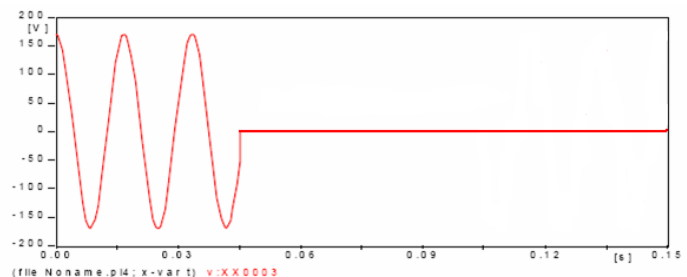


Fig. 1.6 Interrupción sostenida

1.2.1.3.2. SUBTENSIÓN

Las subtensiones son definidas como una reducción del valor eficaz de la tensión de 0,8 a 0,9 [p.u.] por un período superior a 1 minuto [3].

Las subtensiones son provocadas por la entrada de carga o salida de bancos de capacitores y por sobrecargas en los alimentadores. Además causan un aumento en las pérdidas en los motores de inducción, parada de la operación de dispositivos electrónicos y mal funcionamiento de los sistemas de mando de motores.

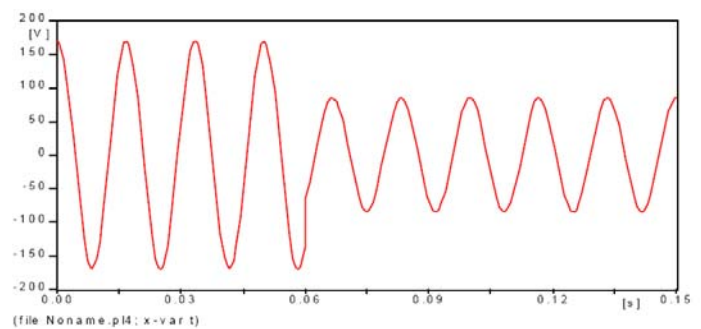


Fig. 1.7 Subtensión

1.2.1.3.3. SOBRETENSIÓN

Las sobretensiones son caracterizadas por el aumento del valor eficaz de la tensión de 1,1 a 1,2 [p.u.] durante un tiempo superior a 1 minuto [3].

Las sobretensiones pueden tener origen en la salida de grandes bloques de carga, entrada de bancos de capacitores y también al ajuste incorrecto de los taps de los transformadores.

1.2.1.4. DESEQUILIBRIO DE TENSIÓN

Es definido como la razón entre la componente de secuencia negativa y la componente de secuencia positiva [4]. La tensión de secuencia negativa en los sistemas de potencia es el resultado del desequilibrio de carga lo cual causa un flujo de corriente de secuencia negativa. Un desequilibrio de tensión puede ser estimado como el máximo desvío de la media de las tensiones de las tres fases dividido por la media de las tensiones, expresado en forma de porcentaje [4].

La principal fuente de desequilibrio de tensión es la conexión de cargas monofásicas en circuitos trifásicos; anomalías en bancos de capacitores.

1.2.1.5. DISTORSIÓN DE LA FORMA DE ONDA

La distorsión de la forma de onda es un desvío, en régimen permanente, de la forma de onda de voltaje o corriente en relación a la señal sinusoidal pura.

1.2.1.5.1. ARMÓNICOS

Los armónicos son componentes senoidales de una onda periódica con una frecuencia que es un múltiplo entero de la frecuencia fundamental [4]. La Figura 1.8 muestra una distorsión armónica en la forma de onda de la tensión. Los armónicos generalmente no son producidos por la empresa de energía, son más bien generados por los consumidores como cargas industriales no lineales y si estos armónicos son de suficiente magnitud, pueden desplazarse hacia el sistema de potencia y afectar a otros consumidores.

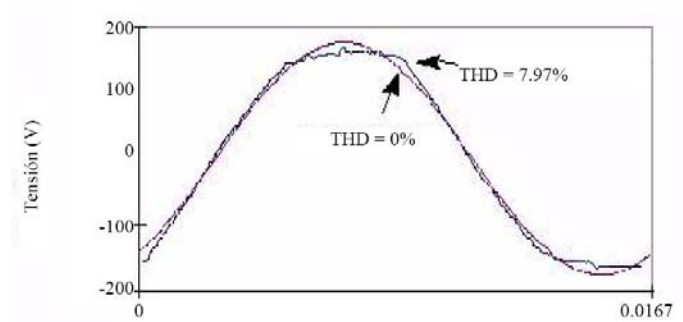


Fig. 1.8 Distorsión armónica en la forma de onda de la tensión

La distorsión armónica total (THD) es la raíz cuadrada de la suma de los cuadrados de las magnitudes de las componentes armónicas individuales dividido por la magnitud de la componente fundamental [3].

1.2.1.5.2. CORTE

Los cortes (notch) son depresiones sustractivas de tensión. Hay casos en los cuales puede perderse totalmente la señal hasta por medio ciclo [4]. Los 'notch' se presentan durante el periodo de conmutación de los puentes convertidores, debido a la

acción de conmutación de los elementos que lo componen.

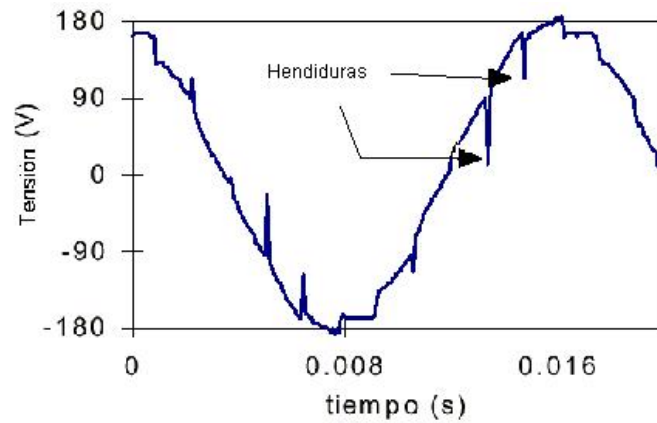


Fig. 1.9 Corte de tensión

1.2.1.5.3. RUIDO

El fenómeno conocido como ruido es una señal indeseable, como espectro de frecuencia amplia, menor que 200 [kHz], de baja intensidad, superpuesto a la corriente o tensión en los conductores de fase, o encontrado en los conductores de neutro [4].

Normalmente este tipo de interferencia es resultado de operaciones defectuosas de equipos, instalación inadecuada de componentes en el sistema por las empresas suministradoras o por los usuarios y por los aterrizamientos impropios.

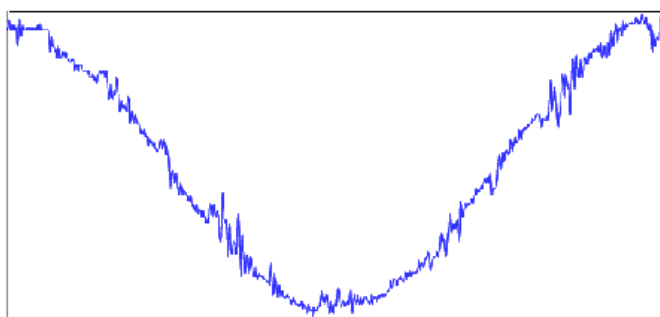


Fig. 1.10 Ruido

1.2.1.6. FLUCTUACIÓN DE TENSIÓN O FLICKER

El flicker o parpadeo es el fenómeno de variación de la intensidad luminosa que afecta la visión humana, principalmente en el rango de frecuencias de 0Hz a 25 Hz [3]. Es el resultado de fluctuaciones rápidas de pequeña amplitud del voltaje de alimentación, provocadas por la variación fluctuante de potencia que absorben diversos receptores como: hornos de arco, máquinas de soldar, motores, etc. También por la alimentación o desconexión de cargas

importantes: arranque de motores, maniobra de baterías de condensadores, etc.

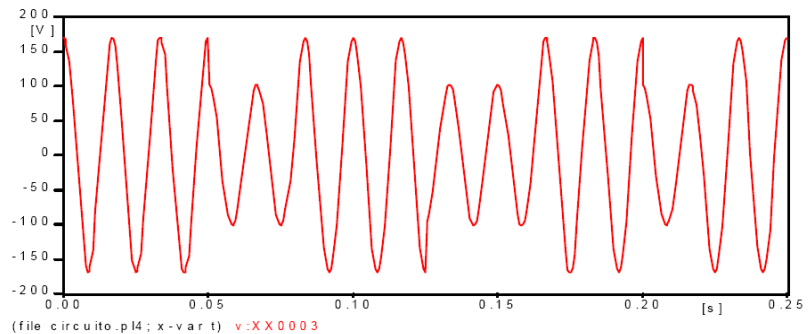


Fig. 1.11 Flicker

El índice de severidad de parpadeo o flicker tiene como objetivo establecer los procedimientos para cuantificar y registrar los índices de severidad de parpadeo a corto plazo (P_{st}) y de largo plazo (P_{lt}), estableciendo sus valores límites expresados a través de los índices de severidad (P_{st} y P_{lt}) de la magnitud de parpadeo de tensión (Flicker), segmentados según los distintos niveles de tensión y etapas del sistema para determinar la calidad de suministro de los sistemas eléctricos o redes eléctricas.

La tabla 1.1 resume los diferentes disturbios que afectan la calidad de energía eléctrica.

| Categoría | Espectro de frecuencia (típico) | Duración (típico) | Magnitud de la tensión (típica) |
|---|---------------------------------|---------------------|---------------------------------|
| 1. Transitorios | | | |
| 1.1 Impulsivos | | | |
| 1.1.1 Nanosegundos | tr = 5 ns | < 50 ns | |
| 1.1.2 Microsegundos | tr = 1 μ s | 50 ns – 1 ms | |
| 1.1.3 Milisegundos | tr = 0.1 ms | > 1 ms | |
| 1.2 Oscilatorios | | | |
| 1.2.1 Frecuencia baja | < 5 kHz | 0.3 – 50 ms | 0 – 4 p.u. |
| 1.2.2 Frecuencia media | 5 – 500 kHz | 20 ms | 0 – 8 p.u. |
| 1.2.3 Frecuencia alta | 0.5 – 5 MHz | 5 ms | 0 – 4 p.u. |
| 2. Variaciones de corta duración | | | |
| 2.1 Instantáneas | | | |
| 2.1.1 Sag (Dip) | | 0.5 – 30 ciclos | 0.1 – 0.9 p.u. |
| 2.1.2 Swell | | 0.5 – 30 ciclos | 1.1 – 1.8 p.u. |
| 2.2 Momentáneas | | | |
| 2.2.1 Interrupción | | 0.5 ciclos – 3 s | < 0.1 p.u. |
| 2.2.2 Sag (Dip) | | 30 ciclos – 3 s | 0.1 – 0.9 p.u. |
| 2.2.3 Swell | | 30 ciclos – 3 s | 1.1 – 1.8 p.u. |
| 2.3 Temporales | | | |
| 2.3.1 Interrupción | | 3 s – 1 min | < 0.1 p.u. |
| 2.3.2 Sag (Dip) | | 3 s – 1 min | 0.1 – 0.9 p.u. |
| 2.3.3 Swell | | 3 s – 1 min | 1.1 – 1.8 p.u. |
| 3. Variaciones de larga duración | | | |
| 3.1 Interrupción sostenida | | > 1 min | 0.0 p.u. |
| 3.2 Subtensión | | > 1 min | 0.8 – 0.9 p.u. |
| 3.3 Sobretensión | | > 1 min | 1.1 – 1.2 p.u. |
| 4. Desequilibrio de tensión | | | |
| | | Estado estacionario | 0.5 – 2% |
| 5. Distorsión de onda | | | |
| 5.1 Componente D.C. | | Estado estacionario | 0 – 0.1% |
| 5.2 Armónicos | 0 – 100 armónicos | Estado estacionario | 0 – 20% |
| 5.3 Interarmónicos | 0 – 6 kHz | Estado estacionario | 0 – 2% |
| 5.4 Notch | > 10 kHz | Estado estacionario | |
| 5.5 Ruido | Banda ancha | Estado estacionario | 0 – 1% |
| 6. Fluctuaciones de tensión (Parpadeo-Flicker) | | | |
| | < 25 Hz | Intermitente | 0.1 – 7% |
| 7. Variaciones de la frecuencia del sistema | | | |
| | | < 10 s | |

Tabla 1.1 Tipos y categorías de perturbaciones que afectan a la calidad de energía según IEEE Std. 1159-1995.

1.3. SENSIBILIDAD DE EQUIPOS ELECTRÓNICOS

Aparatos electrodomésticos, computadores personales, cajas registradoras electrónicas, terminales de datos, para mencionar unos pocos, con frecuencia son víctimas de su propia complejidad. La potencia eléctrica se puede interrumpir en la circuitería sensible y causar pérdidas de memoria, mal funcionamiento del sistema y más aún, presentar falla de componentes.

1.3.1. CURVA CBEMA

El computador es el equipo más sensible a la calidad de la energía eléctrica. La curva CBEMA define los límites transitorios y de estado estable dentro de los cuales el voltaje de salida puede variar de manera que no afecte el funcionamiento ó no cause daño a los equipos de cómputo [4]. La curva CBEMA, ilustrada en figura 1.12, muestra en realidad un perfil de susceptibilidad.

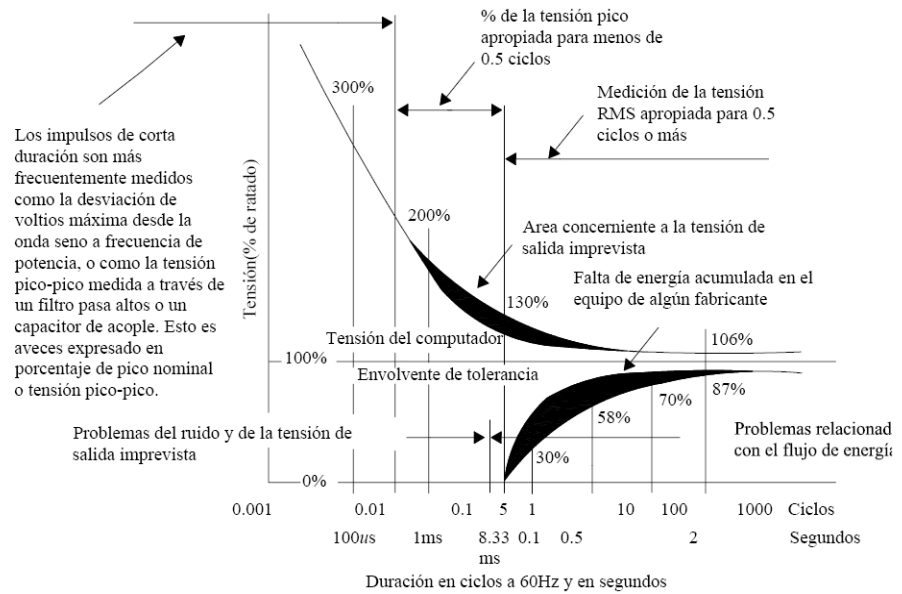


Fig. 1.12 Curva CBEMA

El área aceptable se encuentra ubicada en el centro mientras que hacia fuera de esta área (zonas superior e inferior derecha) se encuentra el área de peligro. La zona de peligro superior compromete la tolerancia de los equipos a niveles excesivos de voltaje. La zona de peligro inferior indica la tolerancia del equipo a una pérdida o reducción en la potencia aplicada. Si el suministro de voltaje permanece dentro del área aceptable, el equipo operará bien [4].

1.3.2. DETERMINACIÓN DE LA SENSIBILIDAD DE LOS EQUIPOS ELECTRÓNICOS

La sensibilidad de los equipos electrónicos se la determina en base a estudios de los cuales se obtienen curvas de sensibilidad respectivas. Dichos estudios ó pruebas constan de diferentes etapas: preparación ó montaje, ejecución y análisis. Dentro de cada etapa se deben seguir determinados procedimientos con el fin de obtener los mejores resultados [4].

La figura 1.13 muestra la curva de sensibilidad, según estudios no normalizados, de algunos aparatos electrodomésticos.

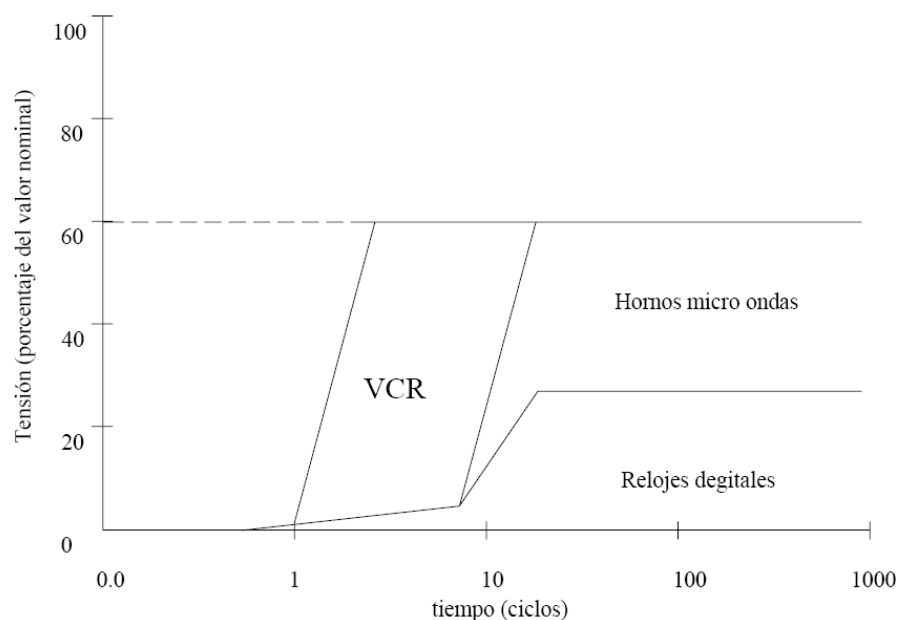


Fig. 1.13 Sensibilidad de equipos domésticos

1.4. SOLUCIONES A LAS FALLAS DE CALIDAD

Los disturbios que afectan a la calidad de la energía mencionados anteriormente, se pueden mitigar con los compensadores estáticos. Estos compensadores son una opción que se ha desarrollado gracias a los avances de la tecnología en la electrónica de potencia durante los últimos años y a las nuevas topologías que estos dispositivos utilizan para proteger las cargas sensibles.

1.4.1. COMPENSADORES ESTÁTICOS

Los compensadores estáticos son diseñados de forma individual para que cada uno de ellos sea el adecuado para su propósito y económicamente ventajoso. Los compensadores estáticos más importantes son:

- Restaurador Dinámico de Voltaje.
- Compensador estático de distribución.
- Fuente de poder ininterrumpible.
- Acondicionador unificado de calidad de energía.
- Filtro activo paralelo.
- Filtro activo serie.

1.4.1.1. RESTAURADOR DINÁMICO DE VOLTAJE (DVR)

El Restaurador Dinámico de Voltaje (DVR) es un compensador estático de conexión serie que inyecta en el sistema voltajes de amplitud y ángulo de fase dinámicamente controlados, funcionando como una fuente de tensión controlada lo cual permite corregir perturbaciones en la calidad de la energía eléctrica [5].

El DVR consiste esencialmente de un transformador de inyección el cual se conecta en serie con la línea de distribución, un filtro que suprime los armónicos de frecuencia por conmutación generados en el inversor, un convertidor estático DC-AC (inversor alimentado por voltaje) y un banco de baterías (tipo plomo-ácido).

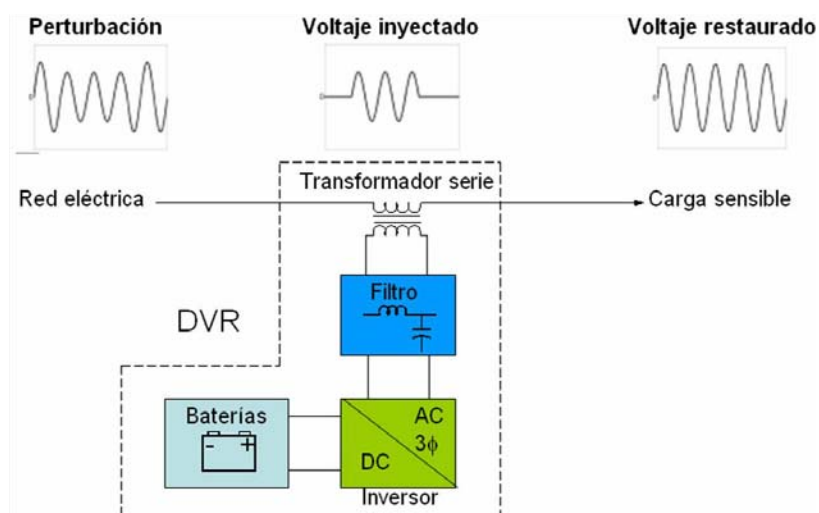


Fig. 1.14 Esquema de un DVR

1.4.1.2. COMPENSADOR ESTÁTICO DE DISTRIBUCIÓN (DSTATCOM)

El DSTATCOM es un compensador estático de conexión paralelo que inyecta en el sistema corrientes de tal forma que las corrientes producidas por la fuente permanezcan balanceadas y sinusoidales.

El DSTATCOM realiza la corrección del factor de potencia de la carga generando una parte o la totalidad de la potencia reactiva requerida por la carga. Además compensa el efecto de las cargas desbalanceadas tal que la corriente de la fuente sea balanceada.

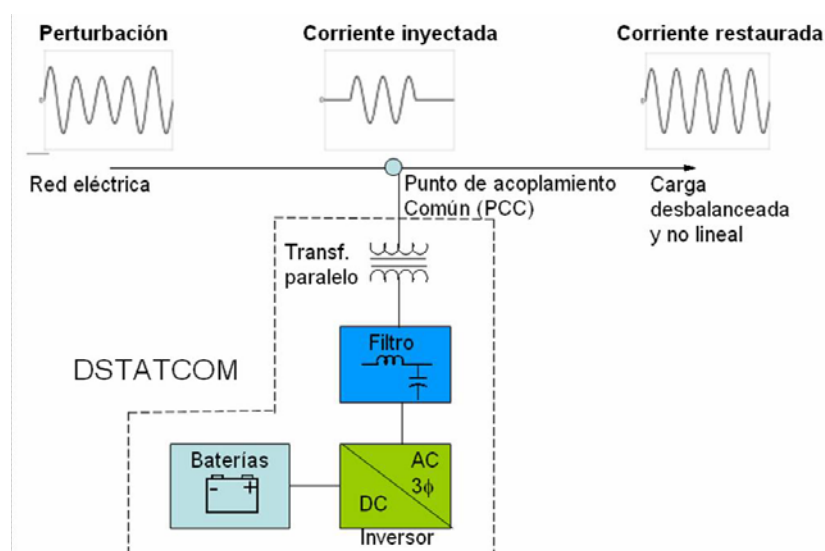


Fig. 1.15 Esquema de un DSTATCOM

1.4.1.3. FUENTE DE PODER ININTERRUMPIBLE (UPS)

Un Sistema de Alimentación Ininterrumpible es un equipo cuya función principal es evitar una interrupción de voltaje en la carga a proteger.

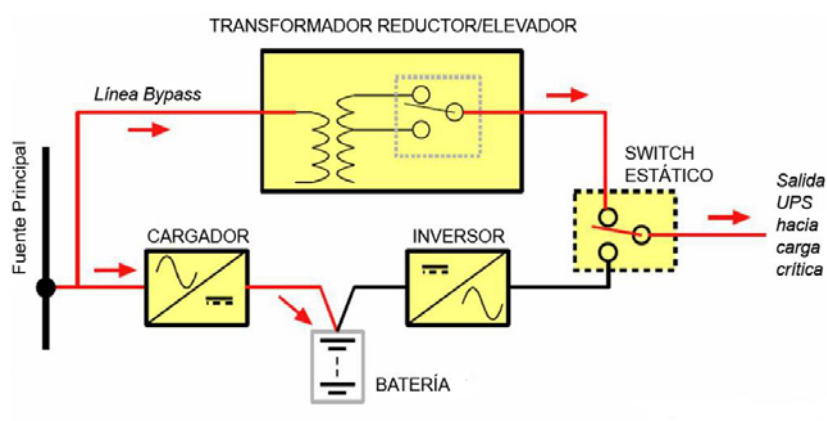


Fig. 1.16 Esquema de un UPS

En el diagrama de bloques de la figura 1.16, tanto el voltaje de alimentación del UPS y la batería son las dos fuentes de energía para la salida del UPS. El UPS tomará energía del banco de baterías en caso de que haya ausencia del voltaje de entrada y de esta manera se podrá seguir dando voltaje a la carga [6].

La carga esta constituida por los aparatos a ser alimentados por el voltaje de salida de UPS y de los cuales no deseamos se interrumpa la energía (computadores, equipo médico, etc.)

1.4.1.4. ACONDICIONADOR UNIFICADO DE CALIDAD DE ENERGÍA (UPQC)

El UPQC es un compensador estático que tiene como característica principal la integración de filtros activos de potencia en serie y paralelo para así mitigar cualquier tipo de fluctuación del voltaje o corriente como también corregir el factor de potencia en una red de distribución eléctrica, a tal punto de obtener mejor calidad de energía eléctrica en el punto de acoplamiento común.

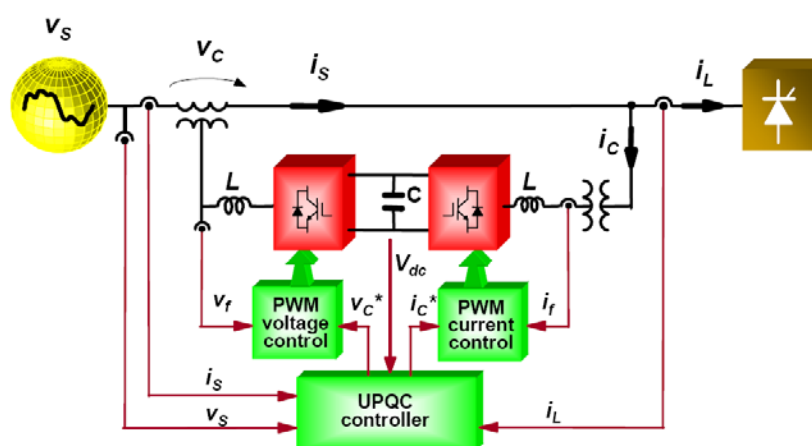


Fig. 1.17 Configuración general del Acondicionador Unificado de Calidad de Energía – UPQC

1.4.1.5. FILTRO ACTIVO PARALELO

Los filtros paralelos actúan básicamente como una fuente de corriente, que tiene como misión contrarrestar los armónicos de corriente generados por la carga, de forma que, la corriente en la red que es la suma de corrientes de la carga y el filtro sea senoidal.

La principal función del filtro activo paralelo es la reducción de los armónicos de corriente.

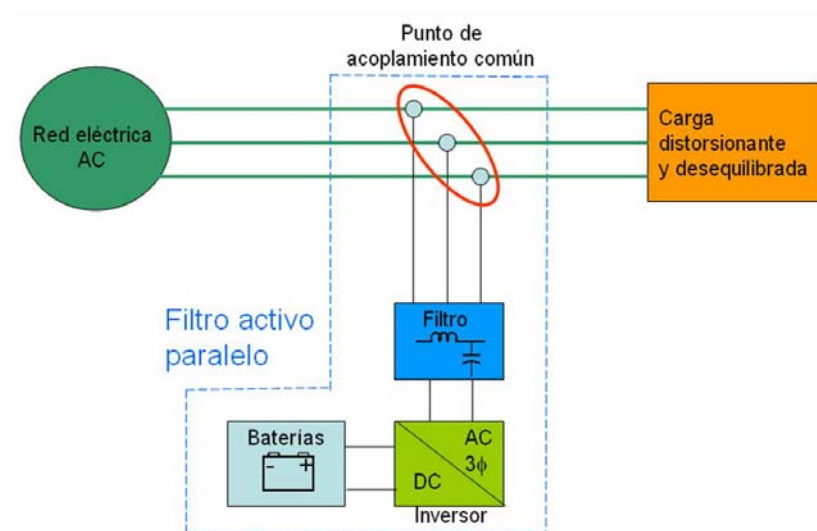


Fig. 1.18 Diagrama de un filtro activo paralelo

1.4.1.6. FILTRO ACTIVO SERIE

Por otro lado los filtros serie se comportan como una fuente de voltaje en serie con la propia red y su principal función es que el voltaje en los terminales de la carga sea senoidal. Además el filtro activo serie reduce la cantidad de armónicos de voltaje en la carga [6].

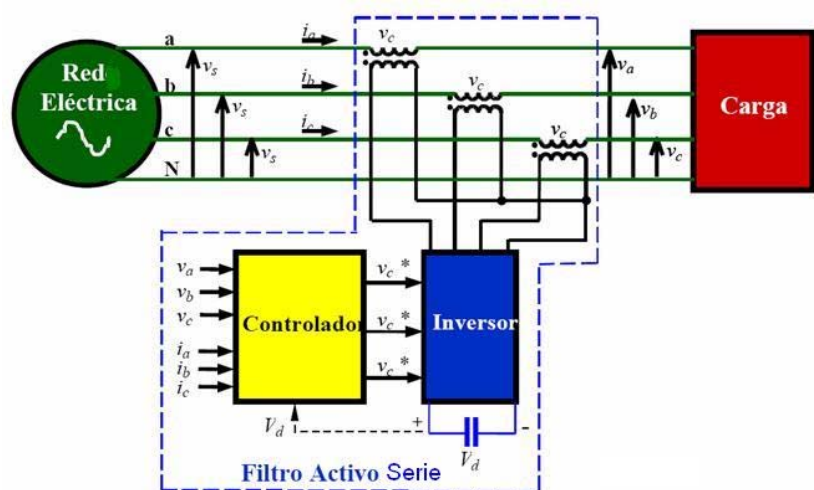


Fig. 1.19 Diagrama de un filtro activo serie

La tabla 1.2 resume las aplicaciones de los principales compensadores estáticos para los distintos tipos de disturbios que afectan la calidad de la energía eléctrica.






| Perturbación | Figura | Opciones | Funcionamiento |
|--------------------------------|---|------------------------|-------------------------------------|
| Distorsión armónica |  | F. Activos | Bueno |
| Fluctuaciones de tensión |  | STATCOM DVR UPQC | Bueno Cuestionable Mejor |
| Huecos e interrupciones breves |  | STATCOM DVR UPQC | Función UPS Bueno Función UPS |
| Variaciones de tensión |  | STATCOM DVR UPQC | Moderado Bueno Bueno |
| Desequilibrios |  | STATCOM DVR UPQC | Problemático Bueno Bueno |

Tabla 1.2 Resumen de las aplicaciones de los compensadores estáticos

CAPÍTULO II

FUNCIONAMIENTO DEL DVR

2.1. INTRODUCCIÓN

El DVR es uno de los compensadores estáticos de calidad de energía que puede proteger a cargas sensibles contra los disturbios eléctricos, particularmente, las depresiones y los saltos de tensión relacionadas con fallas en el sistema. Un DVR puede compensar estas excursiones de voltaje, mientras estén dentro de los límites de operación del equipo.

2.2. PRINCIPIOS DE OPERACIÓN

El principio de operación del DVR se basa en la inyección de un voltaje controlado dinámicamente, el cual es generado por un convertidor dispuesto en serie con la barra de voltaje a través de un transformador de inyección [6]. Las amplitudes momentáneas y los ángulos de fase de los tres voltajes inyectados son controlados de tal forma que corrijan cualquier tipo de disturbio provocado por una falla en una barra hacia el voltaje de la carga.

La figura 2.1 muestra la configuración básica del Restaurador Dinámico de Voltaje:

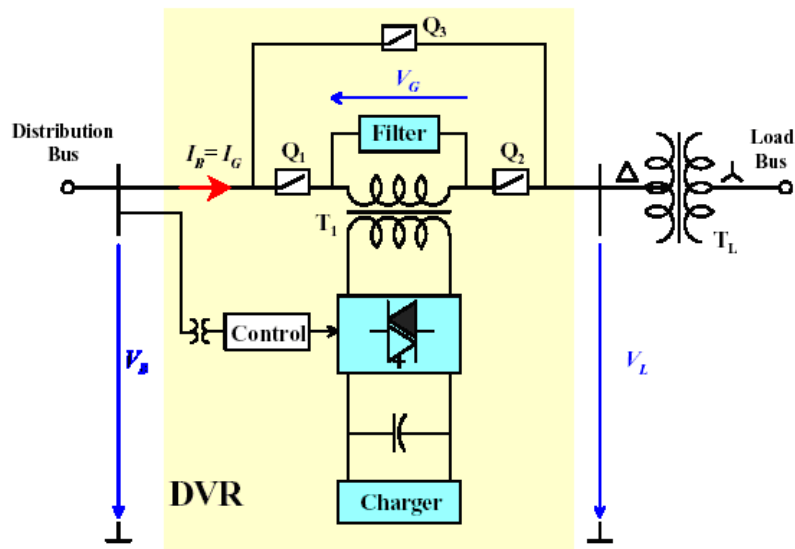


Fig. 2.1: Configuración básica de un DVR

Este principio trabaja independientemente del tipo de falla AC siempre y cuando el sistema entero permanezca conectado al sistema de distribución,

es decir, el breaker de línea no dispare. Para los casos más prácticos, un diseño más económico puede ser utilizado para compensar únicamente los componentes de secuencia positiva y negativa del disturbio de voltaje visto desde la entrada del DVR.

Esta opción es razonable ya que para una configuración de una barra de distribución típica, la parte de secuencia cero de un disturbio no pasará a través de los transformadores reductores a causa de una impedancia infinita para este componente. En la Figura 2.1, esta función de bloqueo de la secuencia cero es alcanzada por el devanado delta del lado de la carga del transformador elevador *TL*.

El capacitor DC, ubicado entre el cargador y el convertidor, sirve como almacenador de energía del DVR, generando y absorbiendo energía durante depresiones y saltos de tensión, respectivamente. La mayor parte del tiempo el DVR se encuentra en modo *stand by*, monitoreando el voltaje de barra, lo cual significa que no se inyecta ningún voltaje hacia la carga ($V_G=0$) independientemente de la corriente de carga. Por lo tanto se deben tomar en cuenta las pérdidas de un DVR durante su operación *standby* regular, esto es, las características en el diseño del transformador con una baja impedancia y los dispositivos semiconductores empleados [7].

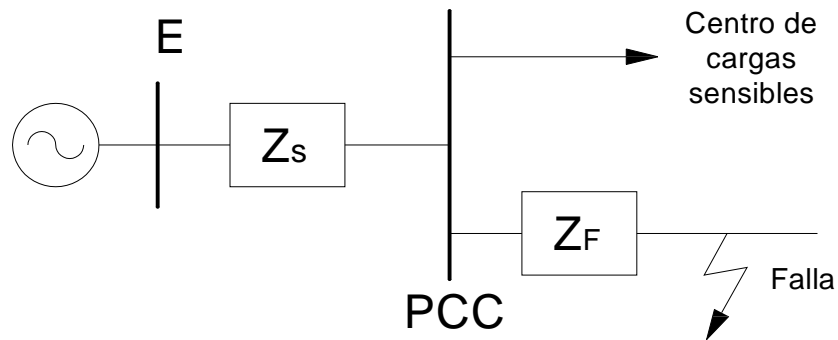


Fig. 2.2: Modelo de divisor de voltaje para una depresión de tensión en un sistema de distribución radial.

De acuerdo al modelo de la figura 2.2, la magnitud de la depresión de tensión en el punto de acoplamiento común PCC, ocasionada por una falla con impedancia de falla Z_F puede ser obtenida a través de un divisor de voltaje, tal como se indican en las ecuaciones 2.1 y 2.2. Aquí se asume que la corriente de falla es mucho más grande que la corriente de la carga durante la falla:

$$V_{sag} = \frac{Z_F}{Z_S + Z_F} E = \frac{Z_F}{Z_S + Z_F} \quad (2.1)$$

$$\Delta\phi = \arg(\bar{V}_{sag}) = \arctan\left(\frac{X_F}{R_F}\right) - \arctan\left(\frac{X_S + X_F}{R_S + R_F}\right) \quad (2.2)$$

La estrategia de control a emplear para la inyección de voltajes del DVR dependerá principalmente del tipo de carga. Existen tres métodos convencionales que son: compensación pre-depresión de tensión, compensación en fase y compensación de fase avanzada.

El método de compensación pre-depresión de tensión consiste en rastrear continuamente el voltaje de la fuente y compensar el voltaje de la carga durante la condición de falla a pre-falla, como se muestra en la figura 2.3. Aquí, el voltaje de la carga puede ser restaurado idealmente pero la potencia activa inyectada no puede ser controlada y es determinada por condiciones externas tales como el tipo de fallas y la condición de la carga.

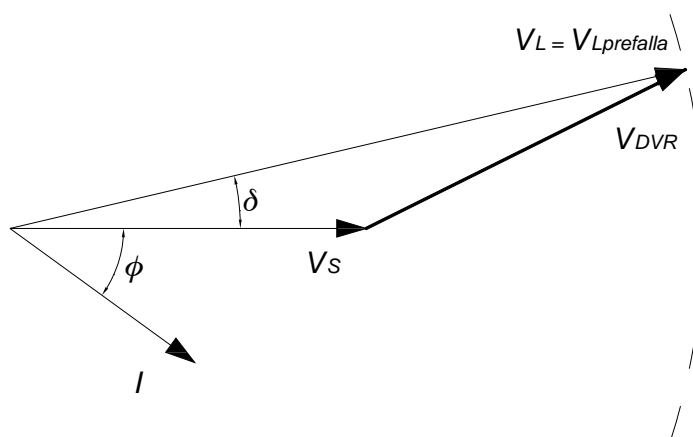


Fig. 2.3: Diagrama vectorial del método de compensación pre-depresión de tensión.

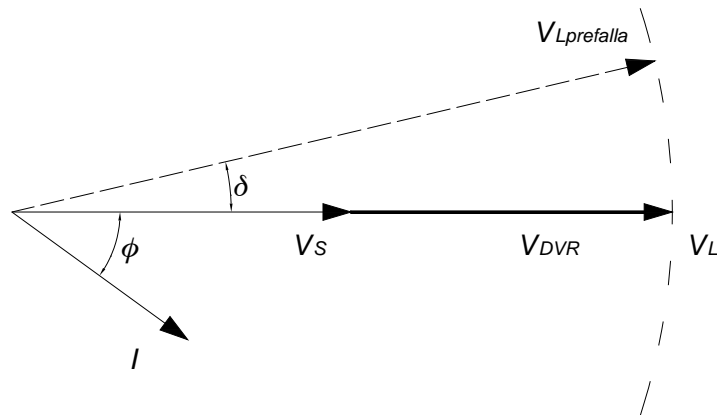


Fig. 2.4: Diagrama vectorial del método de compensación en fase.

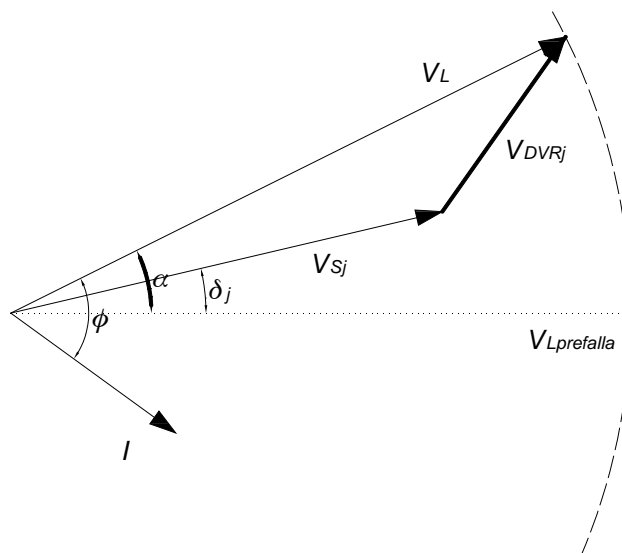


Fig. 2.5: Diagrama vectorial del método de compensación avanzado de fase.

En el método de compensación en fase mostrado en la figura 2.4, el voltaje inyectado por el DVR se encuentra en fase con el voltaje de la fuente sin importar la corriente de carga y el voltaje pre-falla. Aquí, la magnitud del

voltaje inyectado por el DVR es minimizada para magnitudes de voltaje de carga constantes.

El método de fase avanzado propone la inyección de potencia reactiva en vez de potencia activa para reducir el consumo de energía almacenada en el link DC. Ésto se logra haciendo que el fasor del voltaje de inyección se encuentre perpendicular al fasor de corriente de la carga, como se muestra en la figura 2.5. No obstante, éste método debe ser ajustado a la carga que es tolerante al salto del ángulo de fase o bien el período de transición debería ser tomado mientras el ángulo de fase es movido del ángulo fre-falla al ángulo avanzado [8].

2.3. CARACTERÍSTICAS GENERALES

Dentro de los dispositivos conocidos como CUPS, el DVR es un potente compensador de voltaje de corta duración. A diferencia de otros compensadores estáticos como el DSTATCOM, el cual se conecta en paralelo a la carga, el DVR se conecta en serie con el sistema de distribución, tal como se aprecia en la Figura 2.6.

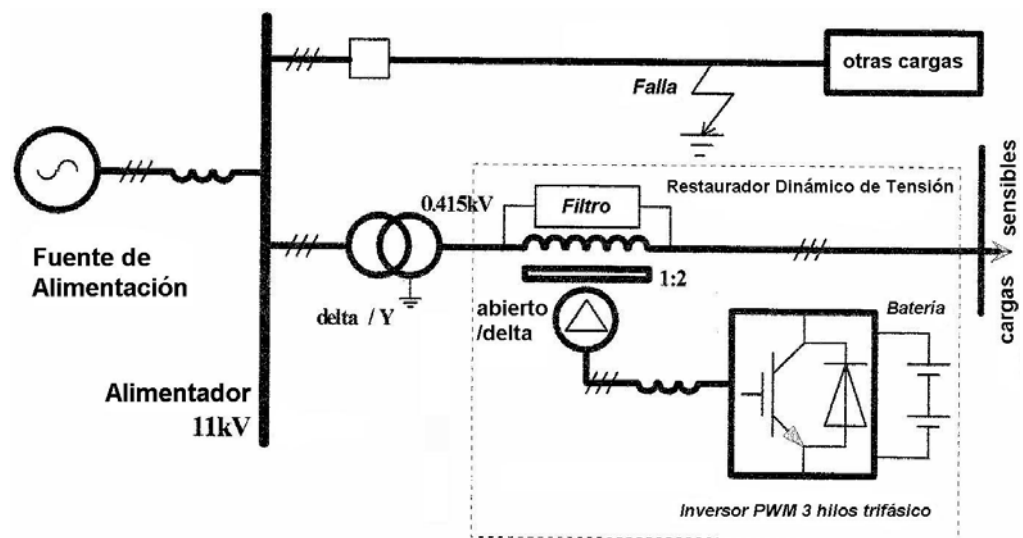


Fig. 2.6: Diagrama del circuito de fuerza de un DVR y su conexión con el sistema de distribución.

El DVR utiliza dispositivos semiconductores tales como Transistores Bipolares de Compuerta Aislada (IGBTs) y mantiene el voltaje aplicado a la carga mediante la inyección de tres voltajes de salida monofásicos, cuya magnitud, fase y frecuencia pueden ser controladas. Estos tres voltajes monofásicos son inyectados en sincronismo con los voltajes del sistema de distribución.

Durante la operación normal, la conexión serie del DVR ocasiona una pequeña caída de voltaje en el transformador de inyección serie, la cual puede ser mejorada diseñando dicho transformador con una inductancia parásita muy baja. El DVR no provee compensación durante interrupciones completas de potencia [9].

2.3.1. ELEMENTOS CONSTITUTIVOS

Los principales elementos constitutivos de un Restaurador Dinámico de Voltaje son:

- Transformadores de inyección serie
- Fuente de voltaje DC
- Puente Inversor multipulso
- Filtros Pasivos

Además de los elementos mencionados, un sistema DVR consta de un sistema de control, el mismo que está basado en microcontroladores ó DSPs, los cuales permiten una mayor rapidez de respuesta a la hora de compensar disturbios de voltaje en la fuente de voltaje AC [10].

En la sección 2.4 se detalla el funcionamiento de los elementos constitutivos de un DVR.

2.3.2. APLICACIONES EN LA INDUSTRIA

En una industria podría decirse que una depresión de tensión tiene una dimensión bastante distinta que en otras áreas, la misma que puede resumirse como 'pérdida de producción, pérdida de beneficios'.

Una de las aplicaciones más comunes del DVR se encuentra en la industria automotriz donde las depresiones de tensión causan pérdidas de producción debido a que afectan a sus principales áreas (metalistería, pintura, ensamblaje, etc.) que son controladas por PLCs, PCs ó VSDs, todos éstos, dispositivos sensibles a los sags de tensión. Los costos de estas pérdidas están directamente relacionados con la duración y amplitud de las depresiones de tensión [11].



Fig. 2.7: Aplicación del DVR en la industria automotriz.

También el DVR es aplicado en la industria de fabricación de microprocesadores en donde las pequeñas caídas de tensión pueden provocar la pérdida de numerosos pasos de proceso trayendo consigo enormes repercusiones económicas para la planta [12].



Fig. 2.8: Aplicación del DVR en la industria de microprocesadores.

2.4. ESTRUCTURA DEL DVR

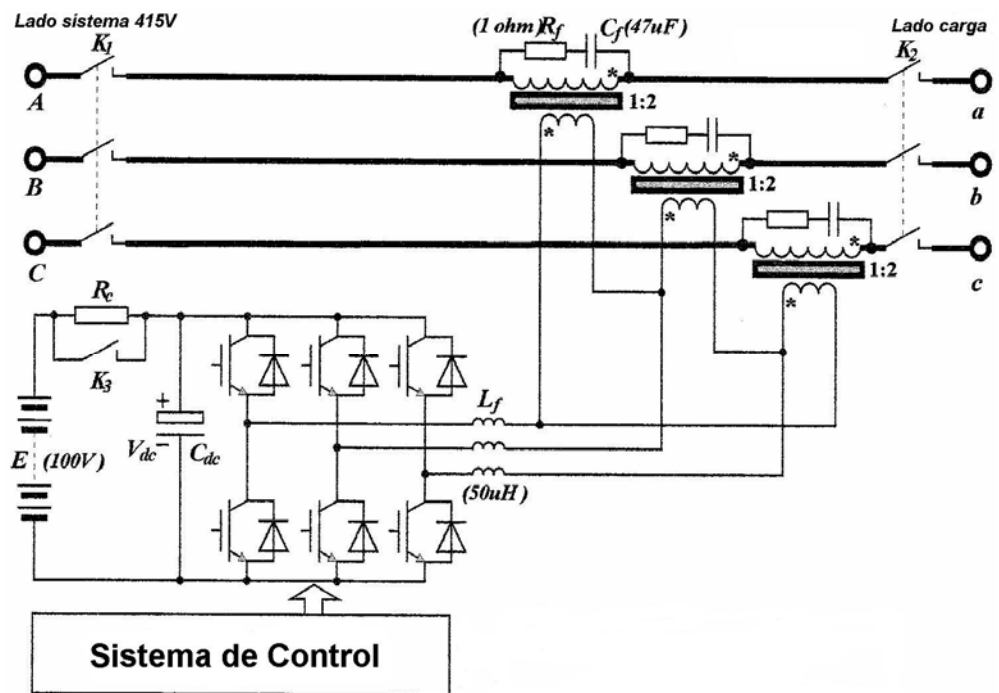


Fig. 2.9: Estructura de un DVR que utiliza un inversor trifásico.

El circuito de potencia del DVR está estructurado en cuatro partes principales tal como se muestra en la Figura 2.9.

Inversor de fuente de voltaje, que utiliza la modulación por ancho de pulso bien sea con la técnica sinusoidal ó por vector espacial. Las conexiones más comunes utilizan tanto inversores de tres niveles como un inversor convencional trifásico.

Tres transformadores monofásicos de inyección serie, los cuales pueden ser conectados a la línea de distribución con los devanados primario en estrella y secundario abierto ó bien el primario en delta y el secundario abierto. El primer tipo de conexión permite la inyección de voltajes de secuencia positiva, negativa y cero, mientras que la segunda sólo voltajes de secuencia positiva y negativa.

Filtros pasivos, pueden ir colocados ya sea en el lado de alto voltaje del transformador de inyección serie ó en el lado del inversor. Las ventajas que se tienen al colocar el filtro en el lado del inversor son la cercanía del filtro a la fuente de armónicos y su ubicación en el lado de bajo voltaje del transformador serie. La inclusión de estos filtros ayuda a prevenir la penetración de corrientes armónicas de alto orden lo cual reduce el estrés de voltaje en el transformador.

Almacenamiento de energía, que es requerido para proveer de potencia activa a la carga cuando ocurre una depresión de tensión. El tipo de almacenamiento de energía más común lo constituyen las baterías de plomo. Éstas proveen de una rápida respuesta tanto para carga como descarga, viéndose limitada esta última por las tasas de reacciones químicas.

2.5. FACTORES QUE INFLUENCIAN EN EL VOLTAJE DE SALIDA (DVR)

Las condiciones normales de funcionamiento del DVR se determinan por el máximo de los tres voltajes de salida: $V_m = \max\{V_{a_iny}, V_{b_iny}, V_{c_iny}\}$. Los factores que influyen en el voltaje de salida del DVR son: el nivel de desbalance del voltaje de alimentación, el nivel de restauración del voltaje de la carga y la limitación de intercambio de potencia entre el DVR y el sistema [13].

2.5.1. COMPONENTES DE SECUENCIA NEGATIVA Y CERO

El grado ó nivel de desbalance del voltaje de alimentación es una medida que se utiliza para evaluar las desviaciones de sus componentes. Las desviaciones de las componentes de secuencia negativa y cero del voltaje de alimentación incluyen las desviaciones tanto de las magnitudes como de las fases.

De ahí que, el valor máximo de los tres voltajes de salida del DVR, V_m , es influenciado por las desviaciones de fase de las componentes de secuencia negativa y cero de los voltajes de alimentación.

2.5.2. ÁNGULO DE DESFASE

El valor del ángulo de desfase Φ indica el nivel de cercanía entre los voltajes restaurados y los voltajes pre-disturbios.

Tanto las magnitudes como las fases de los voltajes de salida del DVR son funciones del ángulo de desfase, siempre que el grado de desbalance de la carga ó el nivel de falla sea especificado junto con las magnitudes de los voltajes de carga restaurados. De esta manera, los voltajes de alimentación trifásicos son determinados. Por lo tanto, para determinar de manera correcta las salidas del DVR se debe tomar en cuenta la influencia del ángulo de desfase Φ .

2.6. DETERMINACIÓN DEL VOLTAJE MÁXIMO DE SALIDA CONSIDERANDO LA LIMITACIÓN DEL INTERCAMBIO DE POTENCIA ACTIVA ENTRE EL DVR Y EL SISTEMA

El intercambio de potencia activa entre el DVR y el sistema es una función del ángulo de desfase Φ . Esta potencia activa es básicamente sinusoidal con un cierto desfasamiento DC [13], como se muestra en la curva P_{out}^1 de la figura 2.10.

El intercambio de potencia activa entre el DVR y el sistema se espera que sea lo más pequeño posible por razones económicas. La situación ideal es que la potencia de salida del DVR sea igual a cero, $P_{out}=0$, bajo lo cual la capacidad del sistema de almacenamiento de energía en el lado DC puede ser reducido significativamente. La Figura 2.10 muestra que la curva P_{out}^1 tiene dos intersecciones con 0 p.u. en el eje vertical. El valor del ángulo de desfase Φ se lo determina en el punto de intersección en el cual el valor de V_m es el más pequeño, tal que las salidas del DVR pueden ser reducidas significativamente.

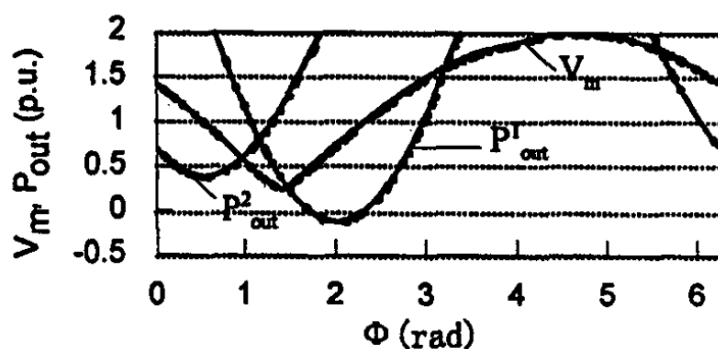


Fig. 2.10: P_{out} y V_m vs. ángulo de desfase Φ

Sin embargo, cuando el desbalance es muy severo debido a fallas del sistema o cargas no lineales, la ecuación $P_{out}=0$ puede ser imposible de resolver si la magnitud requerida del voltaje después de la restauración es de 1p.u.

CAPÍTULO III

PRINCIPIOS DE CONVERTIDORES PWM

Con el avance de la electrónica de potencia en los últimos años, cada vez existen más aplicaciones que utilizan dispositivos convertidores de voltaje y corriente. La técnica comúnmente empleada por estos convertidores es la Modulación por ancho de pulso (PWM). El Restaurador Dinámico de Voltaje basa su funcionamiento en un convertidor PWM del tipo inversor con fuente de voltaje (VSI).

3.1. CONVERTIDORES DC-DC

Conocidos también como fuentes de poder con modo de conmutación (SMPS), los convertidores DC-DC son utilizados para convertir una entrada

DC no regulada en una salida DC controlada a un nivel de voltaje deseado [14].

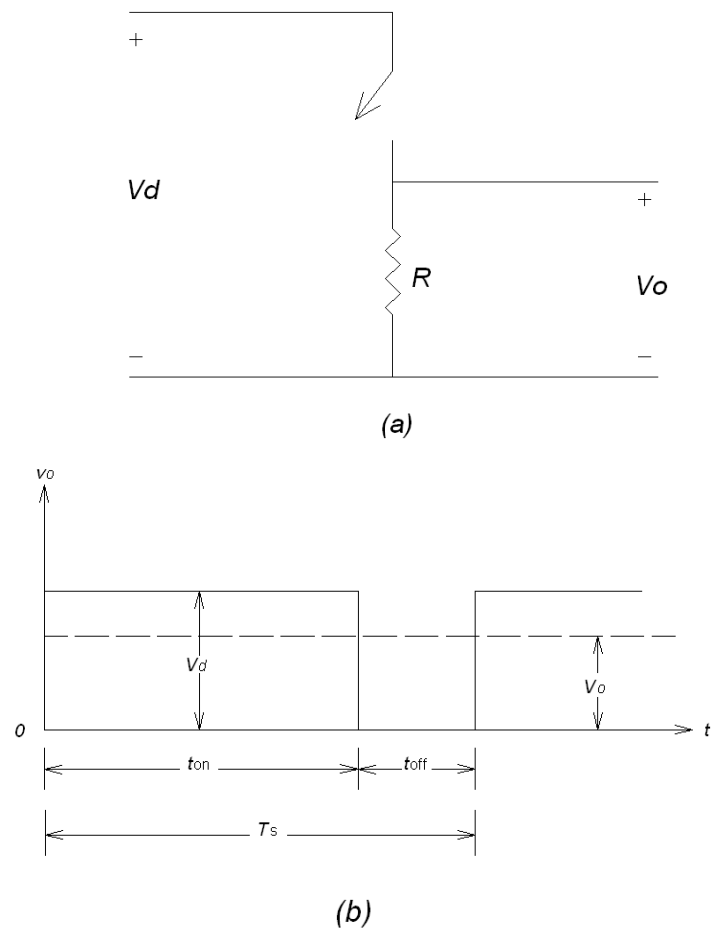


Fig. 3.1 Conversión DC – DC en modo de conmutación: (a) circuito básico; (b) diagrama de tiempo.

El voltaje de salida se lo controla mediante el método de modulación por ancho de pulso (PWM). La conmutación en PWM se la realiza a una frecuencia constante y el control del voltaje de salida promedio se lo hace

ajustando la duración del tiempo de encendido del switch y por lo tanto el ciclo de trabajo del switch. El ciclo de trabajo D del switch es la tasa de duración del tiempo de encendido t_{on} al período de conmutación T_s .

Las topologías básicas de convertidores DC-DC son:

1. Convertidor Reductor (buck)
2. Convertidor Elevador (boost)

Estos convertidores constituyen la base para los convertidores trifásicos PWM que vamos a estudiar más adelante.

3.1.1. REDUCTOR (BUCK)

El convertidor reductor produce un voltaje de salida promedio V_o más bajo que el voltaje de entrada V_d . Su principal aplicación se encuentra en fuentes de poder reguladas DC y en control de velocidad de motores DC.

La figura 3.2 muestra el circuito de un convertidor reductor, cuyos principales elementos son: un interruptor, un diodo y un filtro pasabajos conformado por un inductor y un capacitor. El voltaje de salida promedio del convertidor reductor varía linealmente con el ciclo de trabajo del switch para un determinado voltaje a la entrada:

$$\frac{V_o}{V_d} = \frac{t_{on}}{T_s} = D \text{ (ciclo de trabajo)} \quad (3.1)$$

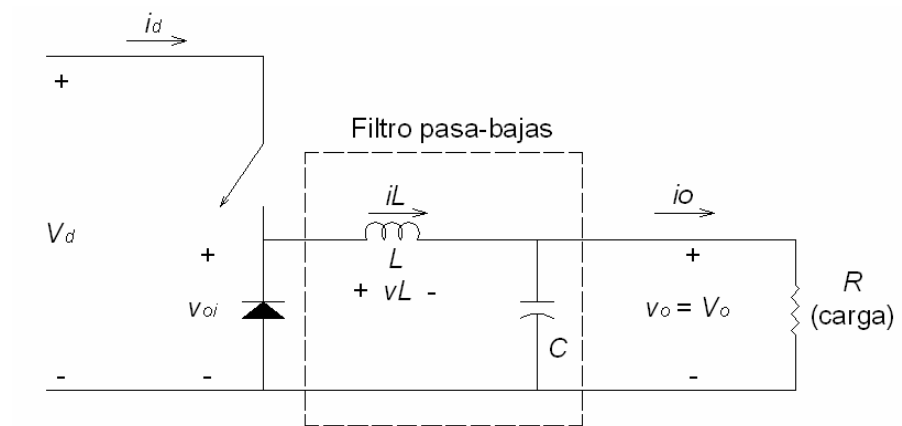


Fig. 3.2 Convertidor reductor DC-DC.

La corriente a la salida viene dada por la siguiente expresión:

$$\frac{I_o}{I_d} = \frac{V_d}{V_o} = \frac{1}{D} \quad (3.2)$$

3.1.2.ELEVADOR (BOOST)

El convertidor elevador produce un voltaje de salida V_o más grande que el voltaje de entrada V_d . Su principal aplicación se encuentra en fuentes de poder DC reguladas y en el frenado regenerativo de motores DC.

La figura 3.3 muestra el circuito del convertidor elevador el cual consta de un diodo, un interruptor, un inductor y un capacitor. El

incremento del voltaje se lo obtiene al variar el ciclo de trabajo del interruptor de acuerdo a la ecuación 3.3:

$$\frac{V_o}{V_d} = \frac{T_s}{t_{off}} = \frac{1}{1-D} \quad (3.3)$$

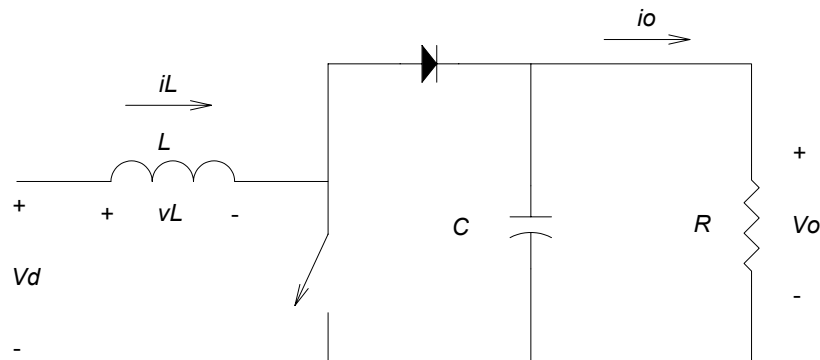


Fig. 3.3 Convertidor elevador DC-DC

La corriente en la salida del convertidor elevador viene dada por la ecuación 3.4:

$$\frac{I_o}{I_d} = (1-D) \quad (3.4)$$

3.1.3. MODELOS

Los modelos promedio se clasifican en:

- Modelos de gran señal
- Modelos de pequeña señal

3.1.3.1. DE GRAN SEÑAL

Los modelos de gran señal utilizan un modelo promedio ciclo a ciclo, o en inglés Cycle by Cycle Average (CCA). El modelo promedio permite el análisis unificado de la mayor parte de los convertidores tanto en estado transiente como en estado estable. También permite diseñar el controlador a través de la simulación y analíticamente a través de modelos de pequeñas señales. Además las simulaciones se vuelven mucho más rápidas a la vez que permite un entendimiento intuitivo del comportamiento del controlador [15].

Para la construcción de los bloques del modelo promedio se debe identificar el bloque de construcción común a todos los convertidores. Además se tiene que derivar el modelo promedio para el bloque de construcción. Finalmente se debe reemplazar el bloque de construcción de 'conmutación' por el modelo anterior para obtener el modelo promedio del convertidor.

Para la construcción del bloque del modelo promedio se analizará la red de dos puertos; puerto de voltaje y puerto de corriente, como se aprecia en la figura 3.4. En el puerto de voltaje siempre va un buen capacitor mientras que en el

puerto de corriente siempre va un inductor. Por tanto, para su construcción se asume que el convertidor se encuentra en modo de conducción continua (CCM).

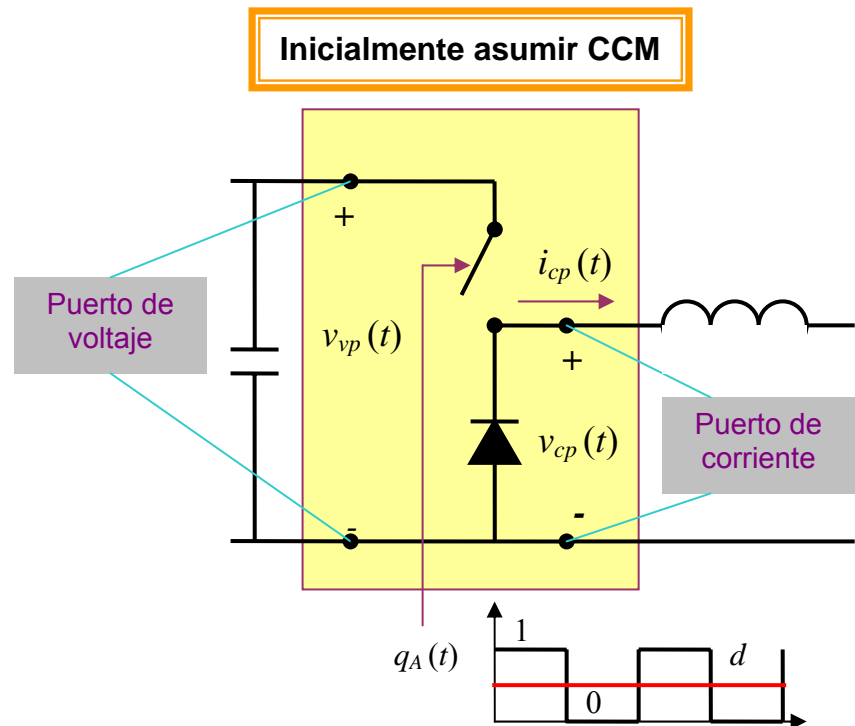


Fig. 3.4 Red de dos puertos en el bloque de construcción del modelo de gran señal

El modelo promedio del bloque de construcción siempre es válido en estado estable y es válido en estado transiente únicamente cuando los cambios de un ciclo hacia otro son pequeños (por ejemplo, si la frecuencia de switcheo es mucho mayor que la frecuencia de perturbación).

En el modelo promedio, el bloque de construcción es modelado como un transformador ideal con relación de vueltas igual al ciclo de trabajo instantáneo, tal como se muestra en la figura 3.5.

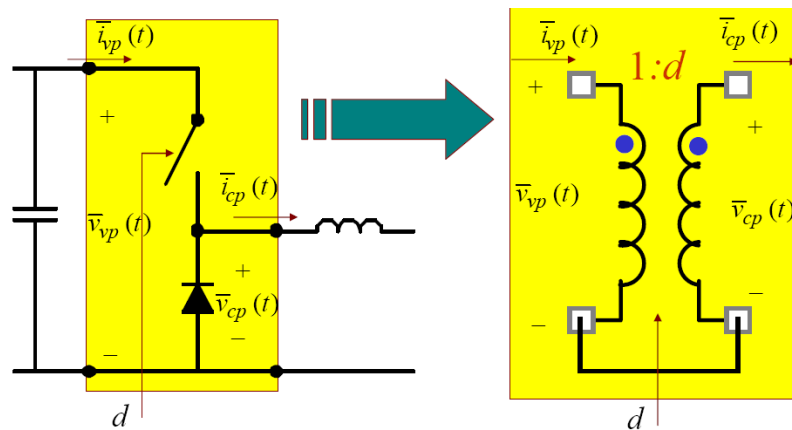
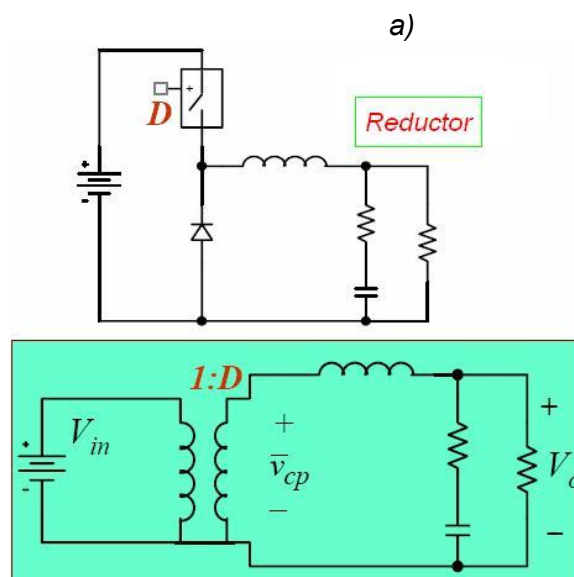


Fig. 3.5 Modelo del bloque de construcción de un convertidor DC - DC como un transformador ideal

En la figura 3.6 se muestra el modelo del bloque de construcción como un transformador ideal para los convertidores reductor y elevador.



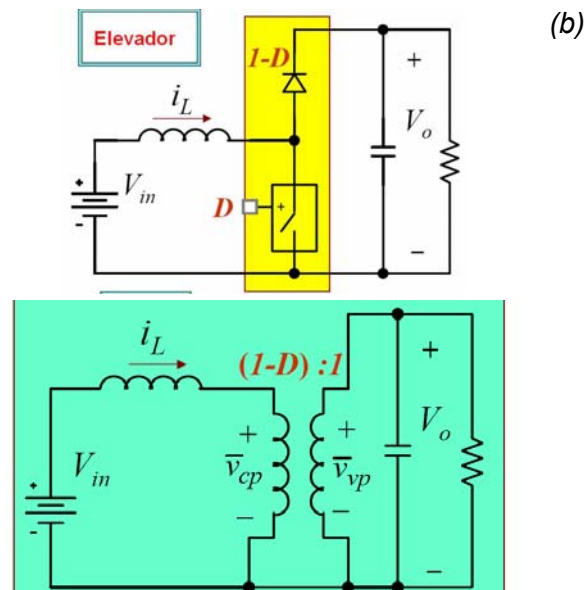


Fig. 3.6 Modelo del bloque de construcción como un transformador ideal: (a) convertidor reductor (b) convertidor elevador.

3.1.3.2. DE PEQUEÑA SEÑAL

Los modelos de pequeña señal representan las señales del sistema linealmente. De esta forma, se pueden obtener las ecuaciones que nos permiten encontrar las funciones de transferencia de la planta necesarias para diseñar el controlador [16].

El modelo promedio de pequeña señal del bloque de construcción es muy útil en derivaciones analíticas y se lo hace reemplazando el switch semiconductor por una fuente

controlada de corriente dI_{cp} y el diodo por una fuente controlada de voltaje dV_{vp} tal como se muestra en la figura

3.7:

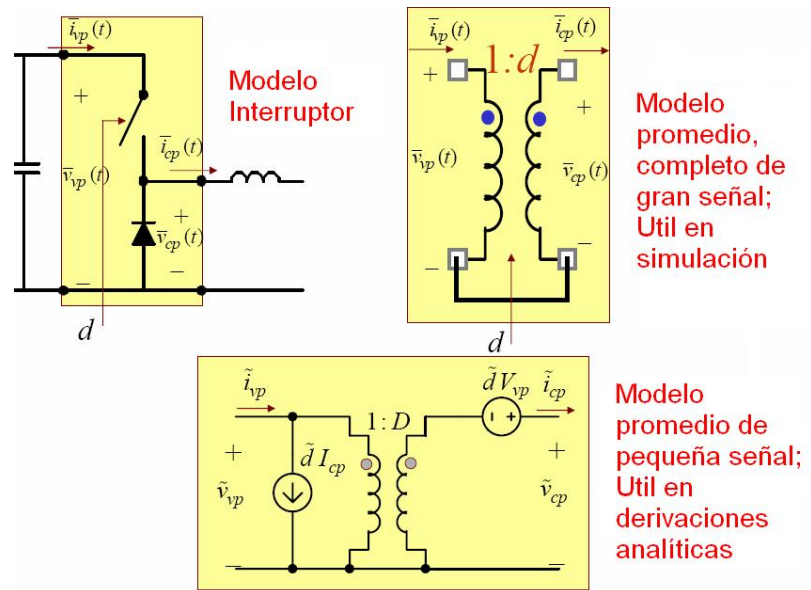


Fig. 3.7 Modelo promedio de pequeña señal del bloque de construcción de un convertidor DC - DC.

La función de transferencia del convertidor reductor mediante modelo promedio de pequeña señal AC se muestra en la ecuación 3.5:

$$\frac{v_o}{d} = \frac{V_{in}(1 + sCR_{ESR})}{1 + s\left[\frac{L}{R_L} + CR_{ESR}\right] + s^2LC\left[1 + \frac{R_{ESR}}{R_L}\right]} \quad (3.5)$$

3.2. CONVERTIDORES TRIFÁSICOS

Los convertidores trifásicos son un conjunto de switches con capacidad de conducción y corte controlados que transforman potencia de DC a AC trifásico y de AC trifásico a DC. También es posible la conversión AC trifásico a AC trifásico directamente. Los convertidores que utilizan la técnica de modulación por ancho de pulsos (PWM) pueden operar ya sea a frecuencia constante ó a frecuencia variable, siendo capaces de responder a perturbaciones en tiempos menores al periodo correspondiente a una señal de 60 Hz.

3.2.1. INVERSOR PWM

Los inversores PWM son convertidores trifásicos cuya función es generar una tensión trifásica alterna a partir de una tensión continua.

El circuito inversor trifásico comúnmente utilizado consiste de tres piernas, una por cada fase, como el que se muestra en la figura 3.8. Las topologías más comunes de inversores trifásicos son: Inversor con fuente de voltaje (VSI) denominada así porque se encuentra alimentado por una fuente de voltaje constante DC; e Inversor con fuente de corriente (CSI) porque se alimenta de una fuente constante de corriente DC.

El voltaje de salida de cada pierna del inversor depende únicamente del voltaje de entrada V_d y del estado del switch [14].

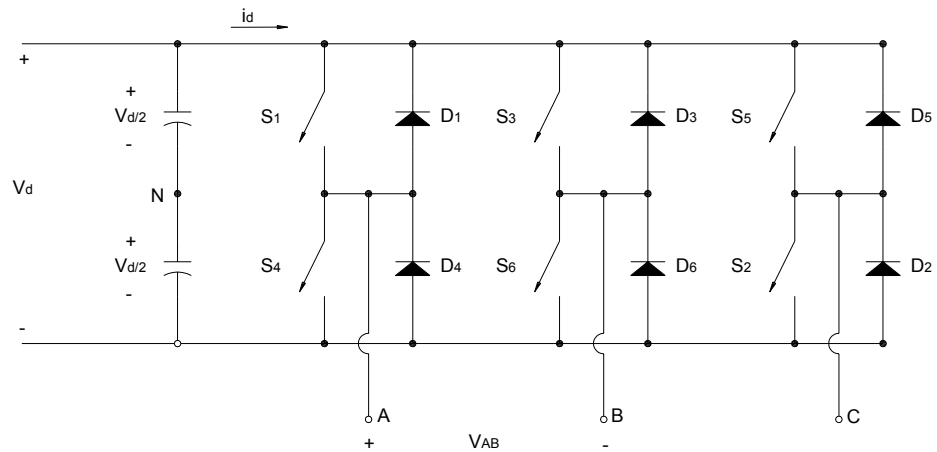


Fig. 3.8 Inversor trifásico con fuente de voltaje (Fuente: Mohan)

La tabla 3.1 muestra los ocho estados de conmutación válidos de un inversor trifásico. Los estados 7 y 8 producen voltajes de línea AC nulos. Los estados restantes producen voltajes de salida AC no nulos.

| Switches Encendidos | Switches Apagados | Estado | V_{ab} | V_a | V_b |
|---------------------|-------------------|--------|----------|-------|-------|
| 1, 2 y 6 | 4, 5 y 3 | 1 | vd | 0 | $-vd$ |
| 2, 3 y 1 | 5, 6 y 4 | 2 | 0 | vd | $-vd$ |
| 3, 4 y 2 | 6, 1 y 5 | 3 | $-vd$ | vd | 0 |
| 4, 5 y 3 | 1, 2 y 6 | 4 | $-vd$ | 0 | vd |
| 5, 6 y 4 | 2, 3 y 1 | 5 | 0 | $-vd$ | vd |
| 6, 1 y 5 | 3, 4 y 2 | 6 | vd | $-vd$ | 0 |
| 1, 3 y 5 | 4, 6 y 2 | 7 | 0 | 0 | 0 |
| 4, 6 y 2 | 1, 3 y 5 | 8 | 0 | 0 | 0 |

Tabla 3.1 Estados de switches válidos para Inversores VSI.

De esta manera, el inversor cambia de un estado de conmutación a otro para generar una forma de onda de voltaje a la salida. Así los voltajes de línea AC resultantes consisten en valores discretos de los voltajes de entrada: v_d , 0, y $-v_d$. La selección de los estados para generar la forma de onda está dada por la técnica de modulación que deberá asegurar únicamente el uso de estados válidos [14].

El objetivo de los inversores trifásicos modulados por ancho de pulso es dar forma y controlar los voltajes de salida trifásicos tanto en magnitud como en frecuencia con un voltaje de entrada V_d esencialmente constante.

Para obtener voltajes de salida trifásicos balanceados en un inversor PWM trifásico, una misma forma de onda de voltaje triangular es comparada con tres voltajes sinusoidales de control que se encuentran desfasados 120° . Esta técnica de modulación se la conoce como senoidal (SPWM) y se muestra en la figura 3.9:

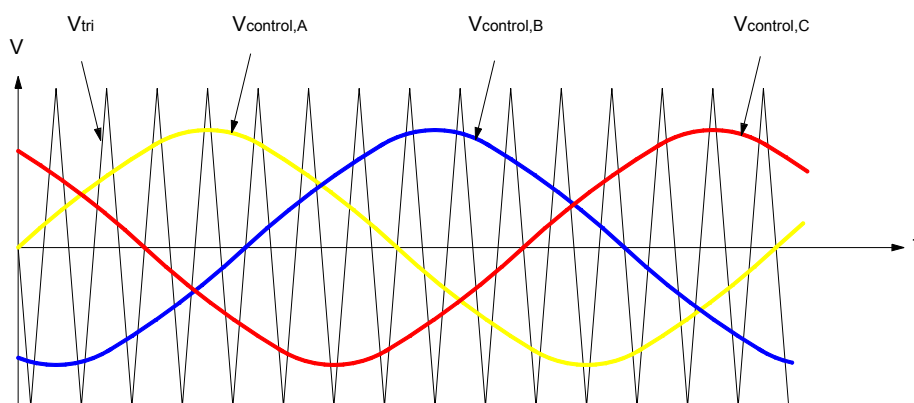


Fig. 3.9 PWM senoidal (Fuente: Mohan)

La figura 3.10 muestra como funciona la modulación SPWM para la fase a en la primera pierna del inversor de la figura 3.8. La comparación de $v_{control,a}$ de frecuencia f_1 con la portadora v_{tri} de frecuencia f_{sw} define el estado de los switches S1 y S4. El estado indicado como ON indica que el switch se encuentra cerrado y OFF indica que el switch se encuentra abierto.

El voltaje a la salida de cada fase del inversor resulta troceado y sirve para modular el voltaje de línea.

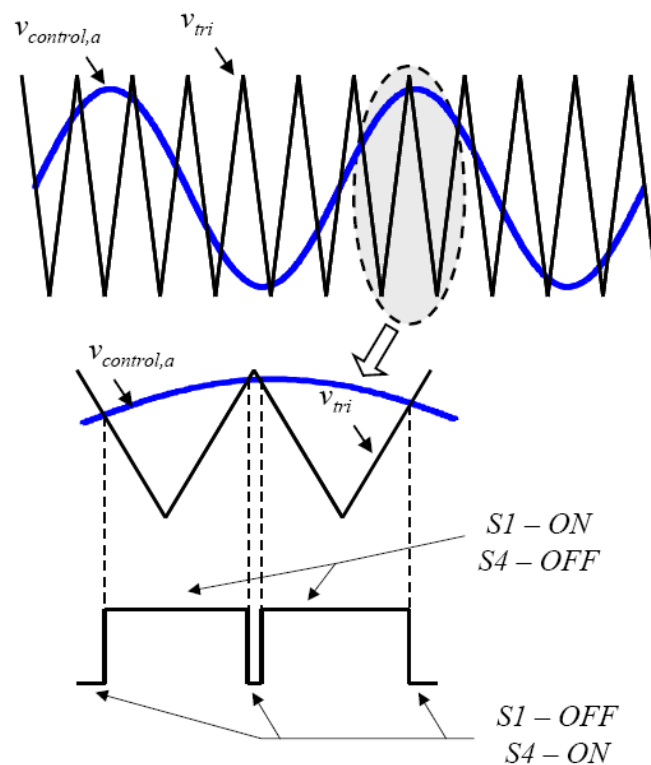


Fig. 3.10 Modulación SPWM para la fase 'a' del inversor trifásico.

Las principales características de la modulación por ancho de pulso senoidal son expresadas por los índices: razón entre la amplitud de $V_{control}$ y la amplitud de V_{tri} , y razón entre la frecuencia f_{sw} y la frecuencia f_1 y. Estos índices están definidos en las ecuaciones 3.6 y 3.7, respectivamente:

$$m_a = \frac{V_{control}}{V_{tri}} \quad (3.6)$$

$$m_f = \frac{f_{sw}}{f_1} \quad (3.7)$$

3.2.2. RECTIFICADOR PWM

Los rectificadores PWM son convertidores trifásicos cuya función es generar una tensión continua a partir de una tensión trifásica alterna. Por tal motivo se los conoce comúnmente como convertidores AC-DC.

Las topologías más comunes de rectificadores trifásicos son los Rectificadores fuente de voltaje (VSR) denominado así por mantener constante el voltaje DC en la salida y los Rectificadores fuente de corriente (CSR) denominado así por mantener constante la corriente DC a la salida. La figura 3.11 muestra los circuitos básicos para estas dos topologías:

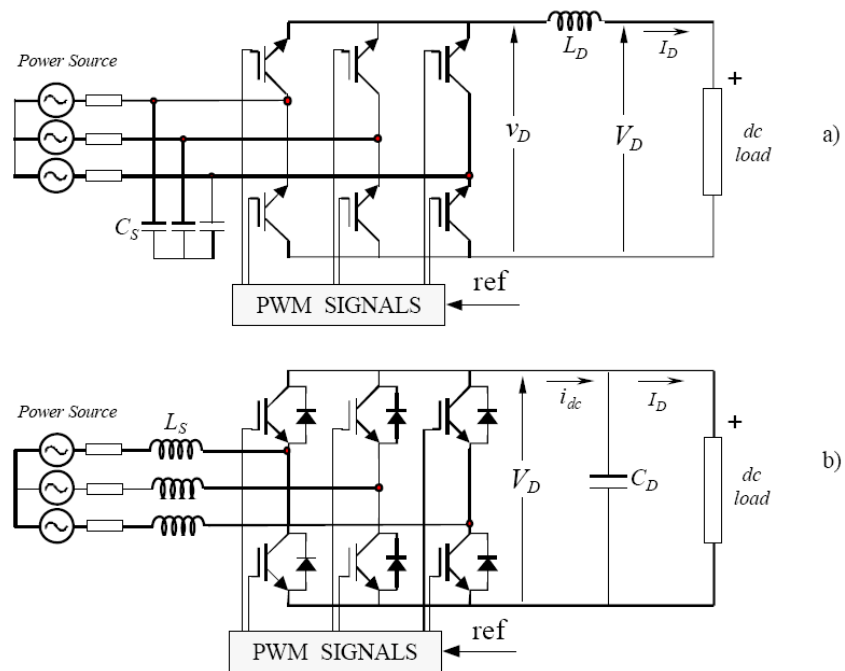


Figura 3.11 Topologías básicas de rectificadores PWM trifásicos conmutadas por fuerza: (a) rectificador fuente de corriente (CSR); (b) rectificador fuente de voltaje (VSR) (Fuente: Rashid).

El principio básico de operación del rectificador de fuente de voltaje consiste en mantener el voltaje del link DC en un valor de referencia deseado utilizando un lazo de control de retroalimentación como el mostrado en la figura 3.12.

Para realizar esta tarea, el voltaje DC es medido y comparado con una referencia V_{REF} . La señal de error generada por esta comparación es utilizada para encender o apagar los seis switches del rectificador. De esta manera, la energía puede ir y venir de la fuente AC de

acuerdo con los requerimientos de voltaje del bloque DC. El voltaje DC V_D es medido en el capacitor C_D

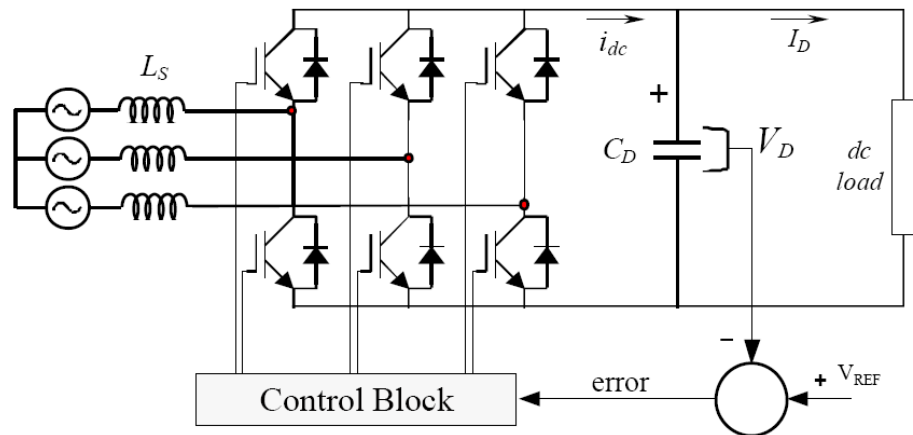


Figura 3.12 Principio de operación del rectificador PWM trifásico de fuente de voltaje.

El Control PWM no solamente puede manejar la potencia activa sino que también la potencia reactiva permitiendo a este rectificador corregir el factor de potencia. Además, las formas de onda de las corrientes AC pueden ser mantenidas casi sinusoidales reduciendo la contaminación armónica hacia la red de distribución eléctrica.

El flujo de potencia en el convertidor PWM es controlado ajustando el ángulo de desfase δ entre el voltaje de la fuente U_1 y el respectivo voltaje de entrada reflejado del convertidor V_{s1} (Fundamental de la señal PWM) de acuerdo a la figura 3.13. Cuando U_1 adelanta a V_{s1} , la potencia activa fluye desde la fuente AC hacia el convertidor (Modo

Rectificador). Inversamente, si U_1 atrasa a V_{s1} , la potencia fluye desde el lado DC del convertidor hacia la fuente AC (Modo Inversor). La potencia activa transferida es dada por la ecuación 3.8:

$$P = \frac{U_1 V_{s1}}{X_1} \text{sen}(\delta) \quad (3.8)$$

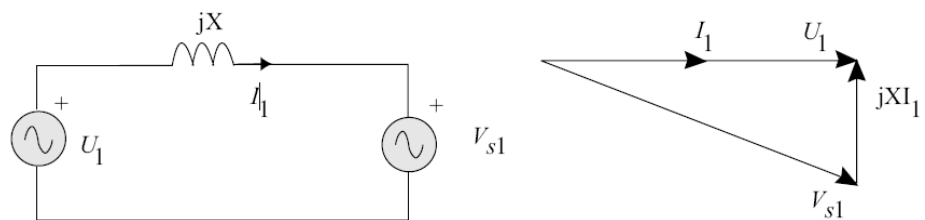


Figura 3.13 Circuito equivalente por fase y diagrama fasorial del convertidor PWM trifásico

El factor de potencia AC es ajustado mediante el control de la amplitud de V_{s1} . El diagrama fasorial en la figura 3.13 muestra que para llegar al factor de potencia unitario, V_{s1} , debe ser:

$$V_{s1} = \sqrt{U_1^2 + (X_1 I_1)^2} \quad (3.9)$$

3.2.3. MODULACIÓN POR VECTOR ESPACIAL (SVPWM)

El vector espacial es un vector ficticio en el espacio representado por las proyecciones de las variables por fase en un sistema trifásico.

Constituye una gran herramienta para el trabajo analítico debido a que el vector espacial puede representar de manera única cualquier combinación arbitraria de las tres fases en un vector sencillo y de esta manera simplifica los cálculos en gran medida [17].

Esta técnica de modulación presenta importantes ventajas frente a modulación por ancho de pulso senoidal, como:

- Disminución de las pérdidas de energía durante la conmutación,
- Reducción del contenido armónico en las tensiones de salida y
- Uso más eficiente del voltaje DC en la barra de corriente continua.

La figura 3.14 muestra un inversor trifásico de tres piernas y desde los puntos medios de éstas, se conectan mediante inductores en serie hacia un sistema trifásico de tensiones.

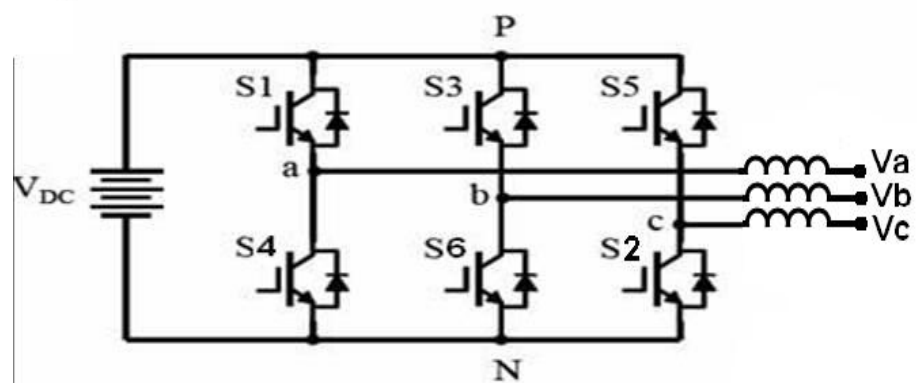


Fig. 3.14: Inversor PWM trifásico formado por tres piernas.

El inversor de la figura 3.14 necesita apenas de tres señales de disparo ya que las señales de comando de los switches S4, S6 y S2 son complementarias a los switches S1, S3 y S5, con eso tenemos ocho (2^3) combinaciones posibles de tensiones producidas por el inversor.

La Tabla 3.2 define para cada combinación de switches las tensiones de línea a la salida del inversor (V_{ab} , V_{bc} , V_{ca}), así como los vectores de switcheo respectivos.

| Estados de los switches | | | Vector | Tensiones de línea | | | Vectores de switcheo |
|-------------------------|----|----|--------|--------------------|-----------|-----------|--|
| S1 | S3 | S5 | | V_{ab} | V_{bc} | V_{ca} | |
| 0 | 0 | 0 | V_0 | 0 | 0 | 0 | $V_0 = 0V$ |
| 1 | 0 | 0 | V_1 | $+V_{DC}$ | 0 | $-V_{DC}$ | $V_1 = \frac{2}{\sqrt{3}} V_{dc} \angle 0^\circ$ |
| 1 | 1 | 0 | V_2 | 0 | $+V_{DC}$ | $-V_{DC}$ | $V_2 = \frac{2}{\sqrt{3}} V_{dc} \angle 60^\circ$ |
| 0 | 1 | 0 | V_3 | $-V_{DC}$ | $+V_{DC}$ | 0 | $V_3 = \frac{2}{\sqrt{3}} V_{dc} \angle 120^\circ$ |
| 0 | 1 | 1 | V_4 | $-V_{DC}$ | 0 | $+V_{DC}$ | $V_4 = \frac{2}{\sqrt{3}} V_{dc} \angle 180^\circ$ |
| 0 | 0 | 1 | V_5 | 0 | $-V_{DC}$ | $+V_{DC}$ | $V_5 = \frac{2}{\sqrt{3}} V_{dc} \angle 240^\circ$ |
| 1 | 0 | 1 | V_6 | $+V_{DC}$ | $-V_{DC}$ | 0 | $V_6 = \frac{2}{\sqrt{3}} V_{dc} \angle 300^\circ$ |
| 1 | 1 | 1 | V_7 | 0 | 0 | 0 | $V_7 = 0V$ |

Tabla 3.2: Vectores espaciales generados por los estados del convertidor.

Cada combinación de switches representa un vector de switcheo y que pueden ser definidos por las ecuaciones 3.10. Estos vectores

también son indicados en la Tabla 3.2. Cabe anotar que solamente el estado de un switch es alterado entre vectores adyacentes, proporcionando de esta forma una optimización del switcheo.

$$V_0 = 0$$

$$V_1 = 2 / \sqrt{3} \bullet V_{DC}$$

$$V_2 = 2 / \sqrt{3} \bullet V_{DC} \cdot e^{j \cdot \frac{\pi}{3}} \quad (2.13)$$

$$V_3 = 2 / \sqrt{3} \bullet V_{DC} \cdot e^{j \cdot \frac{2\pi}{3}}$$

$$V_4 = 2 / \sqrt{3} \bullet V_{DC} \cdot e^{j \cdot \pi} \quad (3.10)$$

$$V_5 = 2 / \sqrt{3} \bullet V_{DC} \cdot e^{j \cdot \frac{4}{3}\pi}$$

$$V_6 = 2 / \sqrt{3} \bullet V_{DC} \cdot e^{j \cdot \frac{5}{3}\pi}$$

$$V_7 = 0$$

Los seis vectores no nulos con módulos iguales a $2 / \sqrt{3} V_{DC}$ tienen sus extremos en los vértices de un hexágono y poseen un ángulo de desfase entre sí de 60° , como puede ser visto en la figura 3.15:

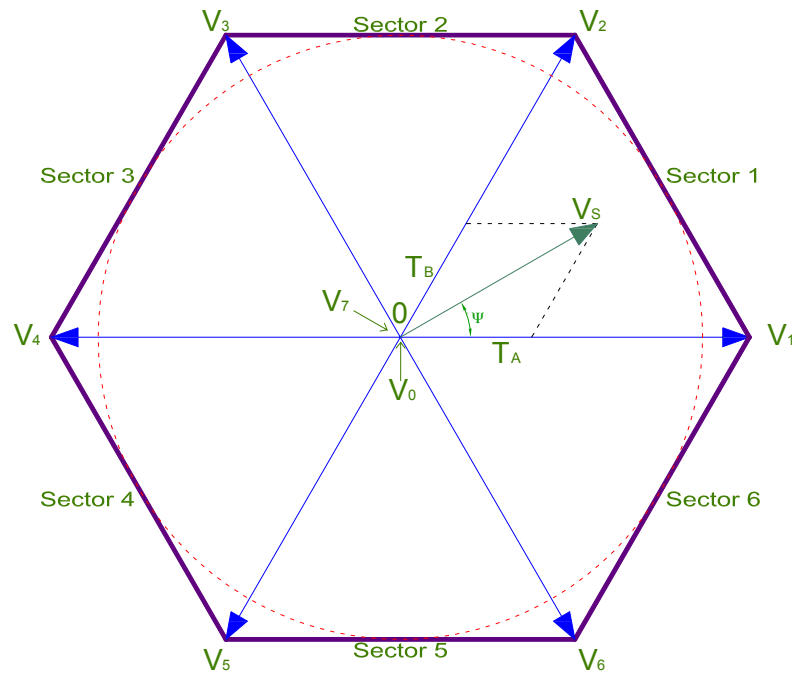


Fig. 3.15: Distribución espacial de los vectores de switcheo.

Ahora el objetivo es sintetizar a cada instante de tiempo el vector de salida V_s definido en la ecuación 3.11 y representado en la Figura 3.16, mediante una combinación de los vectores básicos de switcheo.

$$V_s = v_a \cdot e^{j0} + v_b \cdot e^{j2\pi/3} + v_c \cdot e^{j4\pi/3} \quad (3.11)$$

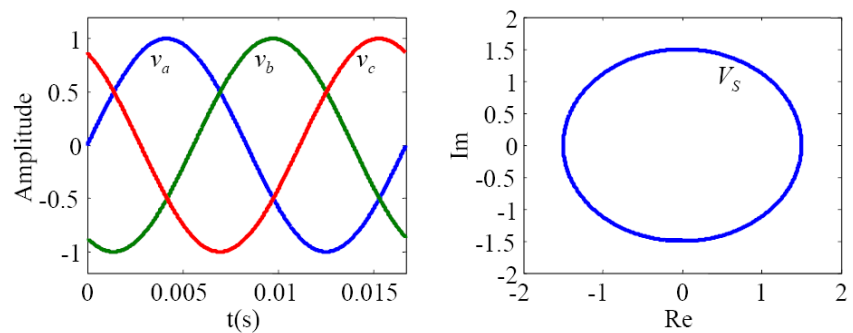


Fig. 3.16: Señales de v_a , v_b y v_c en la trayectoria del respectivo vector V_s .

La figura 3.15 muestra que el espacio es dividido por igual y distintivamente en seis sectores de 60° . Cada sector es limitado por dos vectores activos. V_0 y V_7 son los vectores de voltaje con amplitud cero y están localizados en el origen del hexágono. V_S es la salida resultante debido a los estados de conmutación del VSI.

Para la implementación digital, el VSI es conmutado a una frecuencia muy alta (f_{PWM}). Esta frecuencia es suficientemente alta (> 20 kHz) como para no generar ruido audible debido a la conmutación. La f_{PWM} decide el tiempo de muestreo T_S para V_S , donde $T_S = 1/f_{PWM}$.

Existen varias maneras de conmutación para generar V_S desde $V_0, V_1, V_2 \dots V_7$. Matemáticamente, V_S puede ser representado como se muestra en la ecuación 3.12. Las variables $T_0, T_1 \dots T_7$ en la ecuación 3.12 son el tiempo de encendido para los estados correspondientes del VSI y T_S es el tiempo de muestreo.

$$\begin{aligned} \overline{V_S} &= \left(\frac{T_0}{T_S} \times \overline{V_0}\right) + \left(\frac{T_1}{T_S} \times \overline{V_1}\right) + \left(\frac{T_2}{T_S} \times \overline{V_2}\right) + \left(\frac{T_3}{T_S} \times \overline{V_3}\right) + \left(\frac{T_4}{T_S} \times \overline{V_4}\right) + \left(\frac{T_5}{T_S} \times \overline{V_5}\right) + \left(\frac{T_6}{T_S} \times \overline{V_6}\right) + \left(\frac{T_7}{T_S} \times \overline{V_7}\right) \\ T_S &= T_0 + T_1 + T_2 + T_3 + T_4 + T_5 + T_6 + T_7 \end{aligned} \quad (3.12)$$

Para implementar el algoritmo SVM, son implementadas las siguientes reglas de conmutación:

- La trayectoria de V_S debe ser un círculo.
- Debe existir únicamente una conmutación por transición de estado.

- No pueden existir más de tres conmutaciones en un T_s .
- El estado final de un muestreo debe ser el estado inicial del siguiente muestreo.

Estas reglas ayudan a limitar el número de conmutaciones y por lo tanto, ayudan en la reducción de las pérdidas por conmutación ó switcheo. También, ayudan a mantener la simetría en las formas de onda de conmutación en la salida del VSI para obtener un THD más bajo. La implementación del algoritmo SVM, usando estas reglas de conmutación, es llamada SVM convencional.

Tomemos un ejemplo donde V_s se encuentra en el sector 1 con un ángulo vector (Ψ), como se muestra en la figura 3.17:

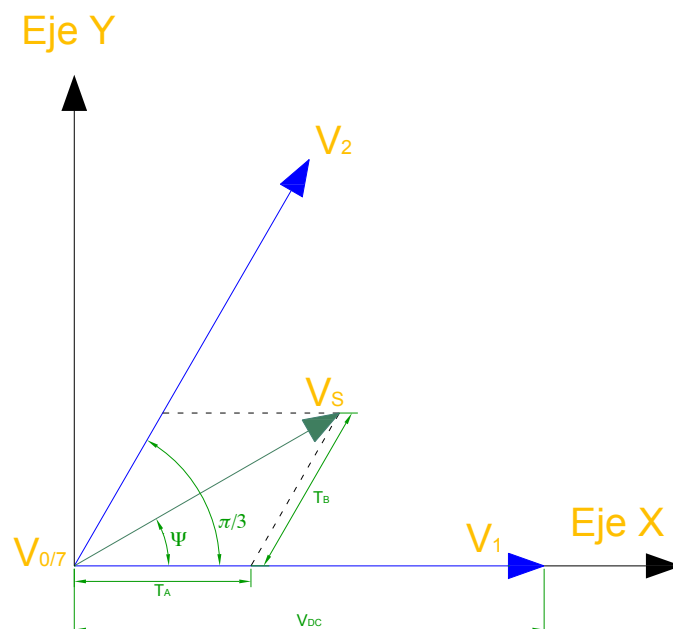


Fig. 3.17: Cálculo de V_s cuando se encuentra en el sector 1.

Se asume que durante el tiempo T_S , V_S permanece estable. Para la implementación del SVM convencional utilizando las reglas de conmutación SVM, V_S es dividido como se muestra en la ecuación 3.13:

$$\overline{V}_S = \left(\frac{T_A}{T_S} \times \overline{V}_1 \right) + \left(\frac{T_B}{T_S} \times \overline{V}_2 \right) + \left(\frac{T_{0/7}}{T_S} \times \overline{V}_{0/7} \right) \quad (3.13)$$

La ecuación anterior significa que el VSI se encuentra en el estado activo 1 para el tiempo T_A y en el estado activo 2 para el tiempo T_B . Para el tiempo restante de T_S , no es aplicado ningún voltaje. Ésto puede ser llevado a cabo aplicando el estado inactivo 0 (o 7) para el tiempo restante T_0 (o T_7).

$$T_S = T_A + T_B + T_{0/7} \quad (3.14)$$

Los intervalos de tiempo T_A , T_B y $T_{0/7}$ tienen que ser calculados tal que los voltios segundos promedio producidos por los vectores V_1 , V_2 y $V_{0/7}$ a lo largo de los ejes X y Y sean los mismos que los producidos por el vector espacial de referencia deseado V_S .

El índice de modulación ó tasa de amplitud es definida como:

$$m = \frac{|V_S|}{V_{DC}} \quad (3.15)$$

Donde $|V_S|$ es la amplitud ó la longitud de V_S .

Resolviendo V_S a lo largo de los ejes X y Y, tenemos:

$$(V_{DC} \times T_A) + (V_{DC} \times \cos \pi/3 \times T_B) = |V_S| \times \cos \psi \times T_S$$

y

$$V_{DC} \times \sin \pi/3 \times T_B = |V_S| \times \sin \psi \times T_S \quad (3.16)$$

Resolviendo para T_A y T_B tenemos:

$$\frac{T_A}{T_S} = \frac{2}{\sqrt{3}} \times m \times \sin \left(\frac{\pi}{3} - \psi \right)$$

$$\frac{T_B}{T_S} = \frac{2}{\sqrt{3}} \times m \times \sin \psi \quad (3.17)$$

$T_{0/7}$ puede ser encontrado mediante la ecuación 3.14. Para mejorar el THD, T_0 (o T_7) es dividido en dos y entonces aplicado al inicio y al final de T_S . En la figura 3.18 se muestra las formas de onda de conmutación del VSI típicas en el Sector 1, como se define en la Ecuación 3.13, Ecuación 3.14 y las reglas de conmutación para el SVPWM convencional usando la PWM alineada centralmente:

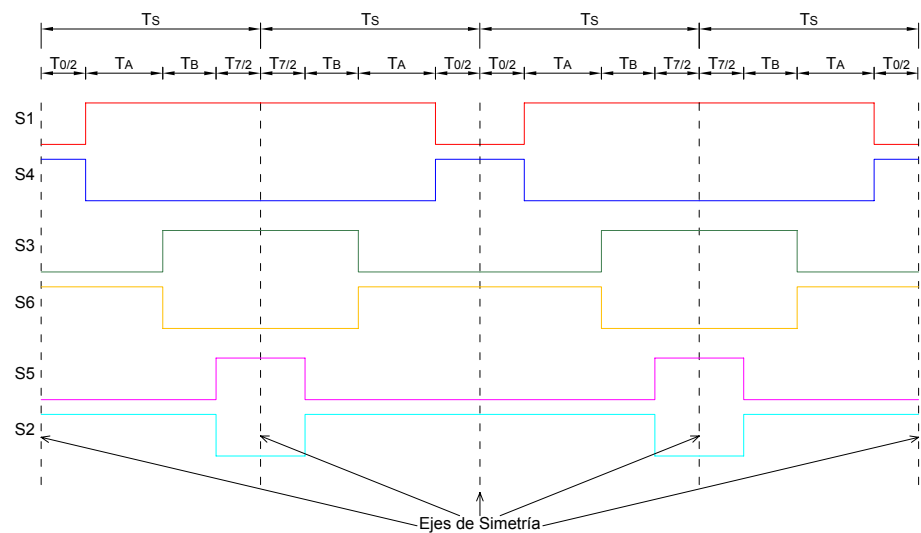


Fig. 3.18: Secuencia de conmutación de los switches del convertidor mediante SVPWM cuando V_S se encuentra en el sector 1.

En la figura 3.18 podemos observar los diferentes ejes de simetría en todas las formas de onda. Éstas simetrías son las principales responsables para obtener el THD más bajo en SVPWM comparado con la PWM sinusoidal en la región de operación lineal.

Cada sector presenta una secuencia de conmutación que comienza y termina con el vector V_0 . Estas secuencias están definidas en la Tabla 3.3.

| SECTOR | LÍMITES | SECUENCIA |
|--------|-------------|---|
| 1 | $V_1 - V_2$ | $V_0 - V_1 - V_2 - V_7 - V_7 - V_2 - V_1 - V_0$ |
| 2 | $V_2 - V_3$ | $V_0 - V_3 - V_2 - V_7 - V_7 - V_2 - V_3 - V_0$ |
| 3 | $V_3 - V_4$ | $V_0 - V_3 - V_4 - V_7 - V_7 - V_4 - V_3 - V_0$ |
| 4 | $V_4 - V_5$ | $V_0 - V_5 - V_4 - V_7 - V_7 - V_4 - V_5 - V_0$ |
| 5 | $V_5 - V_6$ | $V_0 - V_5 - V_6 - V_7 - V_7 - V_6 - V_5 - V_0$ |
| 6 | $V_6 - V_1$ | $V_0 - V_1 - V_6 - V_7 - V_7 - V_6 - V_1 - V_0$ |

Tabla 3.3: Secuencias de conmutación de los switches mediante SVPWM.

De la figura 3.15, queda claro que en la región de operación lineal, la máxima amplitud del voltaje de línea a línea puede ser alcanzada cuando V_s es rotado a lo largo del círculo más grande inscrito en el hexágono del vector espacial. En términos matemáticos, esto es equivalente a:

$$m_{m\acute{a}x} = \frac{\text{Radio del c\acute{i}rculo inscrito m\acute{a}s grande}}{V_{DC}} \quad (3.18)$$

De la figura 3.17 y la ecuaci3n 3.18, queda claro que:

$$m_{m\acute{a}x} = \frac{V_{DC} \times \cos \pi/6}{V_{DC}} = \cos \pi/6 = \frac{\sqrt{3}}{2} \quad (3.19)$$

Resolviendo la ecuaci3n 3.13, ecuaci3n 3.17 y ecuaci3n 3.19, tenemos:

$$V \text{ m\acute{a}x. L - L (SVPWM)} = \frac{2}{\sqrt{3}} \times m_{m\acute{a}x} \times V_{DC} \quad (3.20)$$

$$V \text{ m\acute{a}x. L - L (SVPWM)} = \frac{2}{\sqrt{3}} \times \frac{\sqrt{3}}{2} \times V_{DC} = V_{DC}$$

Esta ecuaci3n muestra que al utilizar el algoritmo SVPWM en el rango de operaci3n lineal es posible obtener una amplitud del voltaje de l\nea a l\nea tan alta como V_{DC} . \xc3sta es la principal ventaja del algoritmo SVPWM en comparaci3n con el algoritmo senoidal SPWM, dado que para este \xc3ltimo, el voltaje m\acute{a}ximo de l\nea a l\nea que se obtiene cuando $m=1$, es:

$$V \text{ m\acute{a}x. L - L (SPWM)} = \frac{\sqrt{3}}{2} \times m_{m\acute{a}x} \times V_{DC} \quad (3.21)$$

$$V \text{ m\acute{a}x. L - L (SPWM)} = \frac{\sqrt{3}}{2} \times 1 \times V_{DC} = \frac{\sqrt{3}}{2} \times V_{DC}$$

Lo cual demuestra que mediante el algoritmo SPWM, la utilizaci3n del voltaje DC en el rango de operaci3n lineal es de aproximadamente el 86.6%.

3.2.4. MODELOS DE LOS CONVERTIDORES PWM TRIFÁSICOS

Para encontrar las ecuaciones que modelan el comportamiento del convertidor trifásico utilizaremos el esquema mostrado en la figura 3.19. Los parámetros que a continuación se mencionan son promediados ciclo a ciclo [18]:

$$\bar{e} = L \frac{d}{dt} \bar{i} + R \bar{i} + \bar{v} \quad (3.22)$$

$$\bar{e} = \begin{bmatrix} e_a \\ e_b \\ e_c \end{bmatrix} \quad \bar{i} = \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} \quad \bar{v} = \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix}$$

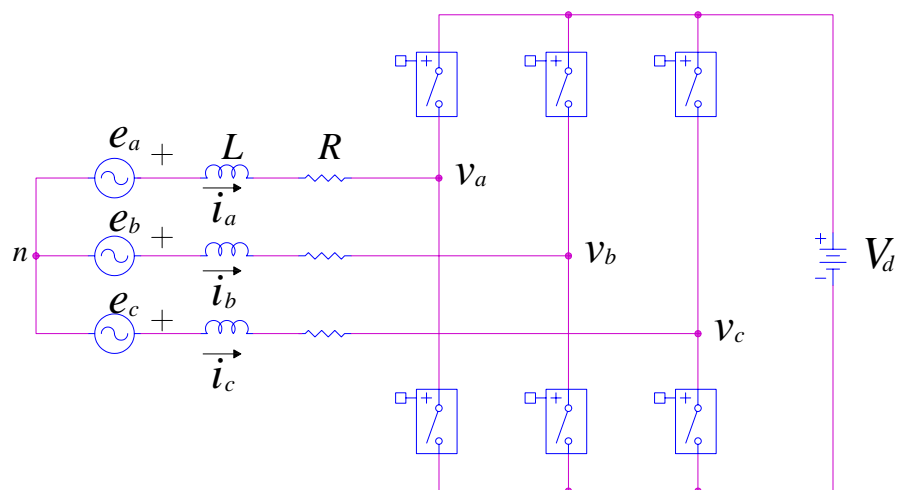


Fig. 3.19: Esquemático del convertidor PWM trifásico.

$$\bar{T}e = L\bar{T} \frac{d}{dt} \bar{i} + R\bar{T}i + \bar{T}v$$

$$\bar{T} = \begin{bmatrix} \cos(\omega t) & \cos\left(\omega t - \frac{2\pi}{3}\right) & \cos\left(\omega t - \frac{4\pi}{3}\right) \\ -\text{sen}(\omega t) & -\text{sen}\left(\omega t - \frac{2\pi}{3}\right) & -\text{sen}\left(\omega t - \frac{4\pi}{3}\right) \end{bmatrix}$$

$$\frac{d}{dt} \begin{bmatrix} i_d \\ i_q \end{bmatrix} = \frac{d}{dt} [\bar{T}i]$$

$$= \bar{T} \frac{d}{dt} \bar{i} + \frac{d}{dt} \bar{T}i$$

$$\therefore \bar{T}e = L\bar{T} \frac{d}{dt} \bar{i} + R\bar{T}i + \bar{T}v$$

$$L \frac{d}{dt} i_d = E_m - Ri_d - v_d + \omega Li_q$$

$$L \frac{d}{dt} i_q = -Ri_q - v_q - \omega Li_d$$

$$\left[e_d = E_m \text{ y } e_q = 0 \text{ bajo condiciones balanceadas} \right]$$

Tanto $-\omega Li_d$ y ωLi_q son los términos de acoplamiento cruzado en lazo abierto que se los elimina por medio de acción precalculada para así poder obtener sistemas simples de primer orden en cantidades DC.

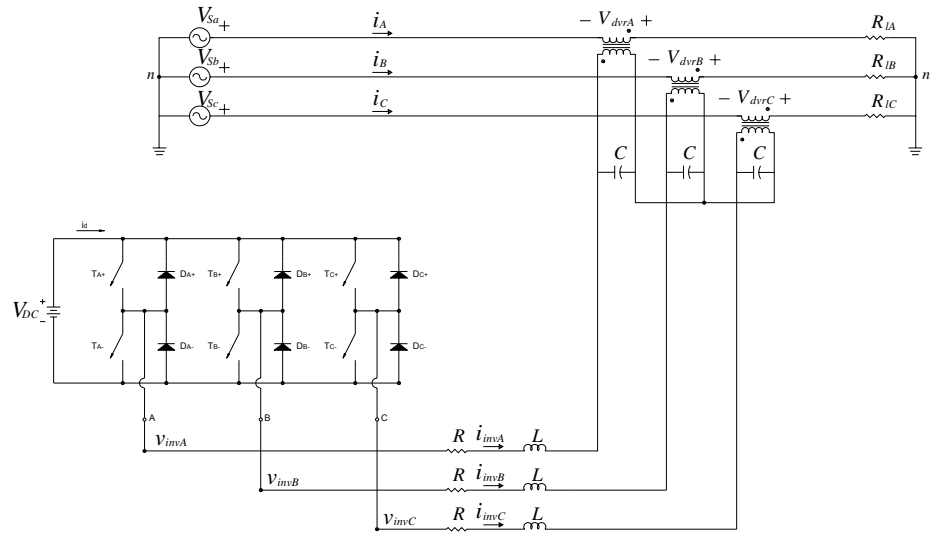


Fig. 3.20: Diagrama del sistema DVR con el convertidor PWM trifásico operando como inversor y conexiones de los transformadores monofásicos y la carga.

3.2.5. CONTROLADOR

3.2.5.1. TRANSFORMADA DE PARK

La transformación DQ ó transformada de Park, convierte las componentes 'abc' del sistema de coordenadas trifásico estacionario a un sistema de coordenadas rotativo 'dq'. El objetivo de la transformación consiste en convertir los valores trifásicos 'abc', variables senoidalmente en el tiempo, a valores constantes 'dq0', en régimen permanente.

El vector con las componentes del nuevo sistema de referencia $[x_{dq}]$ se lo obtiene multiplicando el vector de coordenadas trifásicas $[x_{abc}]$ por la matriz de transformación $[T]$, de acuerdo a lo siguiente:

$$[x_{dq}] = [T] \cdot [x_{abc}]$$

Donde:

$$[x_{dq}] = \begin{bmatrix} x_d \\ x_q \end{bmatrix}$$

$$[x_{abc}] = \begin{bmatrix} x_a \\ x_b \\ x_c \end{bmatrix}$$

Tomando en cuenta que la matriz de transformación viene dada de la siguiente manera:

$$[T] = \frac{2}{3} \begin{bmatrix} \cos(\omega t) & \cos(\omega t - \frac{2}{3}\pi) & \cos(\omega t + \frac{2}{3}\pi) \\ -\text{sen}(\omega t) & -\text{sen}(\omega t - \frac{2}{3}\pi) & -\text{sen}(\omega t + \frac{2}{3}\pi) \end{bmatrix}$$

Entonces la transformada de Park viene dada por la siguiente expresión:

$$\begin{bmatrix} x_d \\ x_q \end{bmatrix} = \frac{2}{3} \begin{bmatrix} \cos(\omega t) & \cos(\omega t - \frac{2}{3}\pi) & \cos(\omega t + \frac{2}{3}\pi) \\ -\text{sen}(\omega t) & -\text{sen}(\omega t - \frac{2}{3}\pi) & -\text{sen}(\omega t + \frac{2}{3}\pi) \end{bmatrix} \cdot \begin{bmatrix} x_a \\ x_b \\ x_c \end{bmatrix}$$

Donde ω es la velocidad angular de la referencia D-Q ó también la frecuencia del sistema trifásico del sistema.

La transformación desde el sistema de coordenadas trifásico estacionario 'abc' al sistema de coordenadas rotativo 'dq' se la ilustra en la figura 3.21. En dicha figura, θ es el ángulo de la referencia rotativa (ejes D-Q).

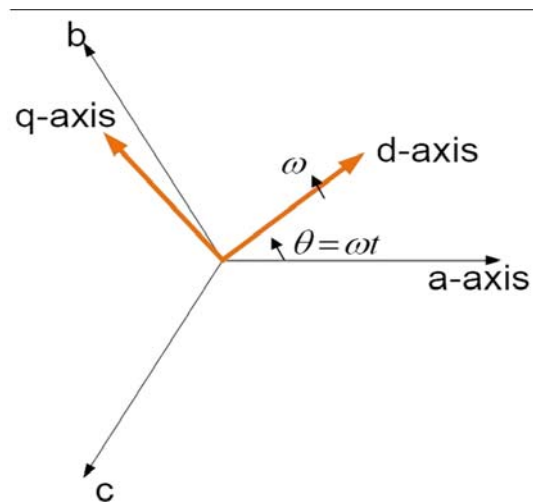


Fig. 3.21 Transformada de Park desde sistema de coordenadas trifásico al sistema de coordenadas rotatorio dq0

La matriz de transformación inversa (desde 'dq' a 'abc') es definida como:

$$[T^{-1}] = \begin{bmatrix} \cos(\omega t) & -\text{sen}(\omega t) \\ \cos(\omega t - \frac{2}{3}\pi) & -\text{sen}(\omega t - \frac{2}{3}\pi) \\ \cos(\omega t + \frac{2}{3}\pi) & -\text{sen}(\omega t + \frac{2}{3}\pi) \end{bmatrix}$$

Por lo cual la transformada inversa de Park viene dada por:

$$\begin{bmatrix} x_a \\ x_b \\ x_c \end{bmatrix} = \begin{bmatrix} \cos(\omega t) & -\text{sen}(\omega t) \\ \cos(\omega t - \frac{2}{3}\pi) & -\text{sen}(\omega t - \frac{2}{3}\pi) \\ \cos(\omega t + \frac{2}{3}\pi) & -\text{sen}(\omega t + \frac{2}{3}\pi) \end{bmatrix} \cdot \begin{bmatrix} x_d \\ x_q \end{bmatrix}$$

3.2.5.2. CONTROLADOR PI

El acrónimo PI se refiere al controlador Proporcional-Integral. El estándar de configuración de control PI se muestra en la figura 3.22:

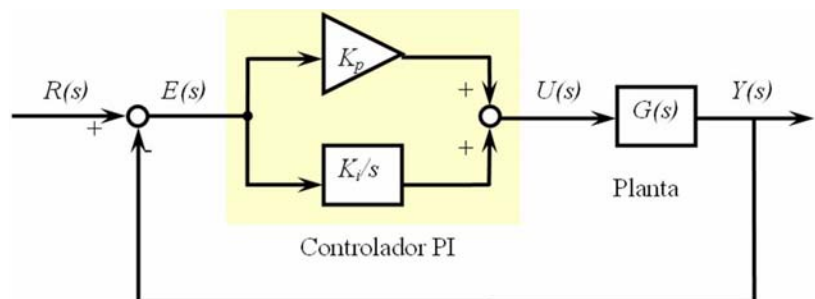


Fig. 3.22 Configuración del control PI

En esta configuración, la señal de control $u(t)$ es la suma de los dos términos. Cada uno de los términos son función de la señal de error $e(t)$. El término K_p indica que este término es proporcional al error. El término K_i/s es un término integral. Cada uno de los términos trabaja independientemente del otro.

Un controlador PI, se caracteriza por la función de transferencia:

$$\begin{aligned}
 Gc(s) &= Kp + \frac{Ki}{s} \\
 Gc(s) &= \frac{sKp + Ki}{s} \\
 Gc(s) &= Kp \frac{(s + a)}{s} \\
 Ki &= aKp
 \end{aligned}
 \tag{3.22}$$

Este controlador introduce un cero y un polo en el sistema. De esta forma se aumenta el orden de la función de transferencia en lazo abierto, lo cual puede provocar que el sistema sea menos estable o incluso pueda llegar a la inestabilidad. Un controlador PI actúa como un compensador de retardo de fase, incrementando la ganancia a bajas frecuencias y mejorando la precisión del estado estacionario.

Por lo tanto para asegurar una respuesta transitoria adecuada se debe elegir convenientemente el valor de los parámetros Kp y Ki .

3.2.5.3. CONTROL DEL VOLTAJE DE SALIDA

El control del voltaje de salida del Restaurador Dinámico de Tensión se lo implementará sólo en simulación más no en hardware.

3.2.5.3.1. CONTROL DE AMPLITUD

Para el control de amplitud del voltaje de salida utilizaremos un controlador PI cuyas señales de entrada son la diferencia entre los voltajes de salida en la carga en sus componentes d y q y sus valores de referencia respectivos.

Para nuestro caso, como únicamente vamos a controlar la inyección de potencia activa hacia el sistema, tomaremos el voltaje de referencia en el eje directo igual a 1 p.u. y el valor del voltaje de referencia a la salida en el eje de cuadratura igual a 0 p.u. La figura 3.23 muestra el control de amplitud y fase del voltaje de salida:

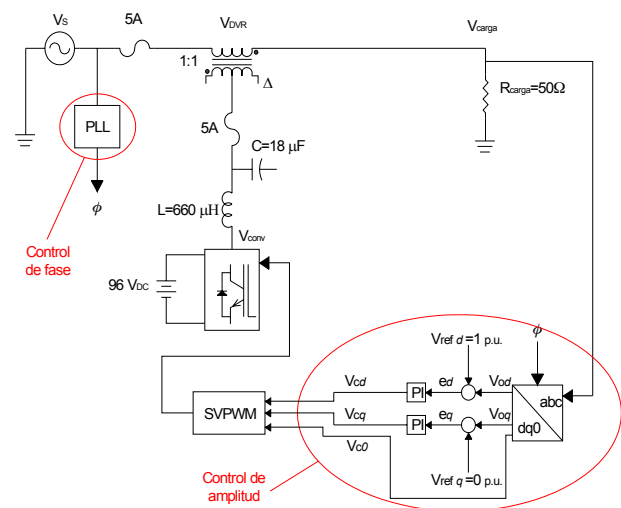


Fig. 3.23: Control del voltaje de salida del DVR.

3.2.5.3.2. CONTROL DE FASE (PLL)

El Control de Fase (Phase-Locked Loop, PLL por sus siglas en inglés) tiene como objetivo principal permitir que el control del voltaje de salida pueda contar con una señal de referencia que esté sincronizada con los voltajes de la línea, para poder ejecutar el control de cualquier variable, como la amplitud o fase del voltaje de la carga. En nuestro caso únicamente controlamos la magnitud del voltaje de la carga.

Los componentes básicos de un PLL son: Detector de fase (PD), Filtro pasa-bajo (LPF), y Oscilador controlado por tensión (VCO), los cuales son conectados siguiendo la estructura de retroalimentación que se muestra en la Figura 3.24.

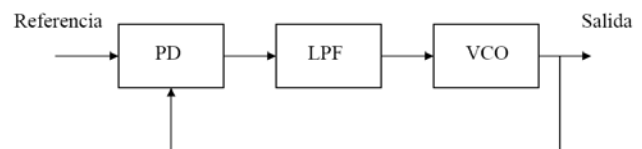


Fig. 3.24: Componentes básicos de un PLL.

3.3. DISEÑO DEL DVR

Para el diseño de nuestro Restaurador Dinámico de Tensión utilizaremos un convertidor trifásico de 6 switches y 3 hilos de salida. Para alimentar nuestro convertidor trifásico utilizaremos una batería de 96 V_{DC}. Además se contempla la utilización de un filtro pasa bajas y un banco de tres transformadores monofásicos. Los valores de los parámetros de los elementos anteriormente mencionados se detallan en la siguiente sección.

3.3.1. ESPECIFICACIONES

En general, el DVR tiene tres condiciones principales de operación:

- Cuando la red de distribución eléctrica se encuentra en condición normal de estado estable, el DVR opera en modo standby. Durante este modo de operación el inversor no inyecta voltaje a la línea de distribución.
- Cuando ocurre una depresión de voltaje, el DVR responde inyectando tres voltajes monofásicos en serie con la red de distribución inmediatamente. La fase y la magnitud de los voltajes inyectados son controlados independientemente. El DVR entrega potencia activa desde las baterías hacia la carga sensible a través de los transformadores de inyección serie.

- Dado que el DVR únicamente se limita a inyectar potencia activa suministrada por el banco de baterías hacia una carga resistiva pura, queda contemplada la posibilidad de compensación de voltaje en una carga con factor de potencia distinto a la unidad mediante la inyección de potencia activa y reactiva para compensar saltos de tensión, parpadeos de tensión y distorsiones armónicas en general (ver Proyecto Futuro en ANEXOS).

Para el cálculo de los componentes del DVR, detallado en la siguiente sección, por propósitos de simplificación de cálculos, asumimos que la carga trifásica es balanceada.

3.3.2. CÁLCULO DE COMPONENTES

En la implementación de nuestro proyecto vamos a trabajar con valores pequeños de inductancia y capacitancia. Esto implica que la frecuencia de corte del filtro va a ser alta, lo cual a su vez exige frecuencias de conmutación mayores, las cuales no son factibles para convertidores de potencia elevada.

Tabla 3.4 Ecuaciones básicas del DVR en el dominio de t y de s .

| Dominio del tiempo | Dominio de la frecuencia |
|---|---|
| $V_i = V_c + I_f r_f + L_f \frac{dI_f}{dt}$ | $V_{i(s)} = V_{c(s)} + I_{f(s)} r_f + L_f s I_{f(s)}$ |
| $I_f = I_c + n I_l$ | $I_{f(s)} = I_{c(s)} + n I_{l(s)}$ |
| $I_c = C_f \frac{dV_c}{dt}$ | $I_{c(s)} = C_f s V_{c(s)}$ |
| $V_{dvr} = n \left(V_c - n \left(r_t I_l + L_t \frac{dI_l}{dt} \right) \right)$ | $V_{dvr(s)} = n \left(V_{c(s)} - n \left(r_t I_{l(s)} + L_t s I_{l(s)} \right) \right)$ |
| $V_2 = V_1 + V_{dvr}$ | $V_{2(s)} = V_{1(s)} + V_{dvr(s)}$ |

De acuerdo a la figura 3.25 tenemos que: V_1 es el voltaje de alimentación, V_{dvr} es el voltaje de inyección serie, V_2 es el voltaje de la carga, L_t y r_t son la inductancia parásita y resistencia del transformador, L_f , C_f y r_f son la inductancia, capacitancia y resistencia del filtro, L_l y r_l son la inductancia y resistencia de la carga. Además, la relación de vueltas del transformador de inyección serie es 1:n.

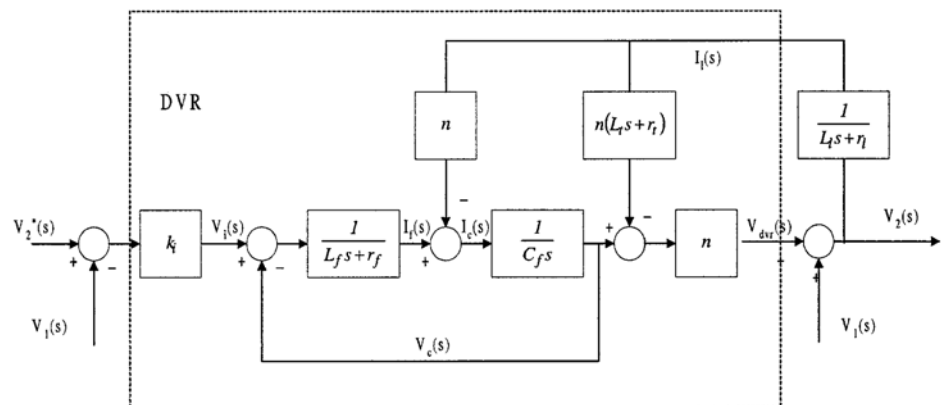


Fig. 3.26 Representación en diagrama de bloques del sistema DVR en el dominio de ' s ' con el controlador en lazo abierto.

En la figura 3.26 consta la representación en diagrama de bloques en el dominio de la frecuencia de los parámetros del controlador en lazo abierto del sistema DVR propuesto en la figura 3.25.

De acuerdo a lo anteriormente expuesto, la ganancia en lazo abierto del controlador del DVR viene dado por la siguiente expresión:

$$G_{v2v0} = \frac{nk_i(L_l s + r_l)}{a1os^3 + a2os^2 + a3os + a4o}$$

$$a1o = (L_l + n^2 L_t) L_f C_f$$

$$a2o = (L_l + n^2 L_t) r_f C_f + (r_l + n^2 r_t) L_f C_f$$

$$a3o = r_f C_f (r_l + n^2 r_t) + n^2 L_f + n^2 L_t + L_l$$

$$a4o = n^2 r_f + n^2 r_t + r_l$$

3.3.2.1. INDUCTANCIA

Para el cálculo de la inductancia vamos a considerar que la caída de tensión en el inductor es del 1%, de esta manera el valor de la reactancia inductiva viene dado por:

$$kV_{LN\ base} = 0.050kV \quad kVA_{1\phi\ base} = 1kVA$$

$$Z_B = \frac{kV_{LN\ base}^2 * 1000}{kVA_{1\phi\ base}} = \frac{0.050^2 * 1000}{1} = 2.5\Omega$$

$$X_L = 0.1 \cdot Z_B = 0.25 \Omega$$

$$L = \frac{X_L}{\omega} = 663.1 \mu H$$

Para calcular el número de vueltas que son necesarias para alcanzar la inductancia calculada además del conductor requerido y el núcleo toroide, recurrimos al programa MICROMETALS [20]. El siguiente gráfico nos muestra la ventana de adquisición de datos para el diseño del inductor:

The screenshot shows a window titled 'REQUIREMENTS' with a sub-header 'DESIGN REQUIREMENTS' and a red title 'DC BIASED OUTPUT FILTER INDUCTOR'. The fields are as follows:

| Parameter | Value | Unit |
|----------------------------|--------------|-----------------|
| INDUCTANCE AT MAX CURRENT: | 663.10 | micro HENRIES |
| MAXIMUM DC RESISTANCE | 0.00 | OHMS (Optional) |
| MAXIMUM CURRENT | 5.00 | AMPERES |
| PEAK INDUCTOR VOLTAGE | 50.00 | VOLTS |
| DC OUTPUT VOLTAGE | 0.00 | VOLTS |
| FREQUENCY | 20.00 | KHERTZ |
| TEMPERATURE | 55.0 | DEGREES C |
| CORE SHAPE | TOROID | STACKED CORES 1 |
| WINDING TYPE: | SINGLE LAYER | WIRE STRANDS 1 |

At the bottom, there is a 'CORE MATERIAL' field, an 'OK' button, and a 'CANCEL' button. A status bar at the bottom indicates 'RIPPLE CURRENT: 0.000 AMPERES p-p'.

Fig. 3.27 Ventana de adquisición de datos para el diseño del inductor en MICROMETALS.

El programa arroja la necesidad de dar 77 vueltas de alambre AWG #9 alrededor de un núcleo toroide T520-40 de

MICROMETALS para poder alcanzar una inductancia de 663.1 uH, tal como lo demuestra el siguiente gráfico:

| ELECTRICAL PROPERTIES DATA | | | | | | | | | | | | | |
|---|------------|----------------------|------|----------|-----------------------|--------|--------|----------------|-------|-----------------|---------------|--------------------------|--|
| PRINT | | DISPLAY DIMENSIONS | | | DISPLAY ELECTRICAL | | | INDUCTANCE | | | T RISE | | |
| DC BIASED OUTPUT FILTER INDUCTOR | | | | | | | | | | | | Sun Jul 27 22:14:44 2008 | |
| INDUCTANCE AT MAX CURRENT: | | 663.10 micro HENRIES | | | PEAK INDUCTOR VOLTAGE | | | 50.00 VOLTS | | | | | |
| MAXIMUM DC RESISTANCE | | 0.00 OHMS (Optional) | | | DC OUTPUT VOLTAGE | | | 0.00 VOLTS | | | | | |
| MAXIMUM CURRENT | | 5.00 AMPERES | | | FREQUENCY | | | 20.00 KHERTZ | | | | | |
| | | | | | TEMPERATURE | | | 55.0 DEGREES C | | | | | |
| CORE P/N | PRICE US\$ | AL nH | URNS | WIRE AWG | %FILL | Rdc | Rac | Bac Gauss | %PERM | Core Loss Watts | Cu Loss Watts | Temp Rise deg C | |
| T250-40 | 1.23 | 194 | 65 | # 16 | 10.7 | 0.0848 | 0.0848 | 0.0 | 81.9 | 0.00 | 2.12 | 10.4 | |
| T300-40 | 0.72 | 71 | 112 | # 17 | 6.2 | 0.1214 | 0.1214 | 0.0 | 74.2 | 0.00 | 3.04 | 13.2 | |
| T300-40D | 1.42 | 142 | 74 | # 13 | 10.3 | 0.0470 | 0.0470 | 0.0 | 85.4 | 0.00 | 1.18 | 4.8 | |
| T400-40 | 1.81 | 115 | 81 | # 12 | 10.4 | 0.0405 | 0.0405 | 0.0 | 88.4 | 0.00 | 1.01 | 3.3 | |
| T400-40D | 3.50 | 230 | 55 | # 9 | 14.2 | 0.0195 | 0.0195 | 0.0 | 93.9 | 0.00 | 0.49 | 1.4 | |
| T520-40 | 3.54 | 119 | 77 | # 9 | 10.6 | 0.0237 | 0.0237 | 0.0 | 93.3 | 0.00 | 0.59 | 1.3 | |
| T520-40D | 6.83 | 240 | 53 | # 6 | 14.7 | 0.0116 | 0.0116 | 0.0 | 96.7 | 0.00 | 0.29 | 0.6 | |
| T650-40 | 13.41 | 376 | 42 | # 3 | 18.0 | 0.0061 | 0.0061 | 0.0 | 98.9 | 0.00 | 0.15 | 0.2 | |
| END OF CATALOG | | | | | | | | | | | | | |
| STATUS: 11 Designs, First CORE: T200-40B | | | | | | | | | | | | | |

Fig. 3.28 Cálculo del número de vueltas, conductor y núcleo toroide para el diseño del inductor en MICROMETALS.

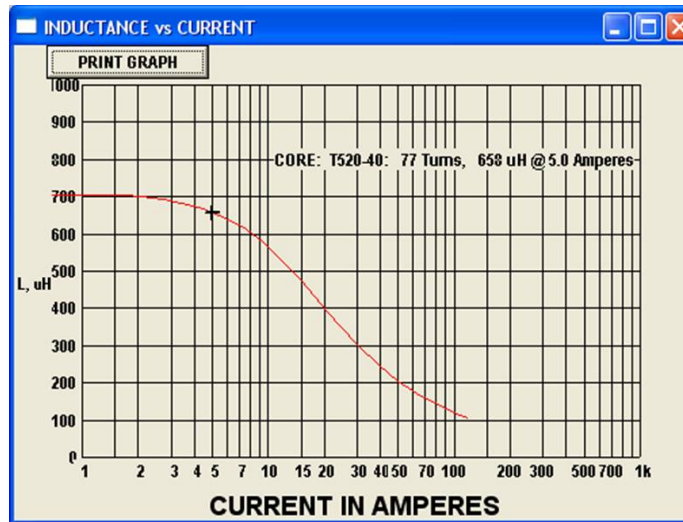


Fig. 3.29 Gráfica Inductancia vs. Corriente del inductor calculado en MICROMETALS.

3.3.2.2. CAPACITANCIA

El valor del capacitor lo tomamos fijando el valor de la inductancia y asumiendo que la frecuencia de resonancia del filtro es igual a $f_r=1.45 \text{ kHz}$:

$$C = \frac{1}{L \cdot \omega_r^2} = \frac{1}{0.6631 * 10^{-3} * 4 * \pi^2 * 1.45^2 * 10^6} = 18.2 \mu F$$

3.3.2.3. SWITCH SEMICONDUCTOR

La elección del switch semiconductor se la hizo tomando en consideración la potencia que va a manejar el convertidor del DVR, por tal motivo se escogió el IRAMY20UP60B de Internacional Rectifier (ver ANEXO D).



Fig. 3.30 Vista del IRAMY20UP60B (Internacional Rectifier)

El IRAMY20UP60B está diseñado para manejar un voltaje de IGBT/diodo de 600V con una frecuencia portadora PWM de 20kHz, como se muestra en la tabla 3.5:

| Parámetro | Descripción | Valor | Unidades |
|--------------------------|--|------------|-----------|
| V_{CES}/V_{RSM} | Voltaje de bloqueo IGBT/Diodo | 600 | V |
| V^* | Voltaje entrada barra positiva | 450 | |
| $I_o@T_c=25^{\circ}C$ | Corriente de fase RMS | 20 | A |
| $I_o@T_c=100^{\circ}C$ | Corriente de fase RMS | 10 | |
| I_o | Corriente de fase RMS pulsada | 40 | |
| F_{PWM} | Frecuencia portadora PWM | 20 | kHz |
| P_D | Disipación de potencia por IGBT @ 25°C | 68 | W |
| V_{ESD} | Voltaje aislamiento (1 min) | 2000 | V_{RMS} |
| $T_J(\text{IGBT/diodo})$ | Rango de temperatura de op. en unión | -40 / +150 | °C |
| $T_J(\text{Driver IC})$ | Rango de temperatura de op. en unión | -40 / +150 | |
| T | Rango de torque (tornillo M4) | 0.7 a 1.17 | Nm |

Tabla 3.5 Ratings Máximos Absolutos del IRAMY20UP60B

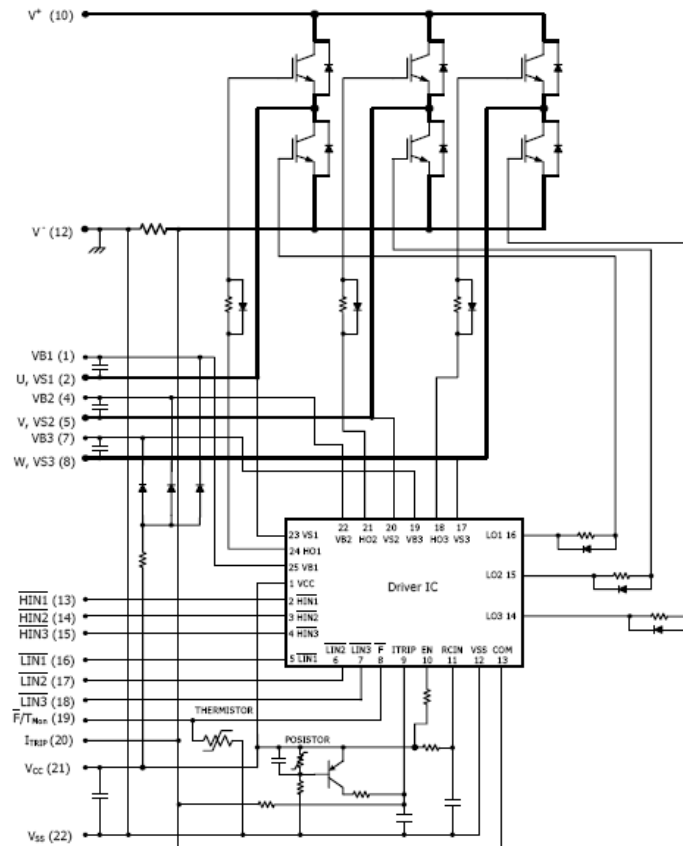


Fig. 3.31 Esquemático eléctrico interno del IRAMY20UP60B.

3.3.2.4. RESISTENCIA EQUIVALENTE SERIE

La resistencia equivalente serie (ESR) la calculamos como la relación del rizado pico del voltaje a la salida del filtro al rizado pico máximo de la corriente a través del inductor, como se muestra a continuación:

$$ESR = \frac{\Delta V_{om\acute{a}x}}{\Delta I_{m\acute{a}x}}$$

$$ESR = \frac{0.0125}{0.125} = 0.1 \Omega$$

3.3.2.5. TRANSFORMADOR DE INYECCIÓN SERIE

Para el diseño del transformador de inyección serie tomamos en consideración los siguientes parámetros:

Relación de espiras: Como la carga que vamos a alimentar es pequeña con un voltaje nominal de 50 Vrms, nuestro transformador no necesita de taps adicionales en tanto que la relación de espiras con que trabajemos sea de 2:1.

Corriente y potencia aparente en los transformadores monofásicos: Nuestro proyecto contempla alimentar una carga trifásica de 150 W. Así la corriente en la carga esta dada por:

$$I_{CARGA} = \frac{S_{DVR3\phi}}{\sqrt{3} \cdot V_L} = \frac{150VA}{\sqrt{3} \cdot 50V} \quad I_{CARGA} = 1.732A$$

$$S_{TR\ 1\phi} = I_{CARGA} * V_{SEC} = 1.732 * 25 = 43.3VA$$

Dado que la potencia de cada transformador monofásico del laboratorio que utilizaremos en nuestro proyecto es de 1kVA, entonces se garantiza la no saturación del mismo [9].

A continuación se presentan los cálculos para obtener el voltaje a la salida del convertidor a través de diagramas fasoriales de los voltajes y corrientes mostrados en el diagrama unifilar del DVR de la figura 3.32:

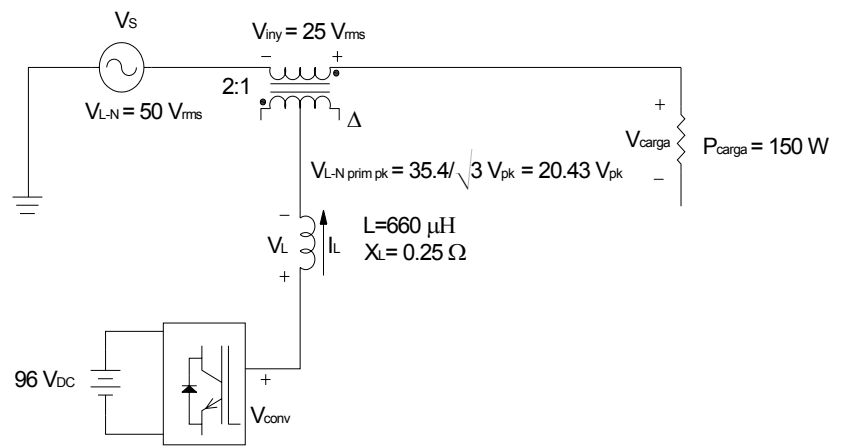


Fig. 3.32 Diagrama unifilar del Restaurador Dinámico de Tensión.

De acuerdo a la ley de voltajes de Kirchoff para el diagrama unifilar de la figura 3.32 se tiene que:

$$V_{conv} = V_L + V_{prim LN}$$

El voltaje de línea a neutro en el lado primario del transformador de inyección serie se determina de acuerdo al siguiente diagrama fasorial de voltajes mostrado en la figura

3.33, asumiendo el voltaje de fase del primario VAB a cero grados:

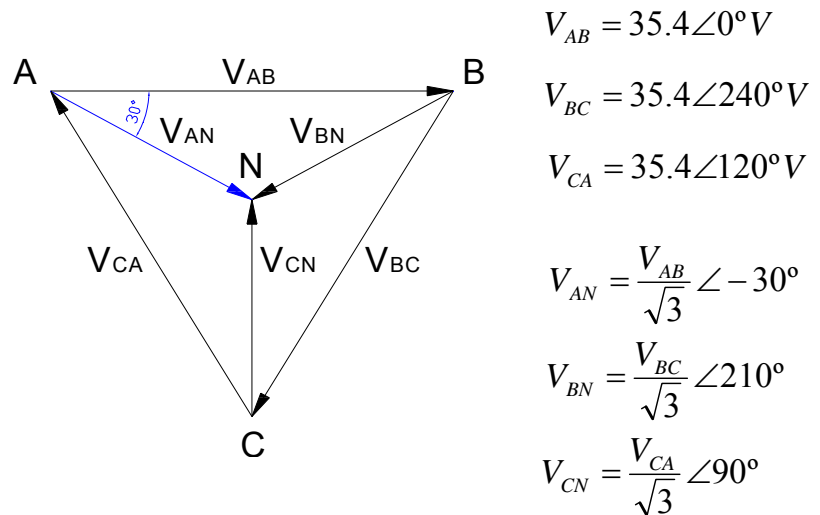


Fig. 3.33 Diagrama fasorial de voltajes en el lado primario del transformador de inyección serie del Restaurador Dinámico de Tensión.

Para el valor de capacitancia obtenida en el apartado 3.3.2.2. tenemos que:

$$X_C = \frac{1}{\omega \cdot C} = \frac{1}{2 \cdot \pi \cdot 60 \cdot 18.2 \times 10^{-6}} = 145.75 \Omega$$

De acuerdo al diagrama de conexiones de la figura 3.34 tenemos que:

$$I_{Cap AB} = \frac{V_{AB}}{X_{Cap}} = \frac{35.4 \angle 0^\circ}{145.75 \angle -90^\circ} = 0.24 \angle 90^\circ A$$

$$I_{Cap CA} = \frac{V_{CA}}{X_{Cap}} = \frac{35.4 \angle 120^\circ}{145.75 \angle -90^\circ} = 0.24 \angle 210^\circ A$$

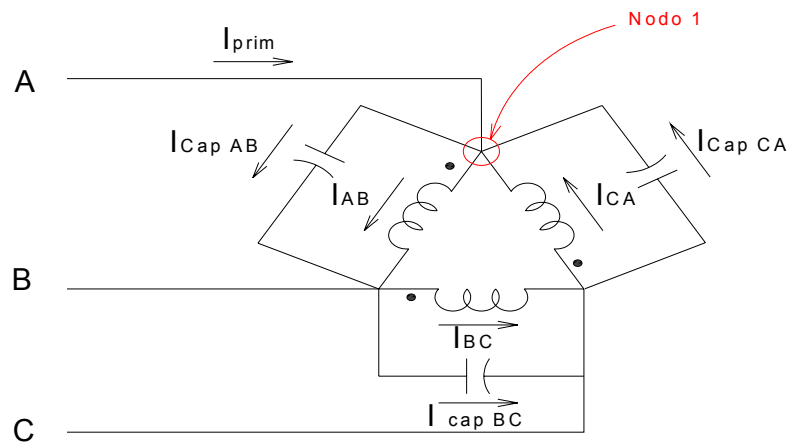


Fig. 3.34 Diagrama de conexiones del devanado primario del transformador de inyección serie

De acuerdo a la Ley de Corrientes de Kirchhoff para el circuito de la figura 3.34 se tiene en el nodo 1:

$$I_{prim} = I_{Cap AB} + I_{AB} - I_{CA} - I_{Cap CA}$$

Asumiendo que la corriente de fase I_{AB} se encuentra en fase con el voltaje de fase correspondiente, y que $I_{prim} = I_L = 5A$ tenemos:

$$I_{fase} = \frac{I_{prim}}{\sqrt{3}}$$

$$I_{AB} = 2.88 \angle 0^\circ$$

$$I_{BC} = 2.88 \angle -120^\circ$$

$$I_{CA} = 2.88 \angle 120^\circ$$

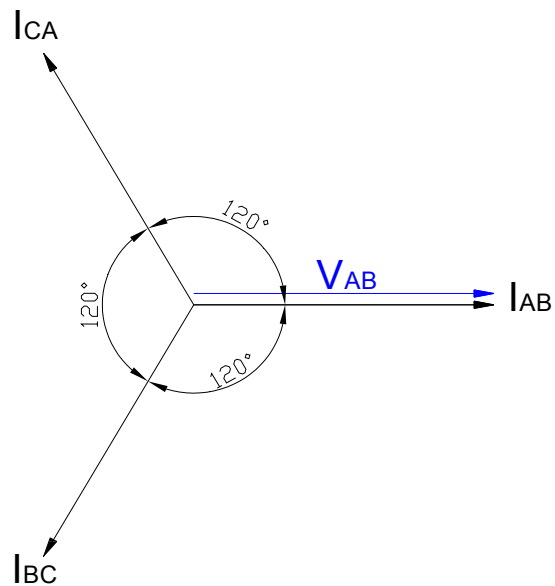


Fig. 3.35 Diagrama fasorial de corrientes en el lado primario del transformador de inyección serie del Restaurador Dinámico de Tensión

Por lo tanto la corriente del primario es igual a:

$$I_{prim} = I_{Cap AB} + I_{AB} - I_{CA} - I_{Cap CA}$$

$$I_{prim} = 0.24\angle 90^\circ + 2.88\angle 0^\circ - 2.88\angle 120^\circ - 0.24\angle 210^\circ$$

$$I_{prim} = j0.24 + 2.88 + 1.44 - j2.494 + 0.21 + j0.12$$

$$I_{prim} = 4.53 - j2.134$$

$$I_{prim} = 5\angle -25.22^\circ A$$

Y la caída de voltaje en el inductor es igual a:

$$V_L = I_{prim} * X_L$$

$$V_L = 5 \angle -25.22^\circ * 0.25 \angle 90^\circ$$

$$V_L = 1.25 \angle 64.78^\circ \text{ V}$$

Por lo tanto el voltaje a la salida del convertidor es igual a:

$$V_{conv} = V_L + V_{prim LN}$$

$$V_{conv} = 1.25 \angle 64.78^\circ + 20.43 \angle -30^\circ$$

$$V_{conv} = 0.53 + j1.13 + 17.69 - j10.22$$

$$V_{conv} = 18.22 - j9.09$$

$$V_{conv} = 20.36 \angle -26.51^\circ \text{ V}$$

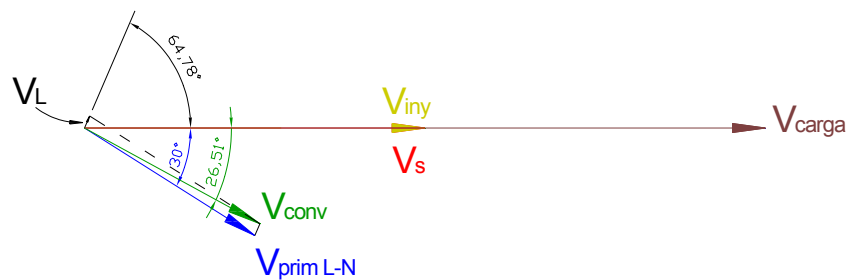


Fig. 3.36 Diagrama fasorial de voltajes para un sag de tensión del 50% del voltaje nominal.

$$I_{fase\ trafo} = \sqrt{3} \cdot I_{carga}$$

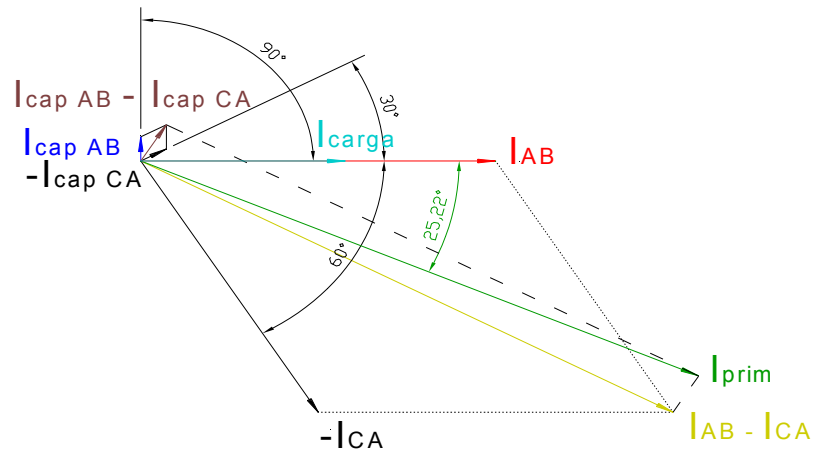


Fig. 3.37 Diagrama fasorial de corrientes para un sag de tensión del 50% del voltaje nominal.

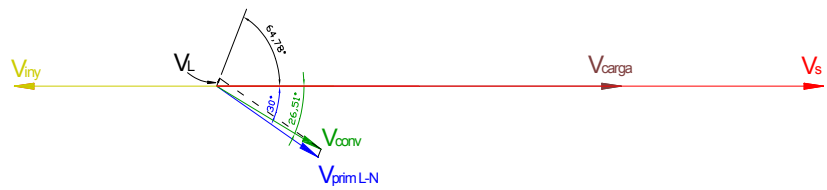


Fig. 3.38 Diagrama fasorial de voltajes para un swell de tensión del 150% del voltaje nominal.

3.4. IMPLEMENTACIÓN DEL DVR

Para la implementación del DVR se tuvo que construir el módulo trifásico principal el cual alimentará el circuito de fuerza. Este módulo trifásico consta de un módulo de acondicionamiento de señales, un módulo de control, un módulo de fuerza y un módulo de aislamiento entre los módulos de fuerza y de control. Para un mayor detalle de los diagramas de conexiones, esquemáticos e impresiones de los módulos mencionados, por favor revisar los anexos B y E, respectivamente.

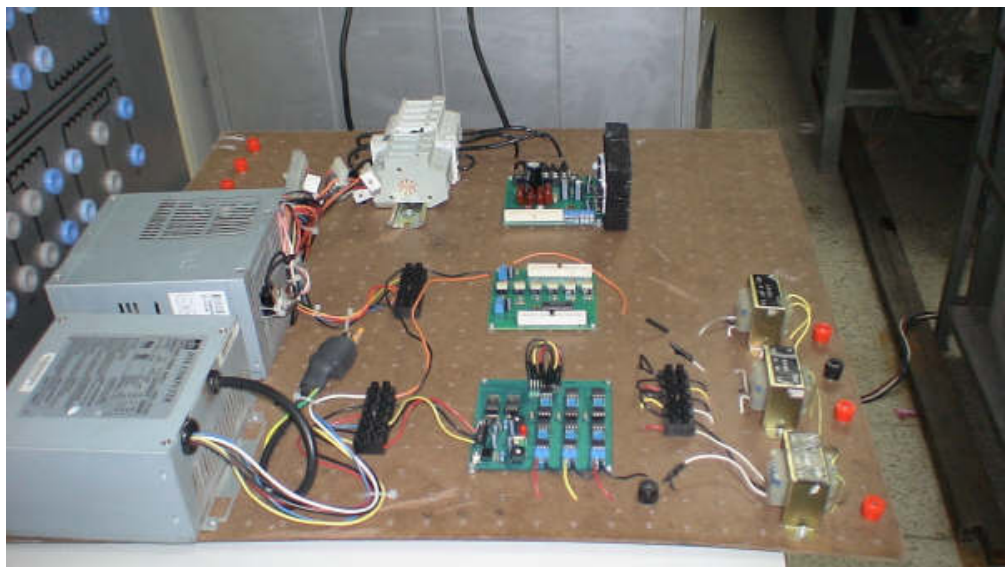


Fig. 3.39 Vista de la tarjeta trifásica implementada para el control del DVR.

El módulo de acondicionamiento y control se lo implementó para asegurar que las señales que ingresan al bloque de conversión análogo digital (ADC) del DSP se encuentren en un rango de voltaje entre 0 y 3 voltios. Esto se logra reduciendo la señal AC por debajo de un valor pico de 1.5 V y

añadiendo un valor constante de 1.5 V. Este módulo tiene como entradas las señales que provienen de los tres transformadores conectados en Y que queremos acondicionar además de las señales de control de magnitud y fase dadas por los potenciómetros localizados en la tarjeta. Este módulo se alimenta con una fuente de +/-12 VDC.

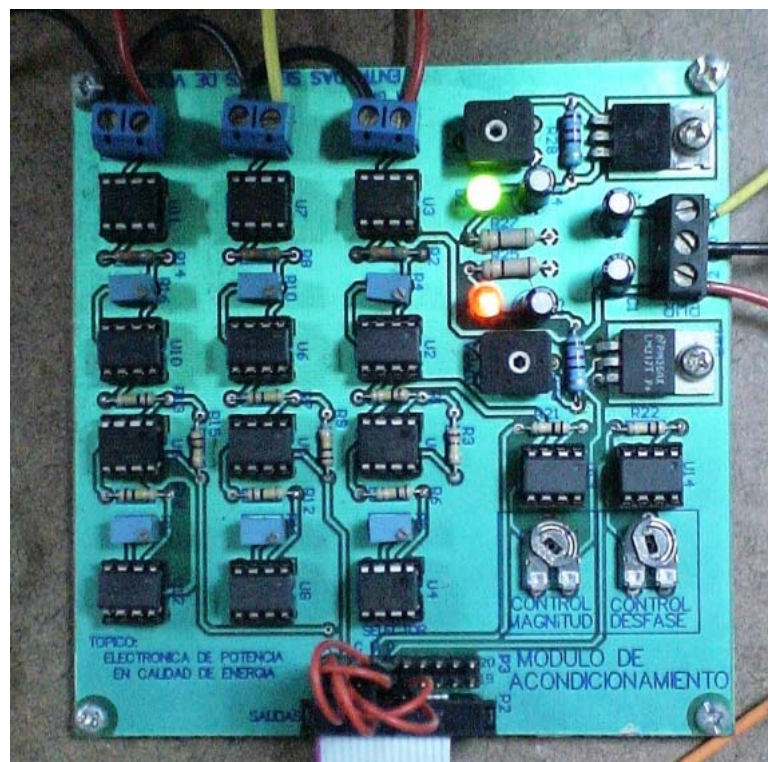


Fig. 3.40 Foto del módulo de acondicionamiento y control.

El módulo de aislamiento se lo implementó para evitar que el ruido proveniente de la tarjeta del módulo de fuerza, debido a las conmutaciones a altas frecuencias que maneja, vaya hacia el DSP a través de las conexiones cercanas y altere su funcionamiento. Este módulo posee optoacopladores y es alimentado por dos fuentes separadas, con esto se

evita que el ruido en modo común se propague por la tierra y el ruido en modo diferencial por las líneas de control. Se alimenta con dos fuentes separadas de +5 V y + 5 V de las fuentes de control y fuerza, respectivamente.

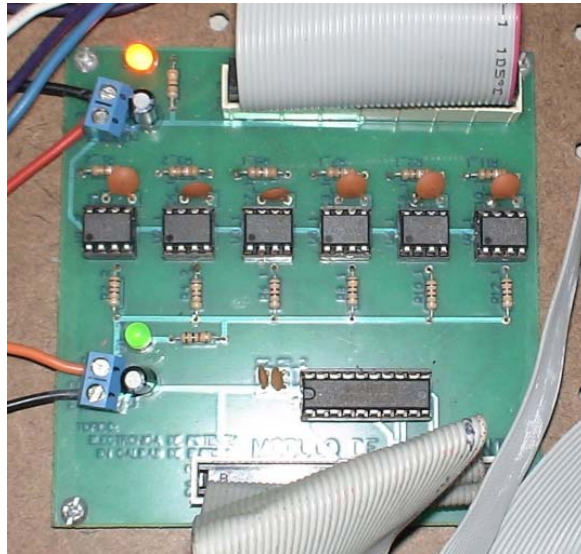


Fig. 3.41 Foto del módulo de aislamiento.

El módulo de fuerza recibe las señales de control desde el módulo de aislamiento y tiene como componente principal el convertidor trifásico IRAMY20UP60B. El módulo tiene en el puente trifásico un disipador de calor con convección forzada de aire para evacuar el calor generado del mismo. En las borneras de fuerza se conecta el banco de baterías a través de un fusible de protección. De la misma manera, las conexiones trifásicas del puente IGBT se conectan a los inductores a través de un grupo de fusibles de protección. Este módulo es alimentado por la fuente de fuerza con 5 V y 17 V.



Fig. 3.42 Foto del módulo de fuerza.

Además para la implementación del módulo trifásico principal se utilizó un banco de tres transformadores de 110V/6V – 1A para la adquisición de voltajes trifásicos hacia el módulo de acondicionamiento y control.

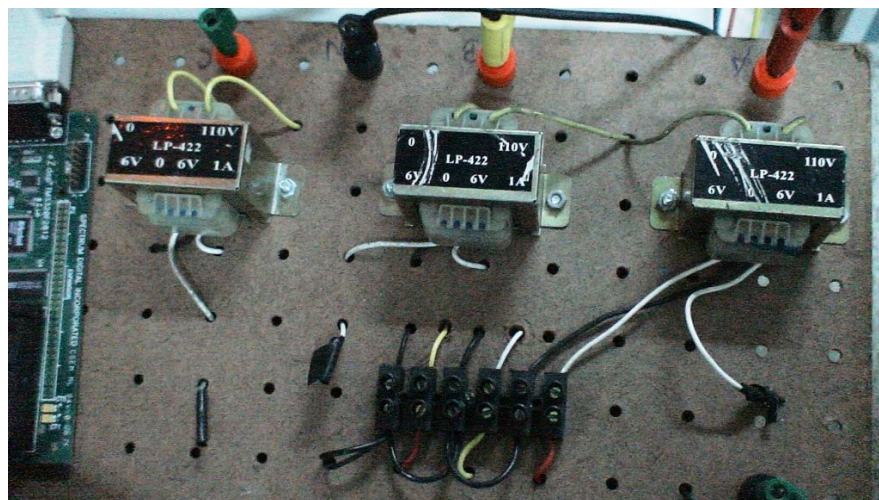


Fig. 3.43 Foto del banco de transformadores.

De la misma manera se utilizaron dos fuentes aisladas para alimentar los módulos de fuerza y de control, respectivamente. Los voltajes que se utilizan en la fuente de la etapa de fuerza son: +5 y +17 V. Mientras que los voltajes utilizados en la fuente de la etapa de control son: +5, +12 y -12 V.

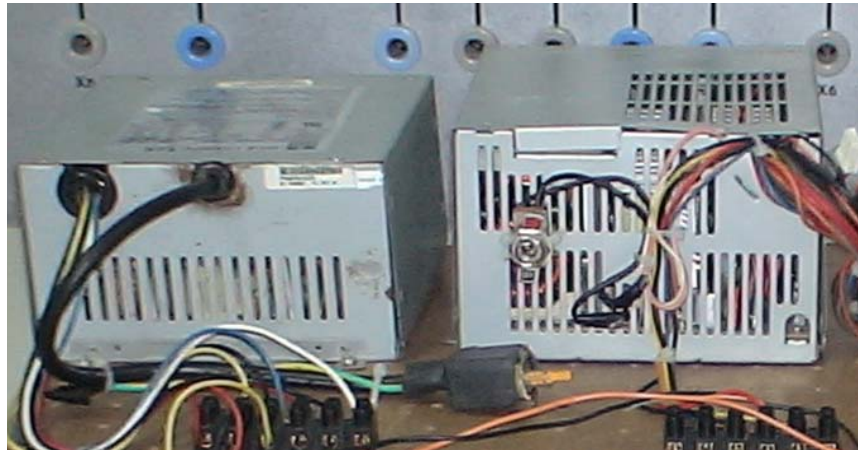


Fig. 3.44 Foto de las fuentes DC de las etapas de fuerza (izq.) y control (der.)

Los bancos de inductores y capacitores del circuito de fuerza del DVR fueron colocados en un chasis metálico debidamente aterrizado para evitar el ruido del campo de dispersión de los inductores. Los inductores son de 1mH y los capacitores son de 18 μ F y sus terminales se encuentran disponibles en las borneras al frente del chasis, como se muestra en la figura 3.45.

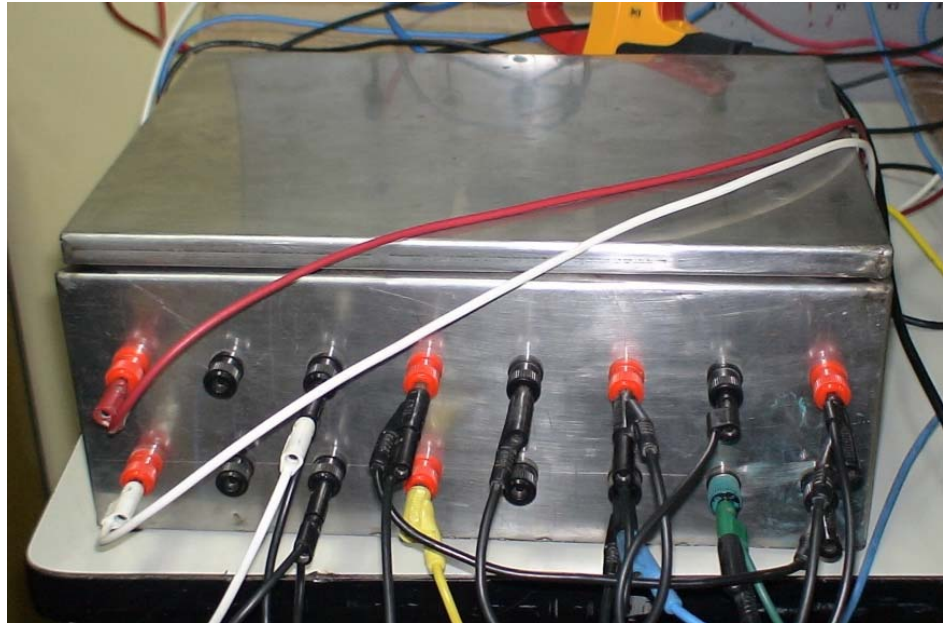


Fig. 3.45 Foto del chasis que contiene el banco de inductores y capacitores.

El banco de baterías lo conforman 8 baterías selladas tipo plomo-ácido de 12 voltios con capacidad de 7 amperios-hora. El voltaje total DC obtenido del banco es de 96 voltios el cual permite compensar con suficiencia las depresiones o saltos de tensión.



Fig. 3.46 Foto del banco de baterías.

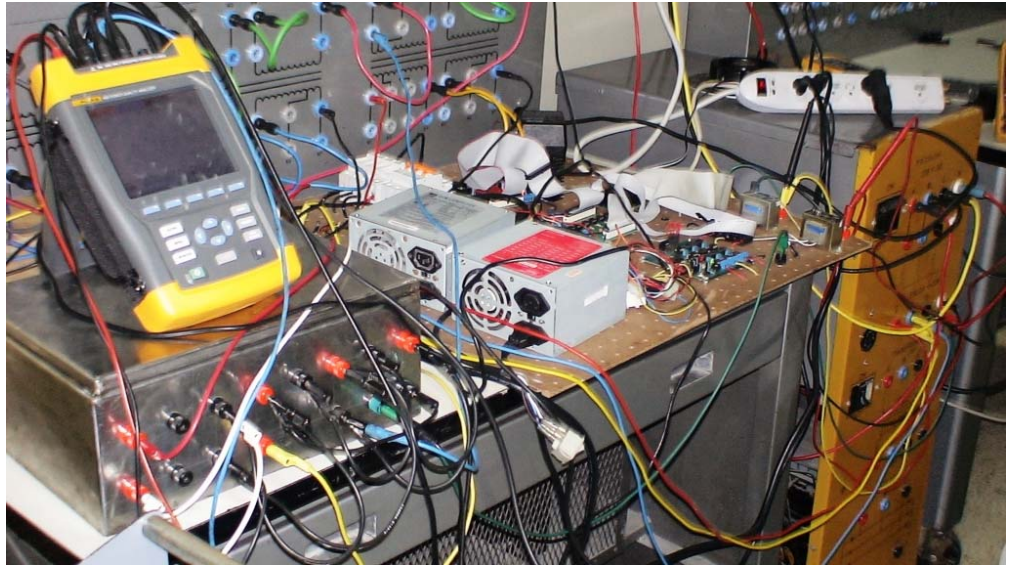


Fig. 3.47 Vista de la implementación física del sistema DVR.

Finalmente la figura 3.47 muestra una vista general de la implementación física del Restaurador de Voltaje Dinámico utilizado para compensar depresiones y saltos de tensión en la fuente de voltaje.

CAPÍTULO IV

DISEÑO DE CONTROLADORES DIGITALES

Con el avance tecnológico en los últimos años de la industria de los microprocesadores, el control digital está presente en la mayoría de los actuales sistemas de control ya que presenta grandes ventajas frente al control analógico utilizado décadas atrás. Los procesadores digitales de señal (DSP) favorecen sin duda las aplicaciones que poseen electrónica de potencia, como es el caso de los compensadores estáticos, ya que reducen el tiempo de implementación de los algoritmos además de reducir el costo total del sistema.

4.1. PRINCIPIO DE FUNCIONAMIENTO

El esquema de un control básico retroalimentado que posee un sistema de control digital se muestra en la figura 4.1 en forma de diagrama de bloques.

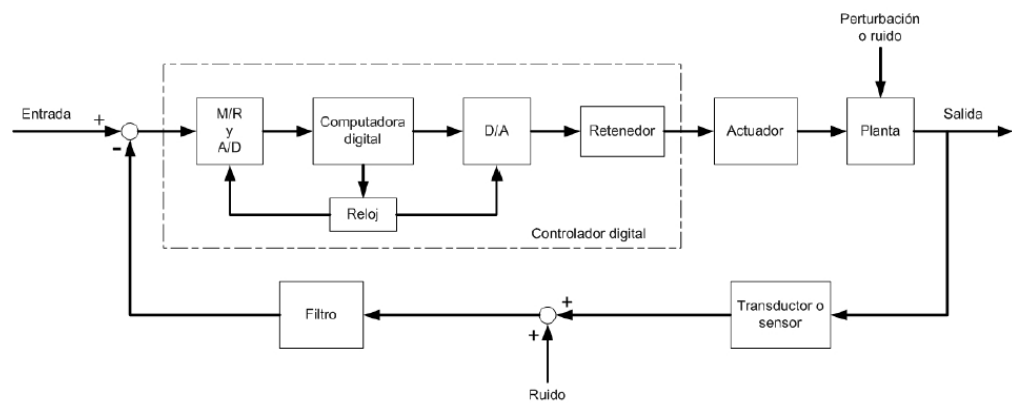


Fig. 4.1 Elementos de un sistema de control digital básico.

Este sistema de control digital convierte las señales análogas del error de la planta a señales digitales por medio de un convertidor análogo-digital (A/D) para poder ser analizadas en una computadora digital. Esta conversión se la hace en un periodo de muestreo determinado que comúnmente es mucho menor que el periodo de las señales más rápidas de la planta [21].

También es común ingresar las señales de retroalimentación directamente al controlador digital a través del convertidor A/D, mientras que la referencia se ingresa directamente en el algoritmo y el error se genera internamente de manera digital.

Una vez que la computadora digital procesa los datos de señales por medio de un algoritmo y produce nuevos datos en tiempo continuo, el convertidor digital–análogo (D/A) convierte estos datos en una señal continua que finalmente alimenta a la planta.

En nuestro proyecto, la entrada del controlador viene dada por el voltaje de salida en la carga mientras que la salida la constituyen las señales a ser moduladas por el inversor.

Para la implementación del controlador del DVR, utilizaremos un procesador digital de señales (DSP) el cual incluye convertidores A/D para la adquisición de datos.

El DSP es un microprocesador específicamente diseñado para realizar procesamiento digital de señales y se caracteriza por procesar grandes cantidades de datos a altas velocidades. Ésto permite el procesamiento, análisis y corrección de datos de señales en tiempo real [22].

4.1.1. PARTES DE UN DSP

Las partes más importantes de un DSP son:

- *CPU*; ó Unidad Central de Procesamiento que es la encargada de realizar todas las operaciones aritméticas en un ciclo de reloj.
- *Memoria*; de datos y de instrucciones que permiten la lectura y escritura simultáneamente gracias a la arquitectura Harvard.

- *Bus de memoria*; que permite al CPU buscar en cada memoria en un mismo ciclo de reloj.
- *Timer*; ó reloj cuya frecuencia debe ser lo más grande posible para representar óptimamente las señales del sistema.

4.1.2. REQUERIMIENTOS PARA LA CAPACIDAD DE CÓMPUTO DEL DSP

Para poder representar las señales que entran al DSP de la manera más verídica, nuestro controlador digital debe trabajar con una frecuencia de muestreo que debe ser mucho mayor que las frecuencias de las señales más rápidas de la planta. En nuestro proyecto, las señales más veloces de la planta vienen dadas por el voltaje IGBT/diodo del convertidor trifásico cuya frecuencia portadora PWM es de 20 kHz. Por lo tanto, un valor adecuado para la frecuencia de muestreo sería un valor superior al doble de la máxima frecuencia a muestrear [23]. Para nuestro caso:

$$f_s > 2 \times 20kHz \rightarrow f_s > 40kHz$$

La tabla 4.1 resume las principales características del procesador del DSP que utilizaremos en la implementación del controlador versus el tiempo de muestreo de las señales censadas.

| SEÑALES DE PLANTA | | PROCESADOR DEL DSP | | | |
|-----------------------------------|------------------------------|----------------------------|----------------------|-----------------------------|-----|
| Frecuencia de señal censada (kHz) | Frecuencia de muestreo (kHz) | Frecuencia del reloj (MHz) | Tamaño de datos (KB) | Memoria para algoritmo (KB) | |
| | | | | Flash | RAM |
| 20 | >40 | 30 | 128 | 512 | 68 |

Tabla 4.1 Características del procesador del DSP versus frecuencia de señales censadas.

4.1.3. CONFIGURACIÓN DEL DSP

La figura 4.2 muestra un diagrama de bloques del controlador TMS320C28x de Texas Instruments en donde se aprecia la arquitectura e instrucciones principales del mismo [24].

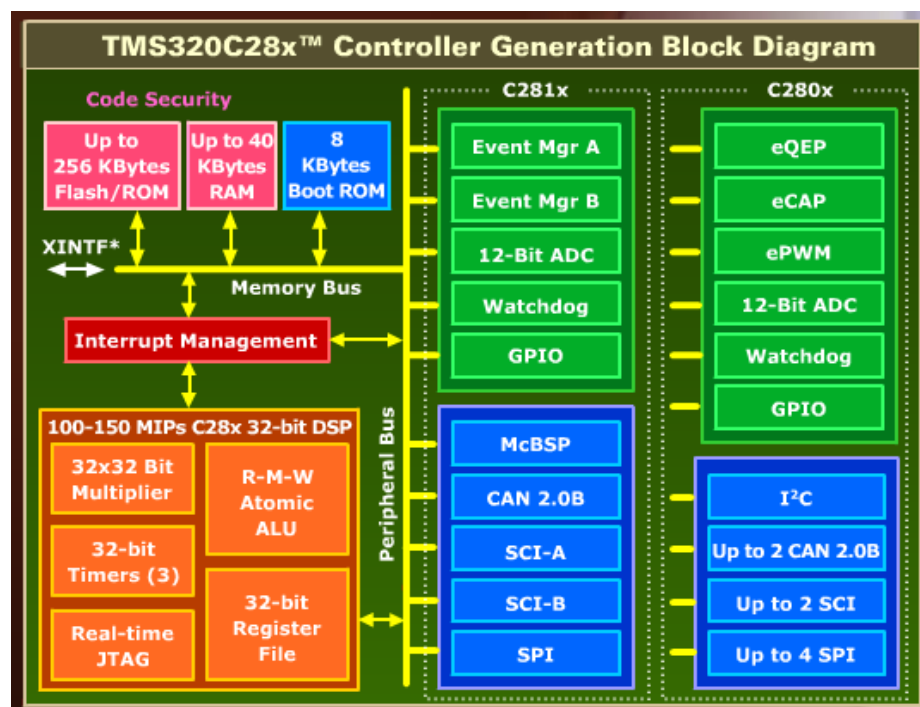


Fig. 4.2 Diagrama de bloques del controlador TMS320C28x.

4.2. VENTAJAS Y DESVENTAJAS

Al comparar la implementación digital dada por los controladores digitales de señal frente al control análogo dada por opamps y elementos pasivos, podemos rescatar tanto ventajas como desventajas.

Entre las principales ventajas de la implementación digital se encuentran:

- La principal ventaja de utilizar controladores digitales de señal es su velocidad en el procesamiento de datos.
- La reducción de las pérdidas debido a que las señales digitales pueden viajar distancias más largas que las analógicas sin pérdida de datos.
- La optimización de procesos.
- La simplificación de la manipulación y procesamiento de las señales digitales.
- La versatilidad en cuanto a la reprogramación de la implementación digital en diversos sistemas de control frente a la especificación del control analógico.

Las principales desventajas que se presentan al incurrir en la implementación digital son:

- El acondicionamiento necesario de las señales analógicas que va a manipular el controlador digital debido al malfuncionamiento del mismo si la señal se ve afectada por el ruido.

- La necesidad de que el reloj del procesador trabaje a altas frecuencias para poder representar de manera más fiel las señales del sistema.

4.3. CONTROLADORES DIGITALES DE SEÑAL

Un controlador digital de señal es un controlador monopastilla encapsulado que integra de manera compacta las capacidades de control de un microcontrolador (MCU) con las capacidades de cómputo y rendimiento de un procesador digital de señal (DSP).

4.3.1. VENTAJAS SOBRE MICROCONTROLADORES

Los controladores digitales de señal tienen una gran ventaja sobre los microcontroladores, entre las cuales se encuentran:

- Aplicaciones de potencia son más flexibles y universales
- Son posibles algoritmos de control mejorados
- Modo de dirección inteligente y supervisión de fallas
- El estado de operación es monitoreado y controlado en tiempo real
- Bajo costo del sistema y mantenimiento
- Diseños pueden bajar el costo del aislamiento
- Eficiencia y funcionamiento mejorados
- Lazos de control mucho más rápidos
- Mejor resolución y exactitud numérica

- Adición de características que realzan el sistema en el software (PFC - Power Factor Correction).

4.3.2. LA FAMILIA TMS320C2000

La familia TMS320C2000 de Texas Instruments corresponde a la segunda generación de dispositivos de 16 bits de punto fijo. La plataforma del controlador digital de señales C2000™ combina la integración de control periférico, la facilidad de uso de un microcontrolador (MCU) y el poder de procesamiento más la eficiencia C de la tecnología líder en DSP de TI. Los DSPs C2000 son ideales para aplicaciones industriales tales como control digital de motores, fuentes de poder digitales y aplicaciones de sensores inteligentes (ver ANEXO D).

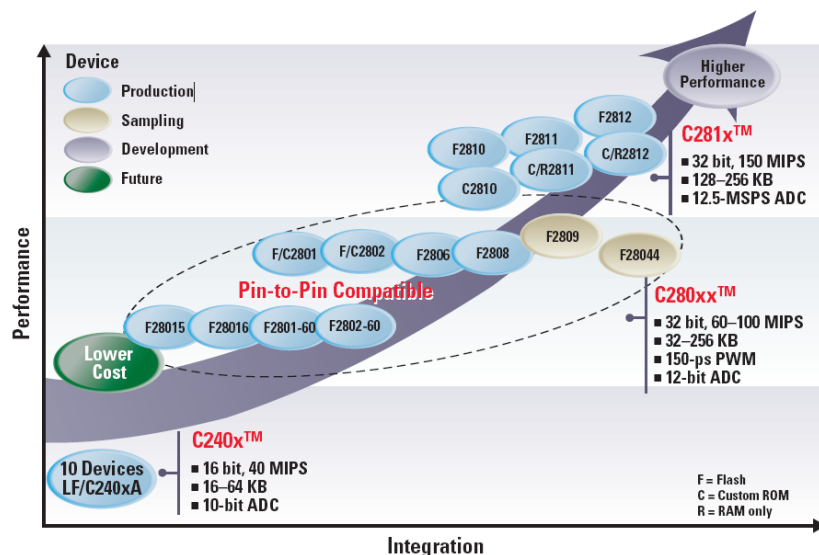


Fig. 4.3 Mapa de la plataforma del controlador digital de señales TMS320C2000™

4.3.3. TARJETA EZDSP

La tarjeta eZdsp™ F2812 es un módulo independiente que permite la evaluación de las características del Procesador Digital de Señales (DSP) TMS320F2812 para determinar si satisface los requerimientos de diseño de una determinada aplicación.

Además, el módulo es una excelente plataforma para desarrollar y correr software para el procesador TMS320F2812. También permite la verificación rápida del código del F2812. Para controlar el Restaurador Dinámico de Tensión modulado por vector espacial utilizamos el controlador digital de señales (DSC) TMSF2812 de Texas Instruments.

El núcleo de punto fijo del C2812 es un núcleo DSP de alto desempeño para aplicaciones de control digital. El F2812 de 32 bits tiene incorporada memoria flash y corre a 150MHz, de este modo puede ejecutar sofisticados algoritmos de control en tiempo real.

Para mayor información sobre la programación del módulo eZdsp™ F2812 favor revisar la Referencia Técnica respectiva citada en la referencia [27].



Fig. 4.4 Tarjeta eZdsp F2812.

| Características importantes del DSP |
|---|
| Velocidad de operación de 150 MIPS |
| Memoria RAM en chip de 18K palabras |
| Memoria Flash en chip de 128K palabras |
| Memoria SRAM externa al chip de 64K palabras |
| Reloj de 30 MHz |
| Controlador IEEE 1149.1 JTAG en tarjeta |
| ADC de 12 bits, 16 canales y 2 dispositivos S&H, tasa de conv: 80ns |
| Hasta 56 Pines I/O de propósito general |
| 12 salidas PWM |
| Conector para emulación IEEE 1149.1 JTAG en tarjeta |

Tabla 4.2 Características importantes del eZdsp™ F2812.

4.4. HERRAMIENTAS DE MATLAB

MATLAB® es el nombre abreviado de MATrix LABoratory ó Laboratorio de Matrices. Es un poderoso programa de cálculo técnico y científico que utiliza matrices y vectores. Brinda soporte básico para el diseño de interfaz gráfica y cuenta con un lenguaje de programación propio.

4.4.1. SIMULINK

Simulink® es un software que provee una interfaz gráfica de usuario (GUI) junto con MATLAB para modelar, simular y analizar sistemas estáticos y dinámicos.

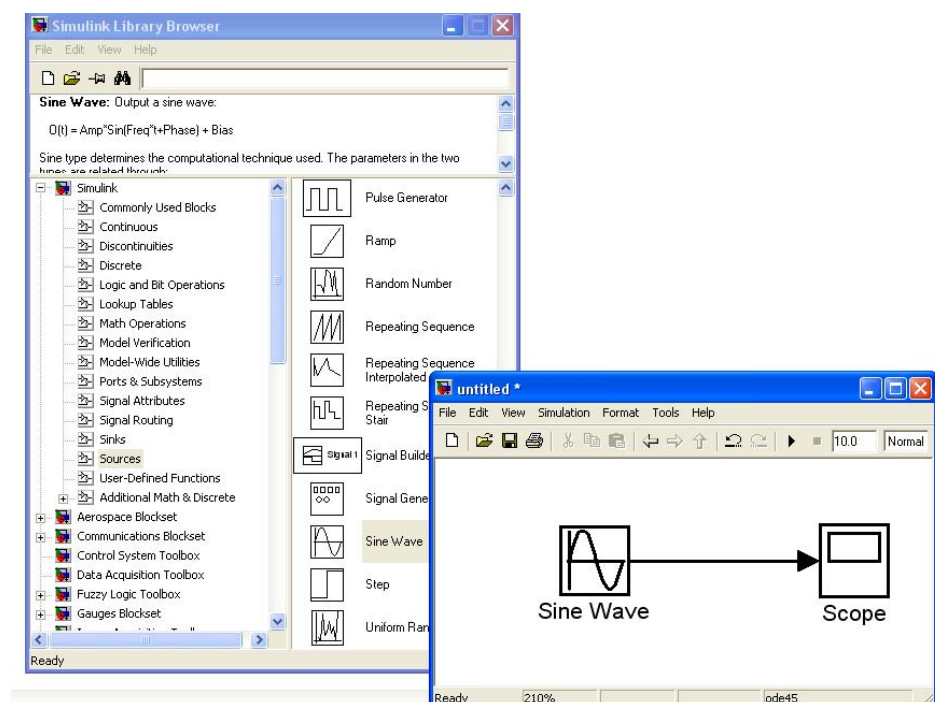


Fig. 4.5 Librerías de Simulink y exportación de bloques hacia modelo.

4.4.2. PLECS

PLECS es el acrónimo de Piece-wise Linear Electric Circuit Simulation; una herramienta para simulaciones de circuitos eléctricos y de electrónica de potencia bajo el ambiente de MATLAB/Simulink.

PLECS simula los circuitos puramente eléctricos mientras que Simulink se encarga de la simulación de controles. PLECS modela el circuito eléctrico como un solo subsistema de Simulink, tal como se aprecia en la figura 4.6:

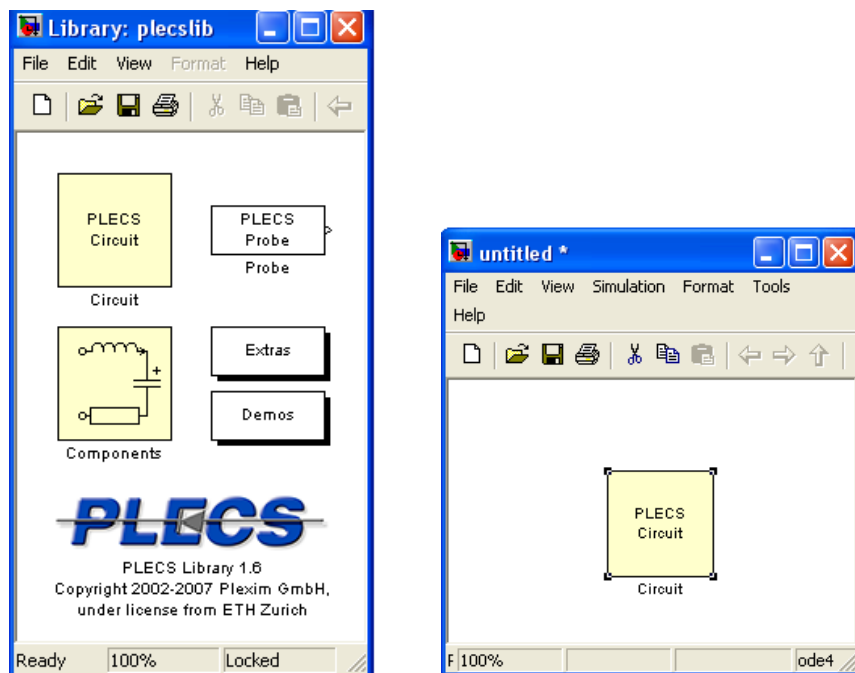


Fig. 4.6 Librería de PLECS y exportación de bloques hacia modelo de Simulink.

4.4.3. TARGET FOR TI C2000

El Target for TI C2000 es un software que crea y ejecuta aplicaciones en los dispositivos de desarrollo Texas Instruments C2000. El Target for TI C2000 integra las herramientas de Simulink y MATLAB con Texas Instruments eXpressDSP™. Este producto se utiliza para desarrollar y validar el procesamiento digital de señales y controlar diseños a través de códigos [28].

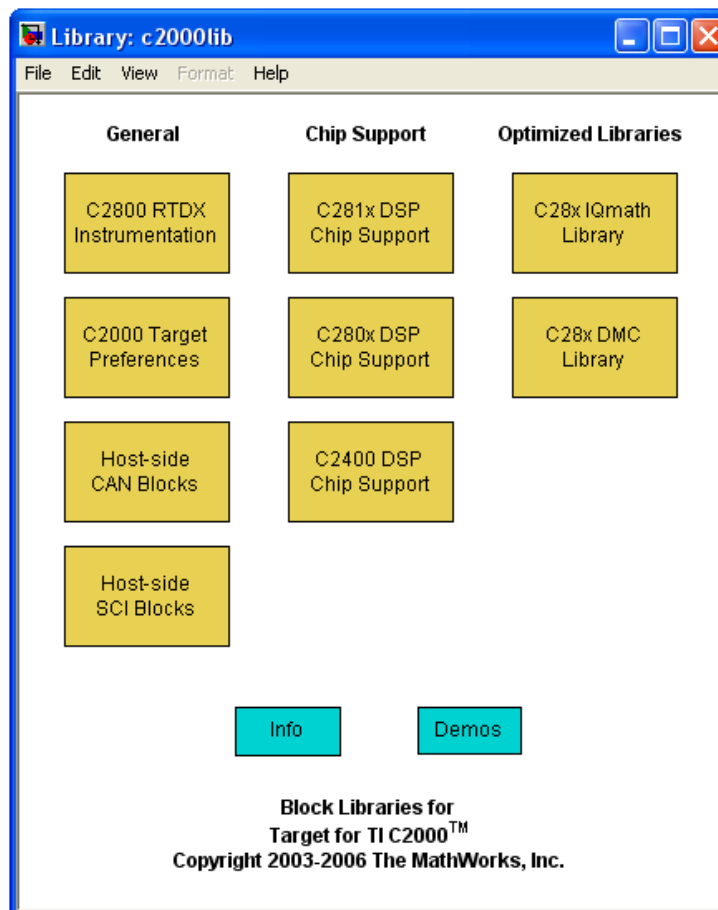


Fig. 4.7 Bloque de librerías de Target for TI C2000.

El Target for TI C2000 usa código C generado por Real-Time Workshop® y su herramienta de desarrollo TI para generar una implementación en tiempo real en lenguaje C de un modelo en Simulink. Real-Time Workshop construye un proyecto Code Composer Studio™ desde código C.

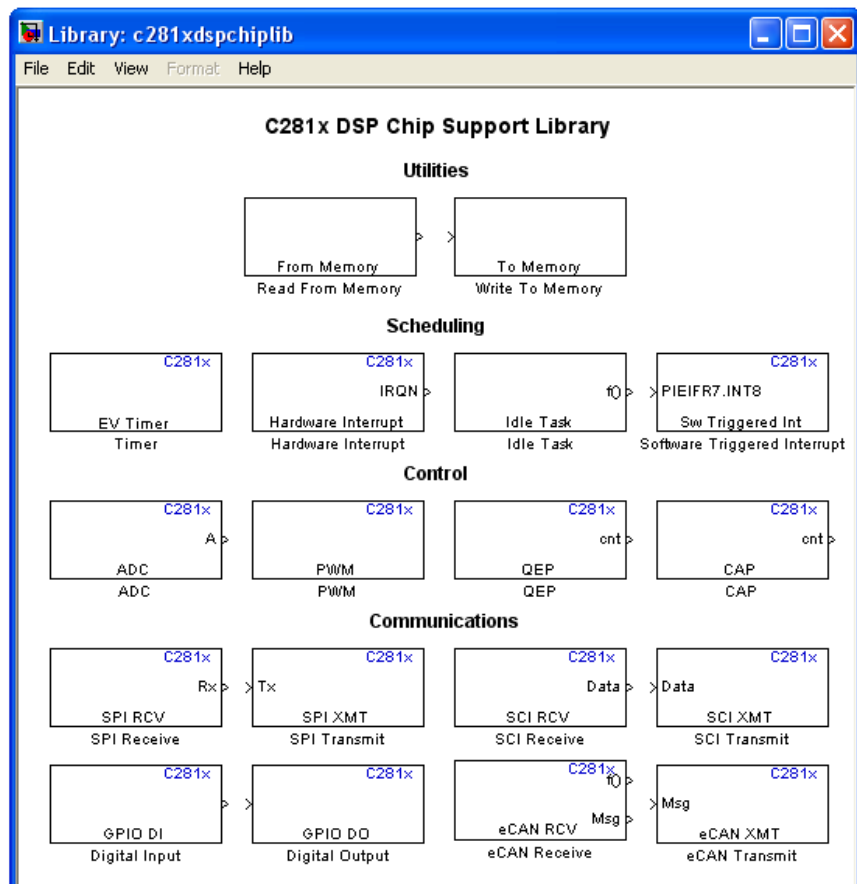


Fig. 4.8 Librerías de Soporte del Chip DSP C281x.

Para mayor información sobre los ajustes y configuración del software y hardware requeridos del Target for TI C2000, por favor revisar el ANEXO D.

Dentro de la sección de librerías optimizadas del Target for TI C2000 se encuentran las librerías C28x DMC y C28x IQmath, dentro de las cuales se hallan los bloques que utilizaremos en la implementación de la simulación del control de nuestro proyecto.

Los bloques de las diferentes librerías del Target for TI C2000 que vamos a utilizar son: Generador de Rampa, Transformada Inversa de Park, Generador de Vector Espacial, Conversión de IQN a Float, Conversión de Float a IQN, Multiplicación IQN1 por IQN2, entre otros.

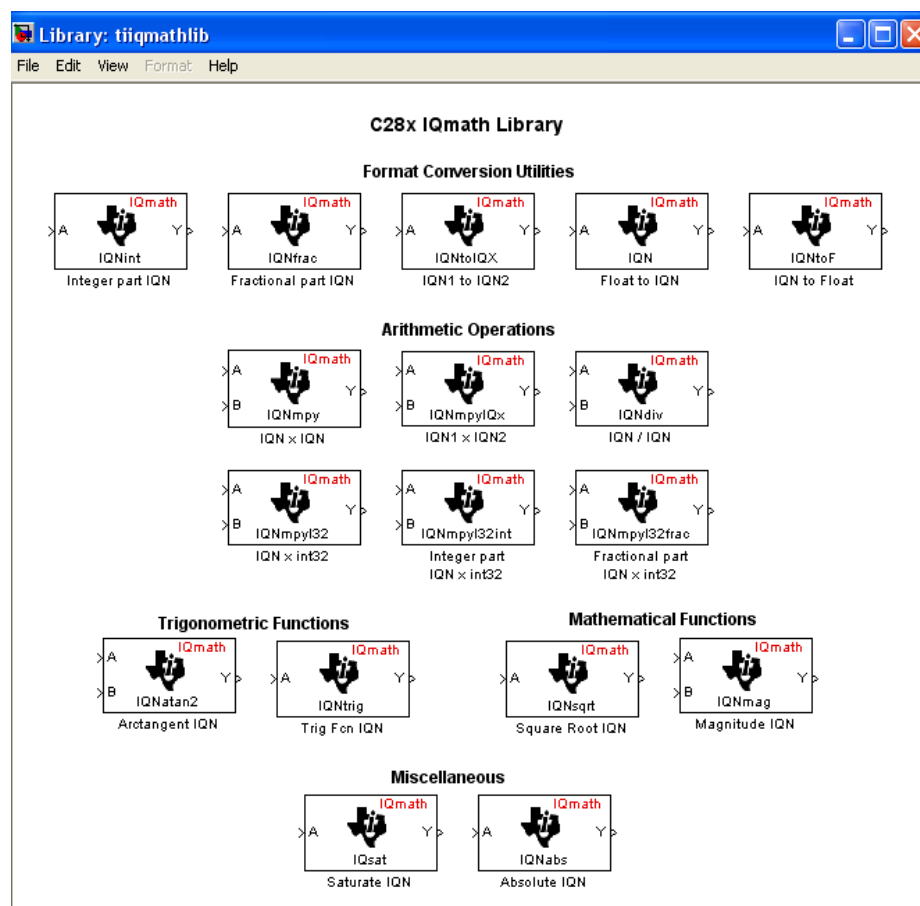


Fig. 4.9 Librería C28x IQmath.

4.5. DISEÑO DEL CONTROLADOR PARA EL DSP

El control que vamos a implementar en nuestro proyecto es en lazo abierto. Se propone un control en lazo cerrado del cual únicamente se muestran las simulaciones.

Para diseñar el controlador para el DSP es necesario analizar los polos y ceros de la planta, en cuyo caso debemos obtener las funciones de transferencia de la misma. Para el efecto, utilizamos la herramienta IDENT del programa MATLAB. Mediante esta herramienta podemos realizar la identificación del sistema del circuito DVR mostrado en la figura 4.10.

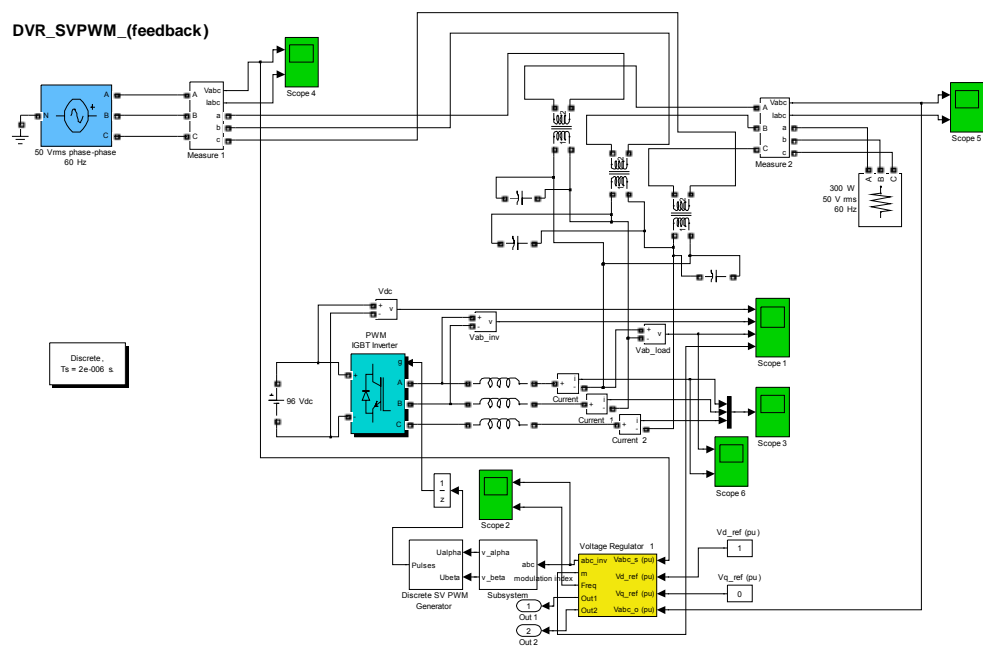


Fig. 4.10 Identificación del sistema del DVR mediante Simulink.

Según se muestra en la figura 4.11, al editar el orden del modelo lineal del sistema con dos polos y dos ceros, obtenemos un ajuste en la simulación del sistema correspondiente a un 96.14 %:

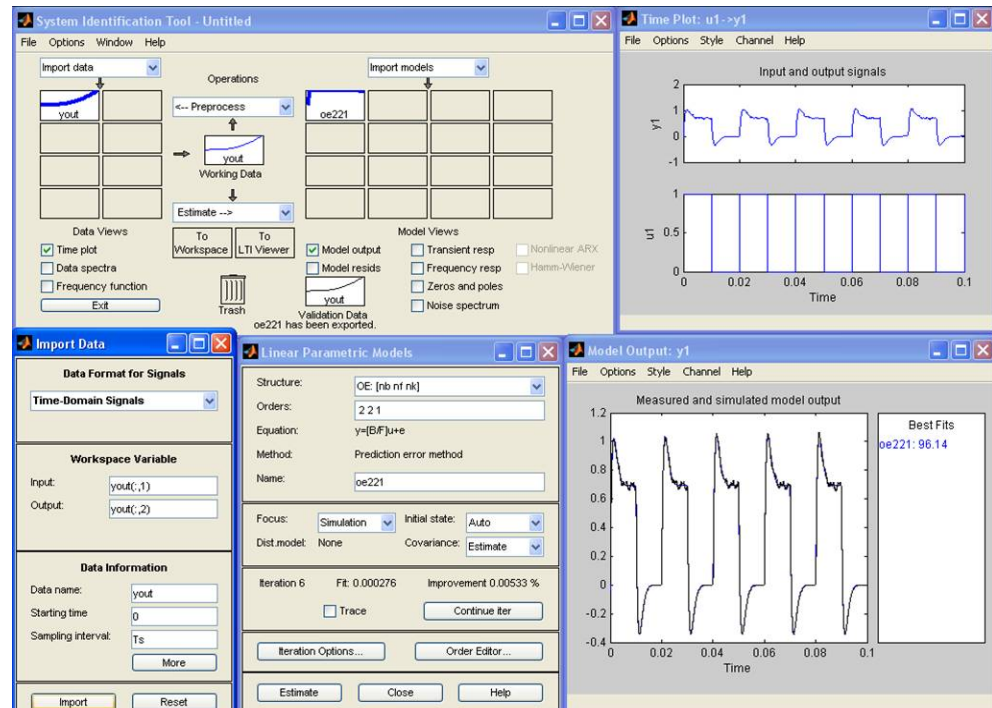


Fig. 4.11 Utilización de la herramienta IDENT de Matlab para la identificación del sistema.

Las siguientes sentencias son ingresadas en la línea de comandos de Matlab para obtener la función de transferencia del sistema DVR de modo discreto a modo continuo:

```
>> Model=tf(d2c(oe221))
```

Transfer function from input "u1" to output "y1":

$$\frac{2100 s + 8.203e005}{s^2 + 1933 s + 1.185e006}$$

4.5.1. CÁLCULOS DE PARÁMETROS

Una vez que obtuvimos la función de transferencia de la planta, utilizamos la herramienta SISOTOOL para encontrar los valores de las constantes del controlador proporcional-integral, como se muestra en la figura 4.12. Las sentencias que ingresamos en la línea de comandos de MATLAB para utilizar esta herramienta son:

```
>> Model(1)

Transfer function from input "u1" to output "y1":

      2100 s + 8.203e005
-----
s^2 + 1933 s + 1.185e006

Input groups:

      Name      Channels
-----
Measured      1

>> sisotool(Model(1))
```

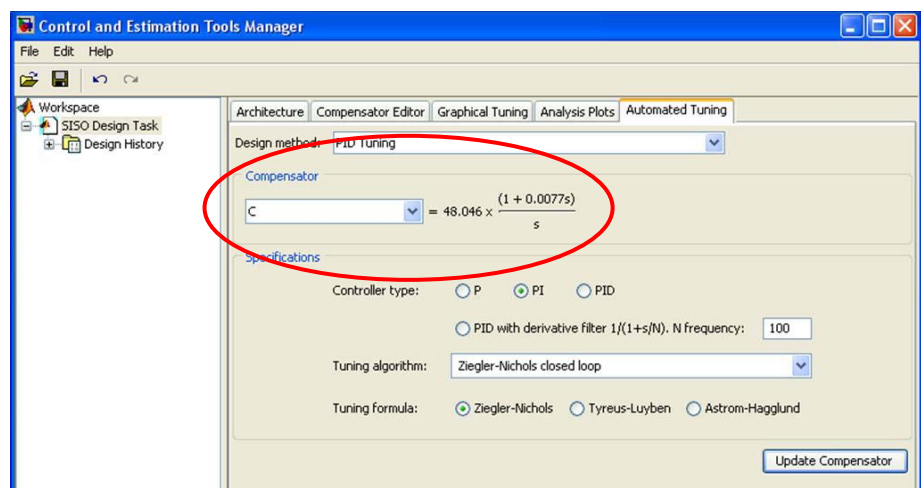


Fig. 4.12 Utilización de la herramienta SISOTOOL de Matlab para la hallar las constantes K_p y K_i del controlador.

Ajustando la ganancia de nuestro sistema a un valor de 48.046, obtenemos estabilidad en el mismo con un margen de fase de 107 grados y una frecuencia de 5.5 Hz., como se muestra en la Fig. 4.13:

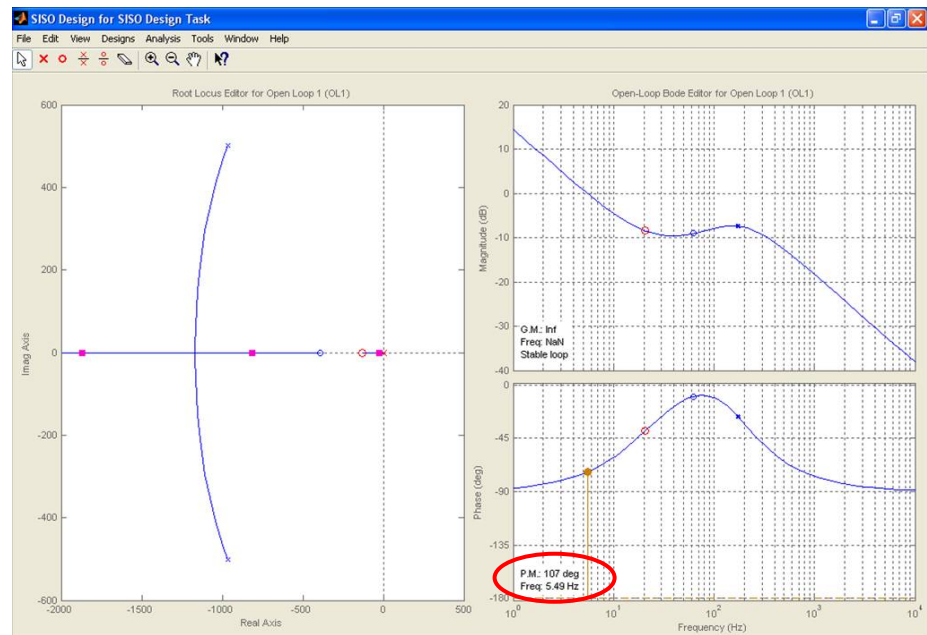


Fig. 4.13 Gráficas de polos y ceros de la identificación del sistema utilizando SISOTOOL.

Con el compensador obtenido en SISOTOOL y de acuerdo a las ecuaciones 3.22 ilustradas en Capítulo III, los valores de las constantes del controlador PI son:

$$C = 48.046 \times \frac{1 + 0.0077s}{s}; \quad G(c) = \frac{sK_p + K_i}{s}$$

$$K_p = 0.3699$$

$$K_i = 48.046$$

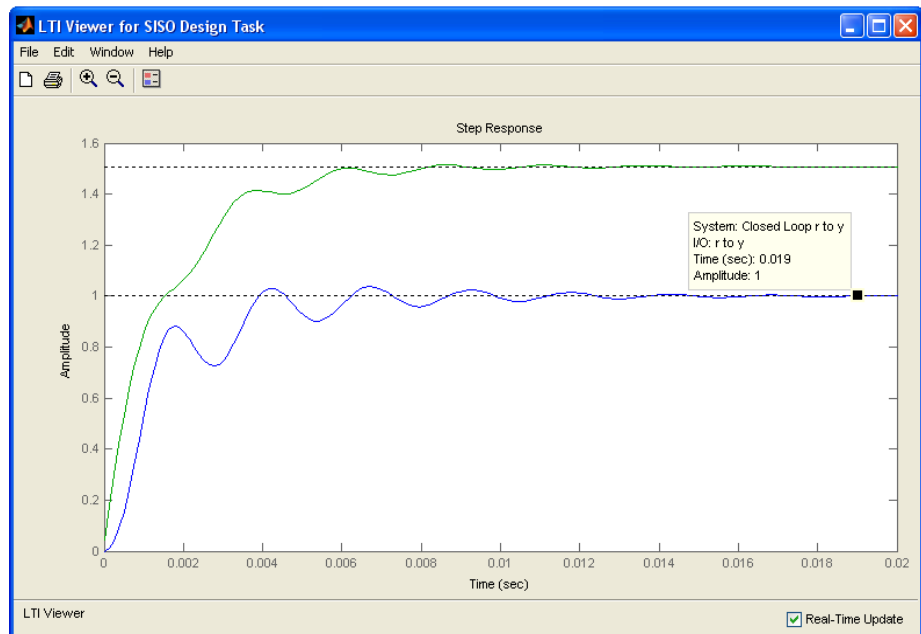


Fig. 4.14 Respuesta del sistema retroalimentado ante una entrada tipo escalón.

4.5.2.SIMULACIÓN

La figura 4.15 muestra la simulación del sistema DVR operando en lazo cerrado con el controlador respectivo. En las figuras 4.16 y 4.17 se muestra el funcionamiento del DVR ante una depresión de tensión y un salto de voltaje, respectivamente [25].

Para ambos casos, se introdujeron las variaciones respectivas en la fuente de voltaje, las mismas que inician a los 5 segundos y concluyen a los 15 segundos de haber empezado la simulación.

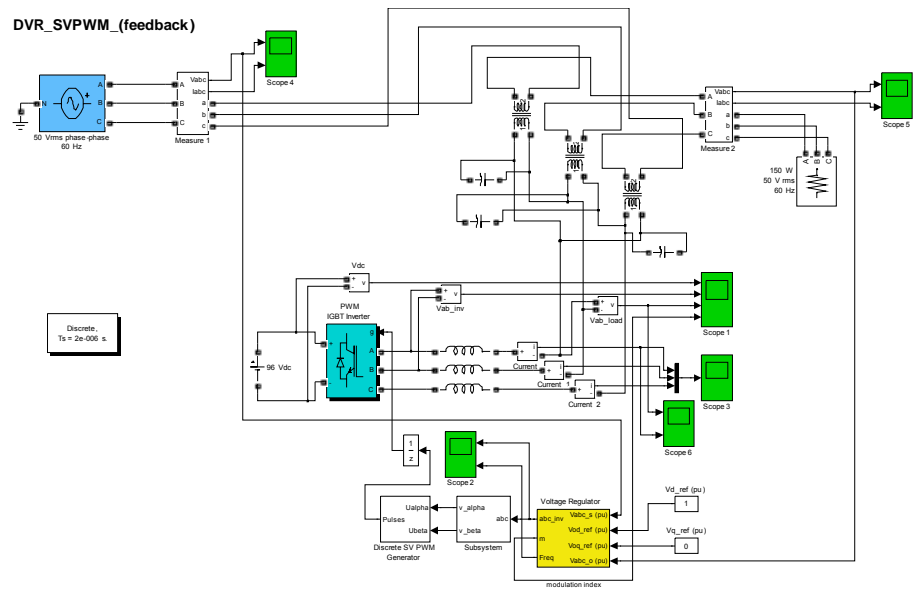


Fig. 4.15 Simulación del circuito del DVR mediante SVPWM.

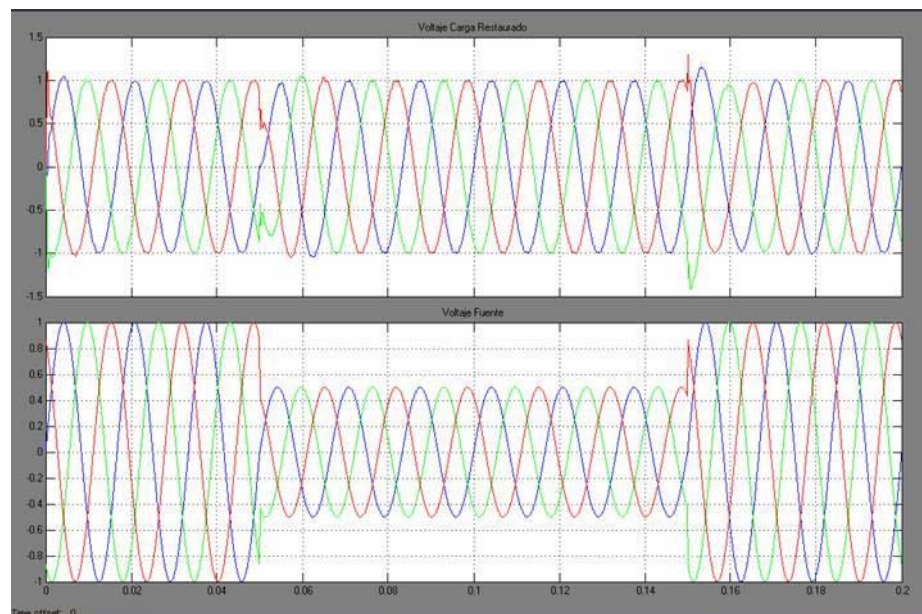


Fig. 4.16 Simulación de la respuesta del DVR ante una depresión de tensión del 50%

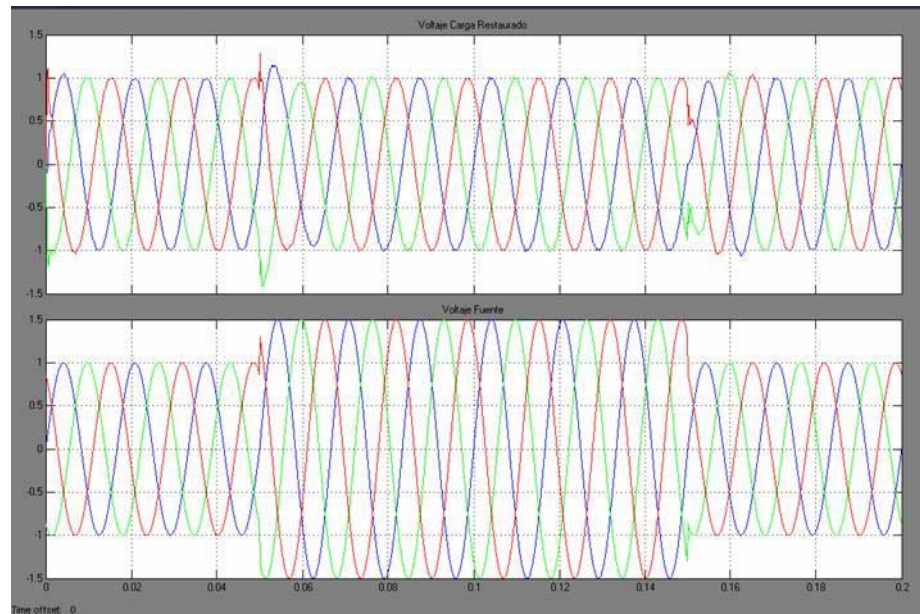


Fig. 4.17 Simulación de la respuesta del DVR ante un salto de tensión del 150%

En la simulación de una depresión de tensión del 50% del valor nominal, se aprecia que el voltaje en la carga permanece constante en su valor nominal de 1 p.u. Lo mismo ocurre en la simulación de un salto de tensión del 150% del valor nominal.

Un mayor detalle de las simulaciones del DVR operando en lazo abierto y sus respectivos subsistemas de control, se encuentran en el ANEXO C.

4.6. IMPLEMENTACIÓN DEL CONTROL DEL DSP

La implementación del control del DSP se la hizo tomando en cuenta el funcionamiento del DVR con el convertidor PWM trifásico operando como inversor con modulación por ancho de pulso mediante la técnica de vector espacial [26]. La tabla 4.3 muestra los bloques de las librerías del Target for Ti C2000 que utilizamos en nuestra implementación:

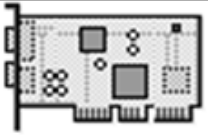

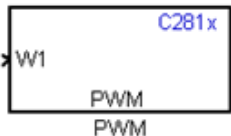

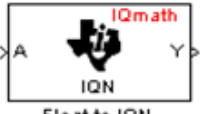

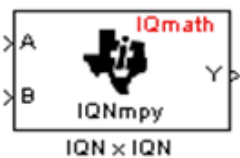
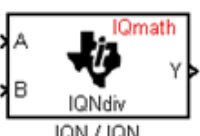

| BLOQUES DEL TARGET FOR TI C2000 UTILIZADOS EN LA PROGRAMACIÓN DEL DSP | | |
|---|---|--|
| Bloque de configuración del eZdsp | Bloque de conversión analógica – digital | Bloque modulador por ancho de pulsos |
|  F2812 eZdsp |  C280x ADC ADC1 |  C281x W1 PWM PWM |
| Bloque convertidor discreto – discreto | Bloque convertidor flotante - discreto | Bloque Generador de Vector Espacial |
|  IQmath IQNtoIQX IQN1 to IQN2 |  IQmath IQN Float to IQN |  DMC Ua Ta Ub Tb SVGenDQ To Alfa-Beta -> ABC Generador Vector Especi. |
| Bloque de multiplicación | Bloque de división | Bloque de funciones trigonométricas |
|  IQmath IQNmpy IQN x IQN |  IQmath IQNdiv IQN / IQN |  IQmath IQNtrig Trig Fon IQN |

Tabla 4.3 Bloques de las librerías del Target for TI C2000 utilizados en la programación del DSP.

La figura 4.18 muestra la programación para el DSP de nuestro controlador en lazo abierto. Esta configuración consta de varios subsistemas como: Entrada de señales, Corrección de magnitud y fase, ABC->Alfa-Beta, Desfase y cambio de magnitud, Alfa-Beta->ABC Generador Vector Espacial, Generación de PWM.

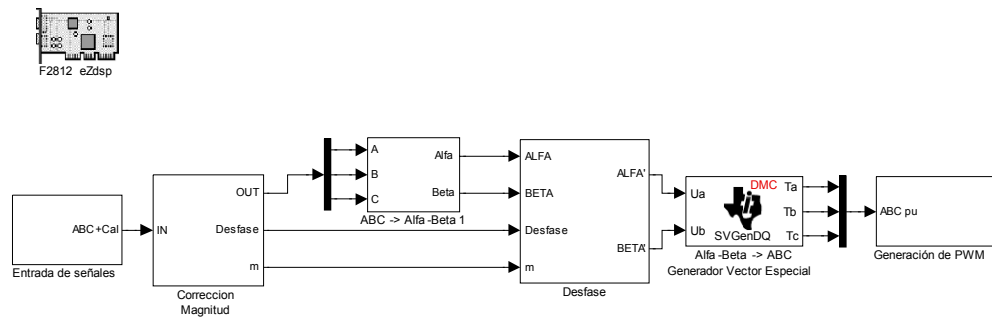


Fig. 4.18 Programación para el eZdsp del controlador en lazo abierto.

Dentro del subsistema de entrada de señales, mostrado en la figura 4.19, se encuentra el bloque de adquisición de señales análogas (ADC) que tiene como entradas la magnitud y el desfase. Éstas se controlan externamente mediante potenciómetros en el módulo de “Acondicionamiento y Control de señales”.

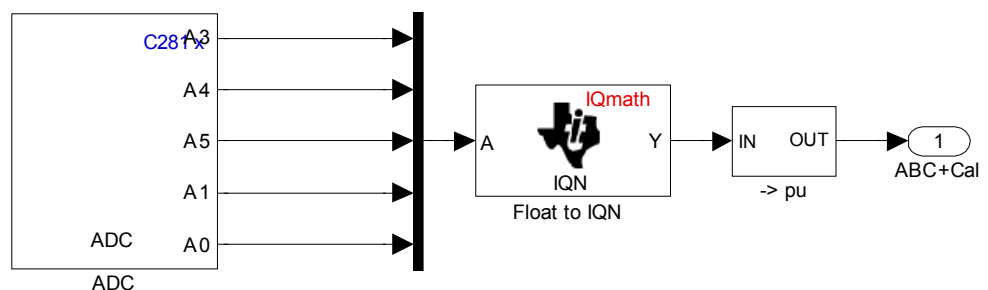


Fig. 4.19 Subsistema de entrada de señales.

Las otras entradas del bloque ADC son los tres voltajes de fase del sistema debidamente acondicionados. Dentro del subsistema de entrada de señales también se encuentra el bloque de conversión de señales de flotante a IQN que se lo utiliza para optimizar las funciones del DSP con señales de 32 bits debido a que las salidas del bloque ADC son de 12 bits.

Además se encuentra el bloque transformador de cantidades en por unidad, el cual se muestra en la figura 4.20, que convierte las señales de entrada a valores en “por unidad”.

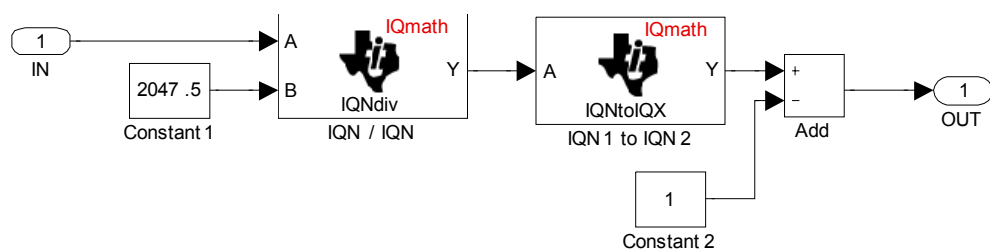


Fig. 4.20 Bloque transformador en cantidades 'por unidad'.

Para el efecto, el Módulo de Acondicionamiento procesa las señales de los voltajes trifásicos que ingresan a los terminales de los transformadores de medición de este módulo para que a la salida tengan un voltaje pico máximo de 1.5 V. Para que estas señales puedan ser interpretadas por el bloque ADC, a la señal de salida se le suma un voltaje de $1.5 V_{DC}$.

La señal convertida que entra al bloque análogo-digital es de 0 a 3 V ya que ese es el rango permitido por el DSP. Las señales procesadas por el bloque

ADC son de 12 bits, con lo cual se tienen en total $2^{12}=4096$ bits, pero se le resta uno porque ese bit es para el signo, con lo cual resulta 4095 bits. Si V_x es el valor pico de la señal de entrada, dividiéndola para 4095 obtendremos una señal entre 0 y 4095 que es el 100% de bits.

Si a la división anterior la multiplicamos por dos lo que obtendremos es subir la señal una unidad. Finalmente para obtener el valor en por unidad total, se resta 1, con lo que tendremos:

$$V_{p.u.} = \left[\frac{V_x}{4095} * 2 \right] - 1$$

Para simplificar la operación anterior, al trabajar con los bloques de Simulink se divide para 2047.5 y se resta 1, con lo que obtenemos la señal de -1 a 1.

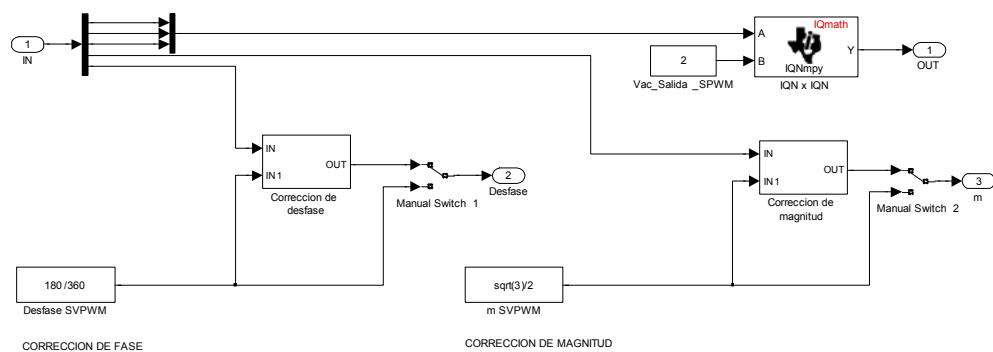


Fig. 4.21 Subsistema de Corrección de magnitud y fase.

En la figura 4.21 se muestra el subsistema de Corrección de magnitud y fase el cual permite cambiar la magnitud y el ángulo de fase en la carga. En

este subsistema se corrigen las señales provenientes del subsistema de entrada de señales mediante dos subsistemas, uno para cada caso.

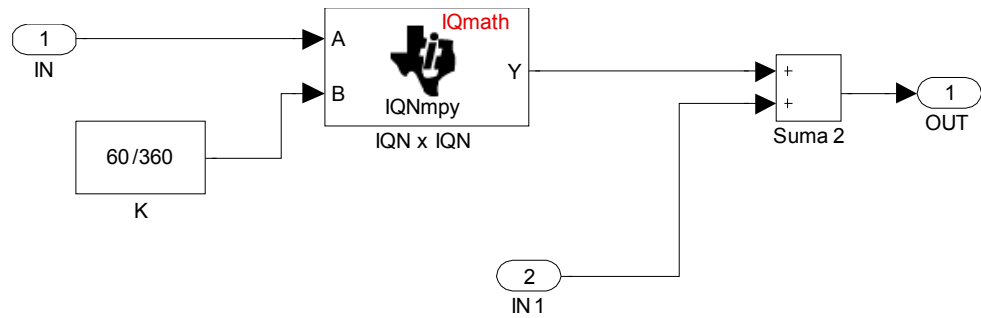


Fig. 4.22 Subsistema de corrección de desfase.

Para la corrección de desfase, cuyo subsistema se muestra en la figura 4.22, una cantidad constante permite la corrección del desfase ocasionado por la modulación por ancho de pulso utilizando la técnica de vector espacial. Esta cantidad se la obtiene dividiendo el desfase ocasionado por SVPWM en un período, tal como se muestra:

$$\frac{\text{Desfase SVPWM}}{360} = \frac{180}{360}$$

Esta división se suma a un bloque de corrección de fase, donde se dispondrá de un desfase entre -60° y 60° a ser regulado externamente por un potenciómetro. Para obtener este desfase se multiplicará una constante $60/360$ por la cantidad que vamos a corregir su fase:

$$\text{Desfase} * \frac{60}{360}$$

En cuanto a la corrección de la magnitud, cuyo subsistema se muestra en la figura 4.23, una cantidad constante $\sqrt{3}/2$ permite la corrección de la magnitud tomando en cuenta la modulación por ancho de pulso utilizando la técnica de vector espacial. Esto se logra sumando a un bloque de corrección de magnitud. Esta constante será el valor sobre el cual se hace la variación.

Dentro del bloque de corrección de magnitud se toma en cuenta un cambio de magnitud de la señal entrante de -0.7 a 0.7, para lo cual se implementa un bloque constante de 0.7 que multiplicará a la cantidad que vamos a corregir su magnitud.

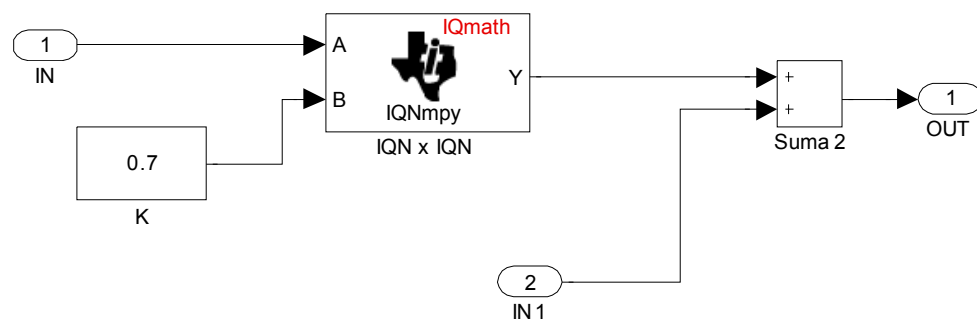


Fig. 4.23 Subsistema de corrección de magnitud.

En el subsistema de la transformación 'ABC' a 'Alfa-Beta', que se muestra en la figura 4.24, se realiza Transformada de Clarke. Este subsistema posee como entradas las tres señales y como salidas las señales Alfa y Beta desfasadas 90° entre sí.

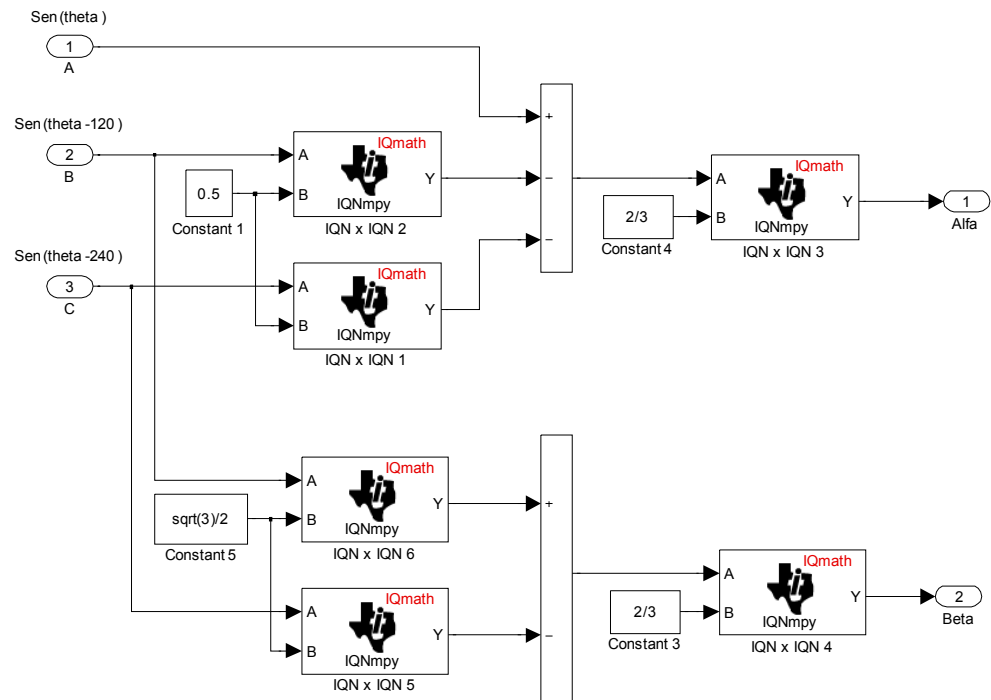


Fig. 4.24 Subsistema de transformación desde 'ABC' a 'Alfa-Beta'.

Las ecuaciones implementadas en el subsistema para la realización de la Transformada de Clarke se muestran a continuación:

$$\text{Alpha} = \frac{2}{3} * \left[A - \left(B * \frac{1}{2} \right) - \left(C * \frac{1}{2} \right) \right]$$

$$\text{Beta} = \frac{2}{3} * \left[\left(B * \frac{\sqrt{3}}{2} \right) - \left(C * \frac{\sqrt{3}}{2} \right) \right]$$

En el subsistema de Desfase y Cambio de magnitud, mostrado en la figura 4.25, se corrigen nuevamente las señales que provienen de los subsistemas

de corrección de magnitud y cambio de fase y de transformación 'ABC' a 'Alfa-Beta'.

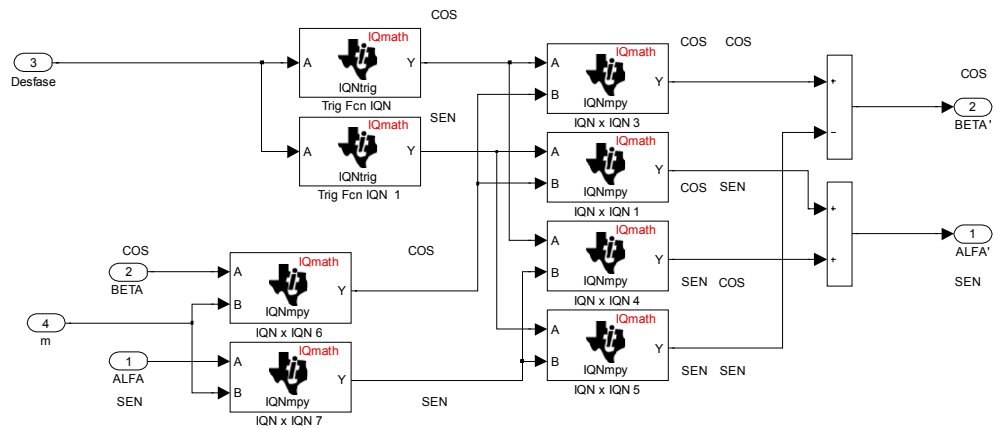


Fig. 4.25 Subsistema de desfase y cambio de magnitud.

Esto se logra mediante la implementación de un álgebra de bloques que nos permite realizar dicha función de acuerdo a los siguientes parámetros:

M: cambio de la magnitud

Θ : ángulo real de las señales

ϕ : ángulo de desfase

Entonces el álgebra de bloques que vamos a implementar viene dado por las siguientes expresiones:

$$Alpha = M * \text{sen}(\theta + \phi) = M * \text{sen}(\theta) * \cos(\phi) + \text{sen}(\phi) * M * \cos(\theta)$$

$$Beta = M * \cos(\theta + \phi) = M * \cos(\theta) * \cos(\phi) - M * \text{sen}(\theta) * \text{sen}(\phi)$$

Con lo cual la corrección de las señales 'Alfa' y 'Beta' es como se muestra en la figura 4.26:

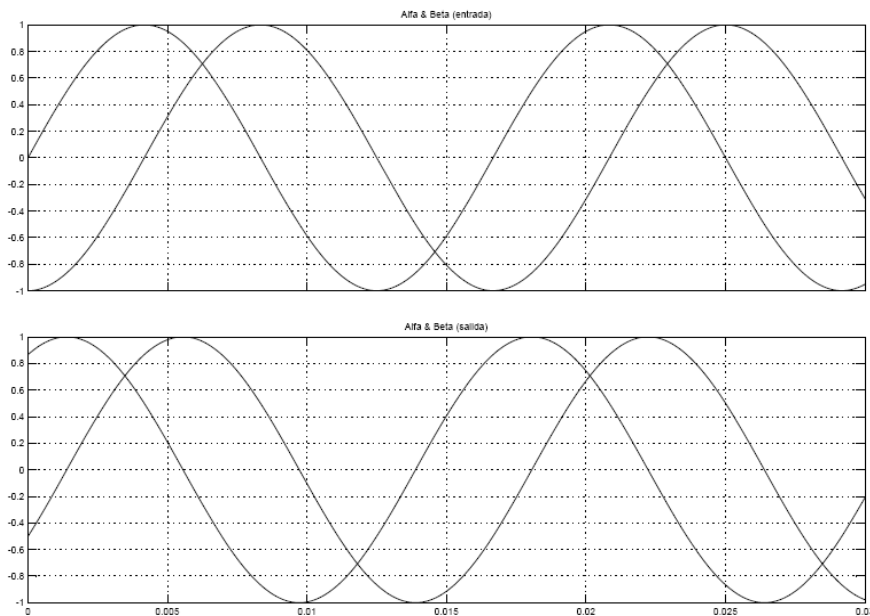


Fig. 4.26 Corrección de las señales 'Alfa' y 'Beta'.

El bloque Generador de Vector Espacial, mostrado en la figura 4.27, realiza la modulación usando la técnica de vector espacial. Las entradas son las señales 'alfa' y 'beta', las cuales se encuentran desfasadas 90° entre sí; mientras que las salidas son tres señales para modular directamente por medio del bloque PWM.

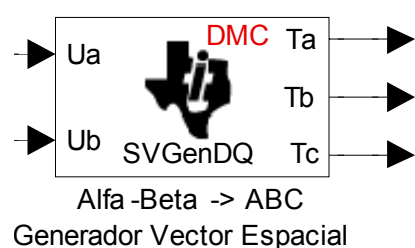


Fig. 4.27 Bloque transformador 'Alfa-Beta' a 'ABC' Generador de Vector Espacial.

Las entradas del subsistema de generación PWM mostrado en la figura 4.28 son las tres señales moduladoras que salen del bloque de Vector Espacial. Estas tres señales, pasan de valores en por unidad a valores del 100% a través de un bloque convertidor respectivo. Por lo tanto, las señales ya no van a estar de -1 a 1 sino de 0 a 100.

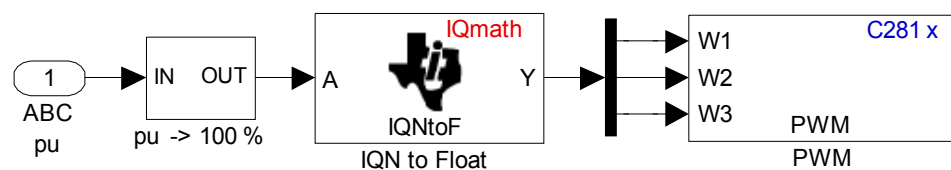


Fig. 4.28 Subsistema de Generación de PWM.

Para verificar el control del DSP realizamos varias pruebas. Primeramente se realizó la prueba y calibración de las señales analógicas del DSP (ADC), las cuales son las entradas del proyecto. Estas entradas vienen a través de la tarjeta de acondicionamiento, la misma que tiene un $V_{DC}= 1.5V$ y un $V_{AC}=0.5V$.

Por tanto, las 3 señales de entrada A, B, C de la tarjeta de acondicionamiento, que se muestra en la figura 4.29, se encuentran en el rango de 1 a 2 Vp, lo cual garantiza que al DSP no tenga una entrada mayor de 3V.

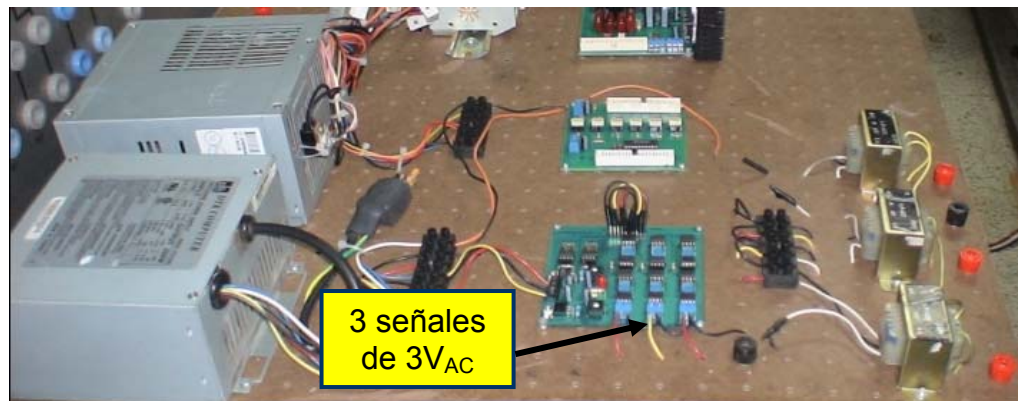


Fig. 4.29 Señales de entrada de la tarjeta de acondicionamiento.

En la figura 4.30 se muestra el módulo de acondicionamiento con las señales de salida del ADC. La configuración del sistema implementado para la prueba y calibración de las señales ADC se muestra en la figura 4.31.

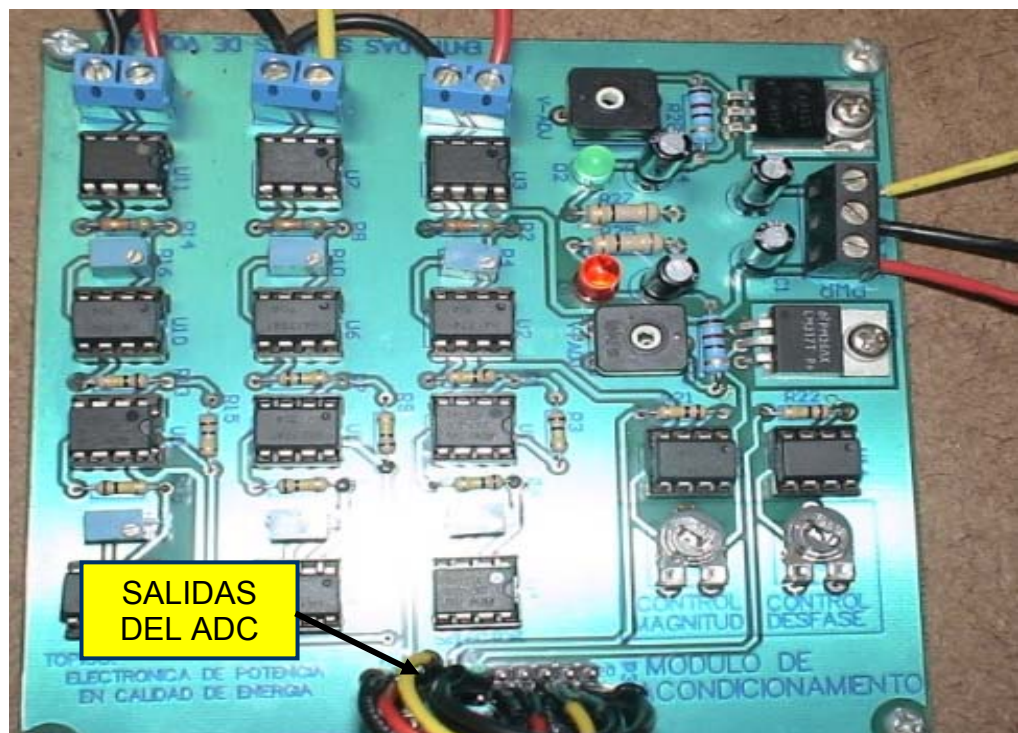


Fig. 4.30 Señales de salida de la tarjeta de acondicionamiento.

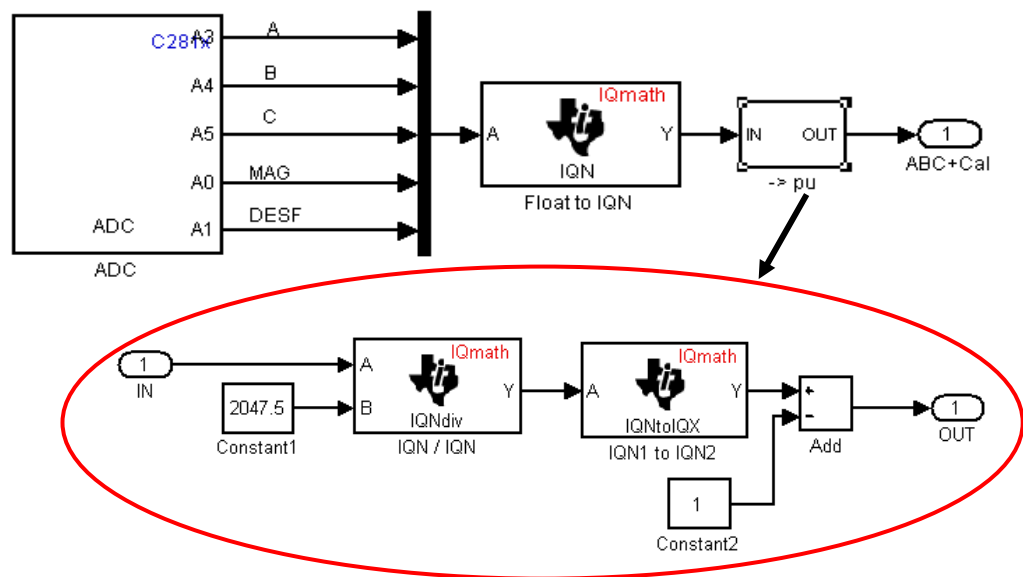


Fig. 4.31 Configuración del sistema para pruebas de las señales del ADC.

Una vez comprobadas las señales ADC del DSP, tarjeta de acondicionamiento, de aislamiento y de fuerza, respectivamente, probamos el DVR en suma y resta en modo manual.

La prueba del circuito se la realizó de manera manual, es decir, a través de los valores de corrección de fase dentro del subsistema de corrección de magnitud y fase, con lo cual obtenemos en el medidor de fase 0° ó 180° . Estos valores son ingresados de manera manual.

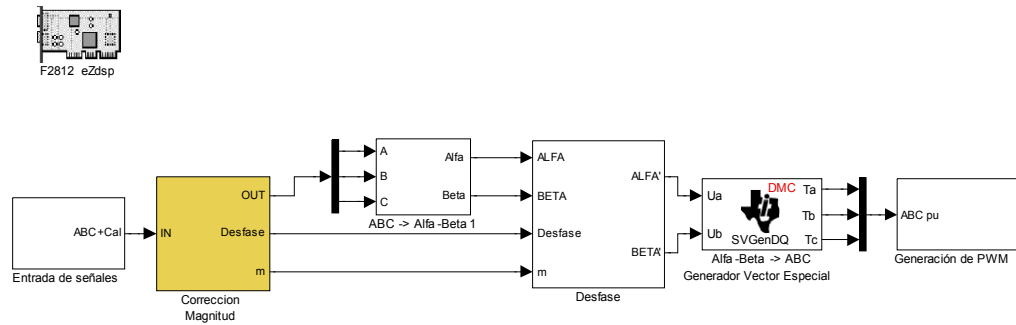


Fig. 4.32 Configuración del sistema para pruebas de suma y resta del DVR.

En la figura 4.32 se muestra la configuración del sistema implementado para la prueba de suma y resta del DVR. En la figura 4.33 se describe el subsistema de corrección de magnitud y fase implementado para esta prueba.

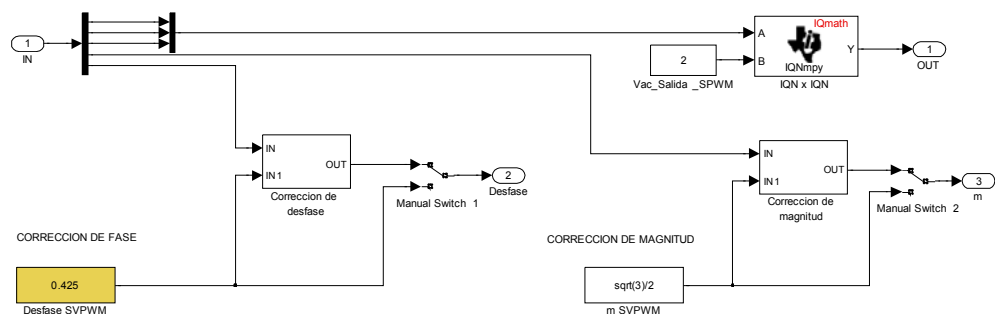


Fig. 4.33 Configuración del subsistema de corrección de magnitud y fase implementado para las pruebas de suma y resta del DVR.

Estas pruebas se realizaron conectando las salidas del convertidor a través de los filtros hacia el primario del transformador el mismo que se encuentra en delta; y conectando las líneas de alimentación (A,B,C) hacia el

secundario del transformador, el mismo que está conectado con la carga. Es decir:

$$V_{c \text{ arg } a} = V_{ABC} + V_{\text{sec_trafo}}$$

tomando en cuenta que la carga se encuentra conectada en delta.

Con las conexiones descritas se obtuvo los siguientes resultados:

- CORRECCION DE FASE = 0.425

Se consiguió un valor en el medidor de fase de 0° y en la carga a través del multímetro un valor de 25Vrms aproximadamente, como se muestra en las fotos de las figuras 4.34 y 4.35, lo cual indica que está funcionando para un swell.

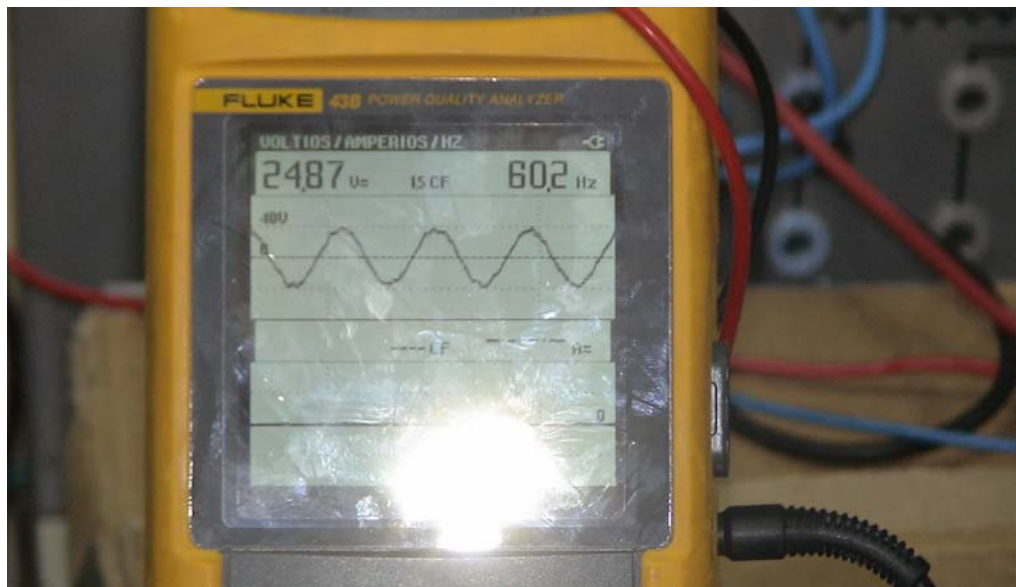


Fig. 4.34 Foto del multímetro utilizado para medición del voltaje en la carga durante la corrección de fase en 0.425.

- CORRECCION DE FASE = 0.0015

Se consiguió un valor el medidor de fase de 180° y el multímetro en la carga un valor de 75V aproximadamente, como se ilustra en las fotos de las figuras 4.35 y 4.36, lo cual indica que está funcionando para un sag. Cabe notar que el valor de 0° en el medidor se debe sumarle los 180° del transformador en delta.



Fig. 4.35 Foto del medidor de fase utilizado para medir la corrección del desfase del DVR: Corrección de fase a 0.425 (Izquierda) y a 0.0015 (derecha).

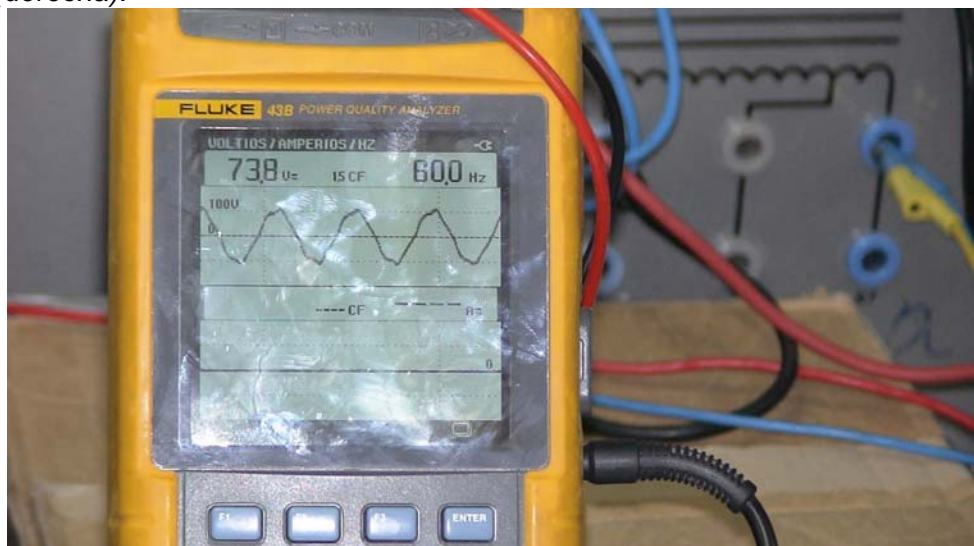


Fig. 4.36 Foto del multímetro utilizado para medición del voltaje en la carga durante la corrección de fase en 0.0015.

Posteriormente se realizó la prueba de la inclusión de una señal trifásica con Modulación por ancho de pulso mediante la técnica de Vector Espacial, cuya configuración se muestra en la figura 4.37:

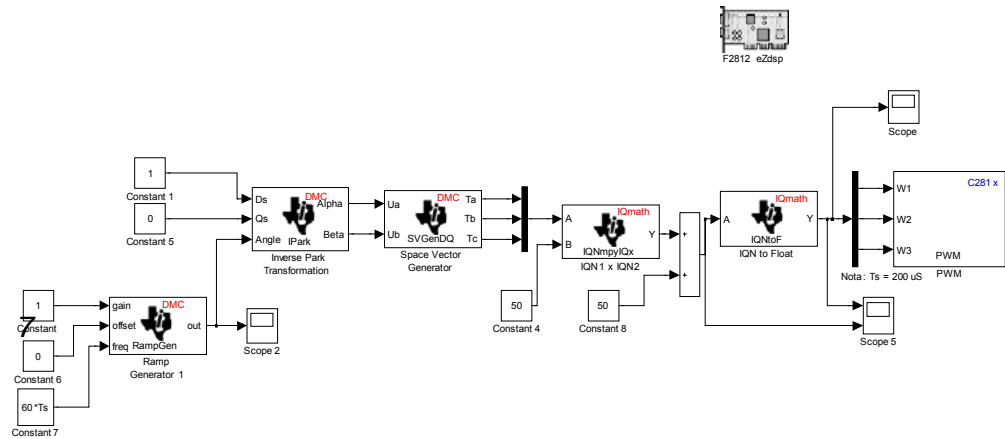


Fig. 4.37 Prueba de una señal trifásica con SVPWM.

Además, realizamos pruebas de señales alternas analógicas, utilizando los bloques de Texas Instruments adecuados para nuestro DSP. La configuración del sistema se ilustra en la figura 4.38:

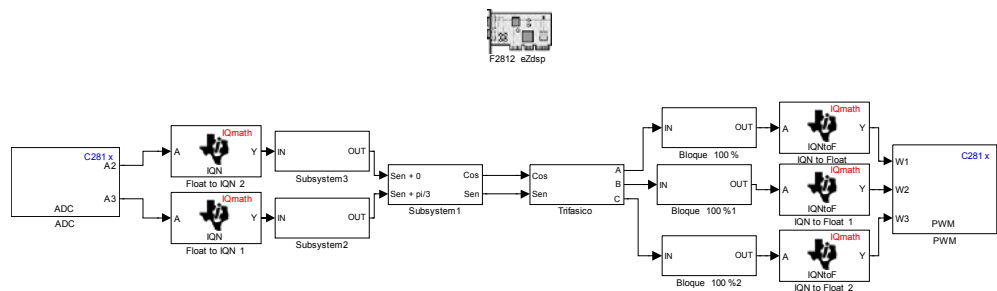


Fig. 4.38 Prueba de las señales alternas analógicas.

A continuación se muestran los resultados de nuestro proyecto a través de las mediciones tomadas del sistema operando en lazo abierto durante el modo de restauración de voltaje. Las mediciones fueron tomadas tanto para una depresión de tensión como para un salto de tensión. Las mediciones se realizaron con el analizador de energía trifásico FLUKE 435 que se muestra a continuación en la figura 4.39:



Fig. 4.39 Foto del analizador de energía trifásico FLUKE 435.

A continuación se muestran las mediciones tomadas en la alimentación, salida del convertidor trifásico y en la carga para una depresión de tensión de 0.5 p.u. (25 Vrms L-L) del valor del voltaje nominal en el sistema (50 Vrms L-L).

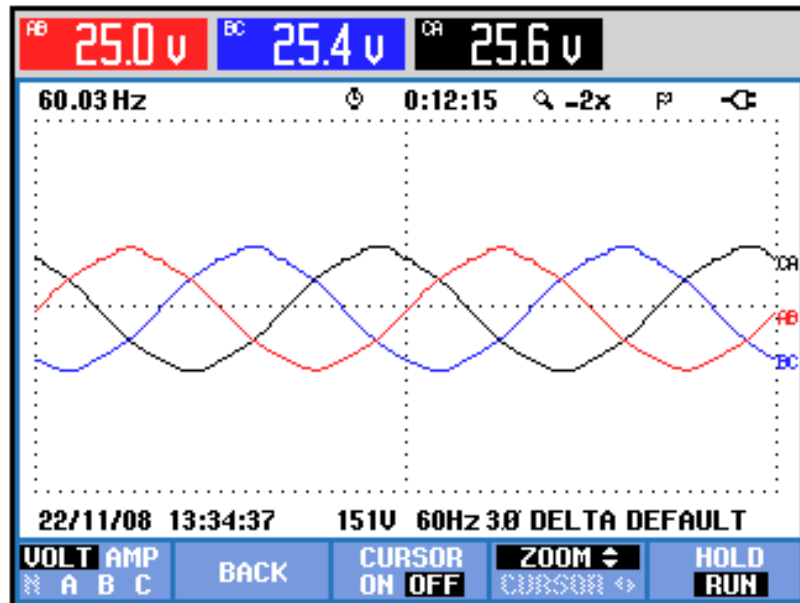


Fig. 4.40 Formas de onda de los voltajes en la fuente para un sag de tensión de 25 Vrms L-L.

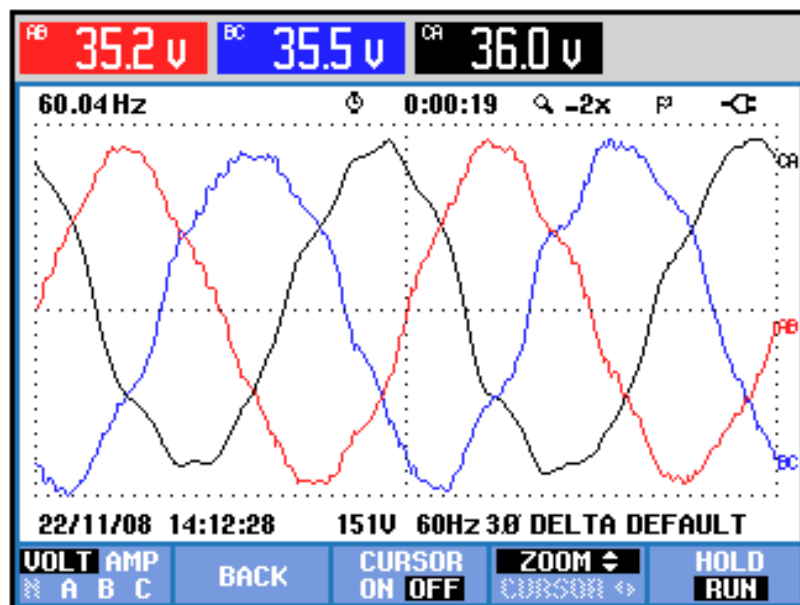


Fig. 4.41 Formas de onda de los voltajes inducidos en el primario del transformador de inyección serie durante un sag sin compensación.

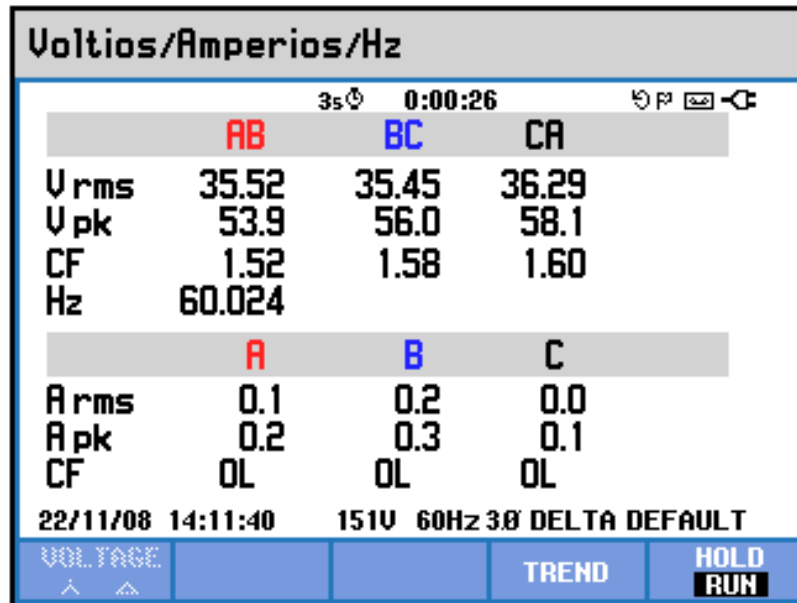


Fig. 4.42 Tabla de voltajes y corrientes inducidos en el primario del transformador de inyección serie durante un sag sin compensación.

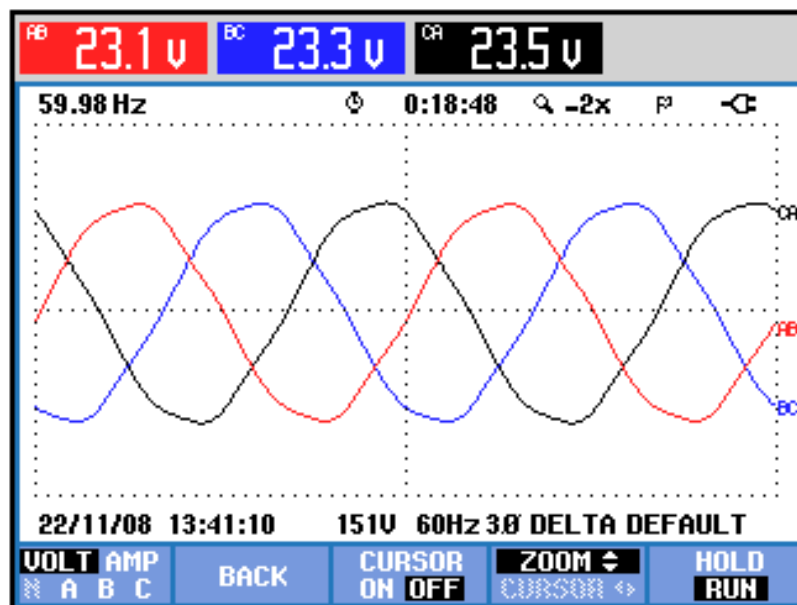


Fig. 4.43 Formas de onda de los voltajes en la carga durante un sag de tensión de 25 V_{rms} L-L sin compensar.

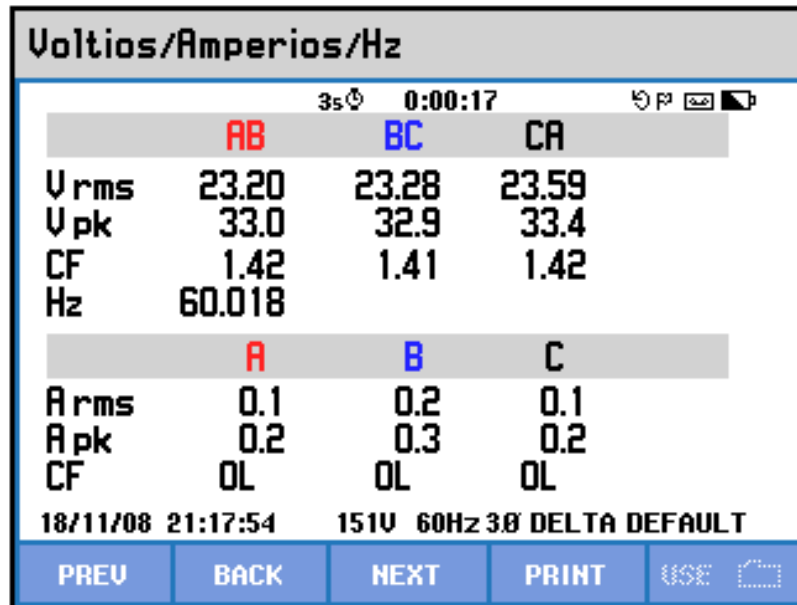


Fig. 4.44 Tabla de voltajes y corrientes en la carga durante un sag de tensión de 25 V_{rms} L-L sin compensar.

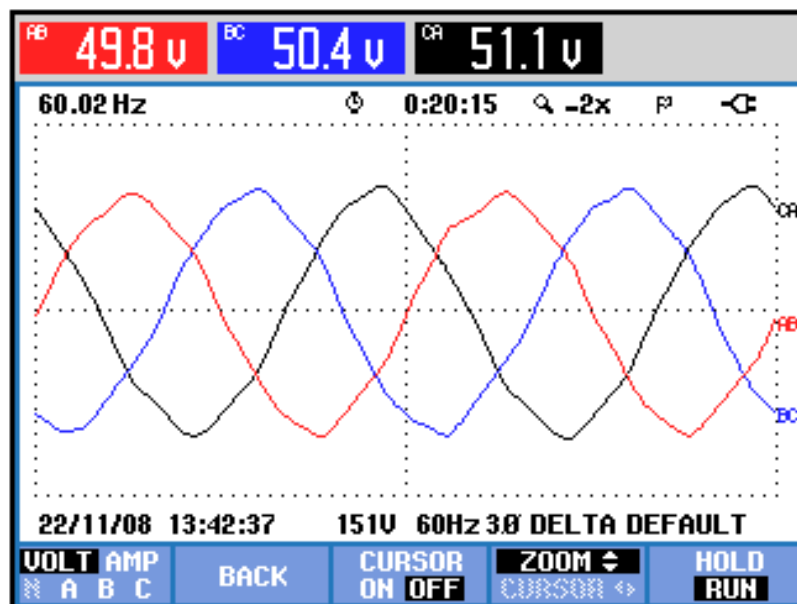


Fig. 4.45 Formas de onda de los voltajes en la carga durante la compensación de un sag de tensión de 25 V_{rms} L-L.

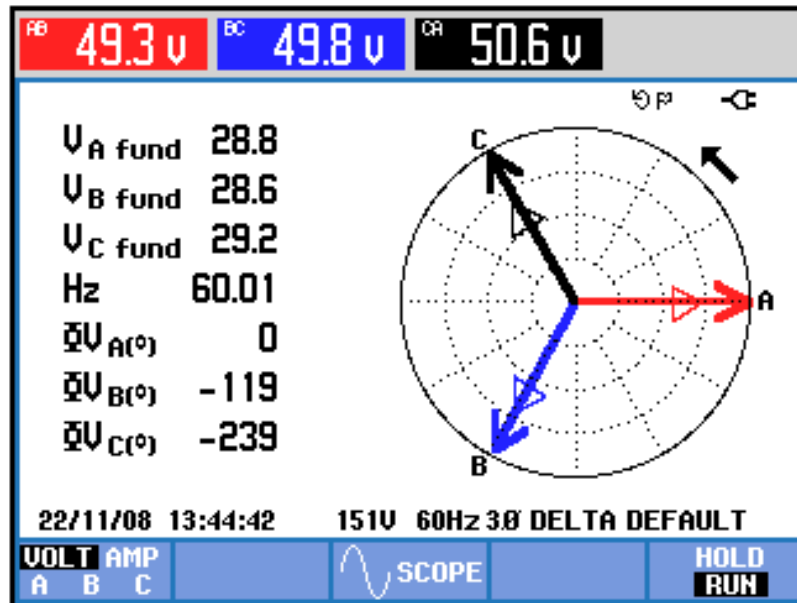


Fig. 4.46 Fasores de voltaje en la carga durante la compensación de un sag de tensión de 25 Vrms L-L.

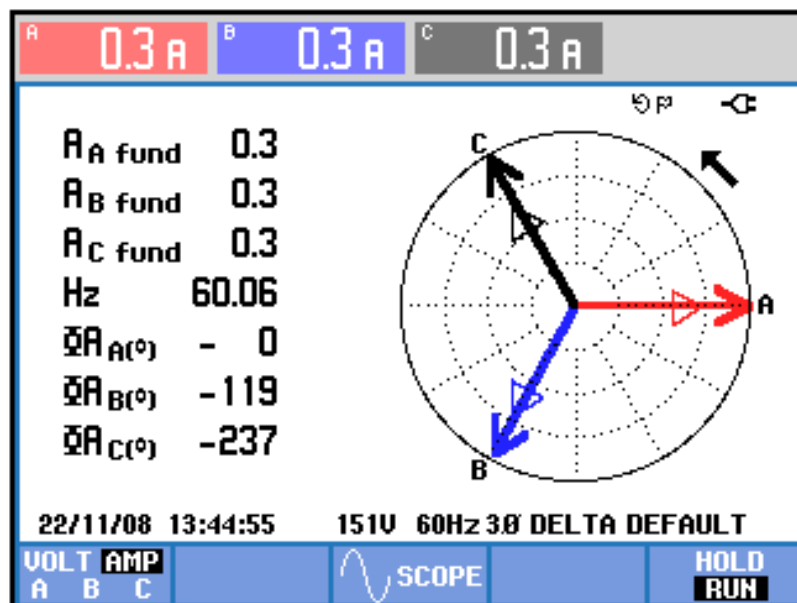


Fig. 4.47 Fasores de corriente en la carga durante la compensación de un sag de tensión de 25 Vrms L-L.

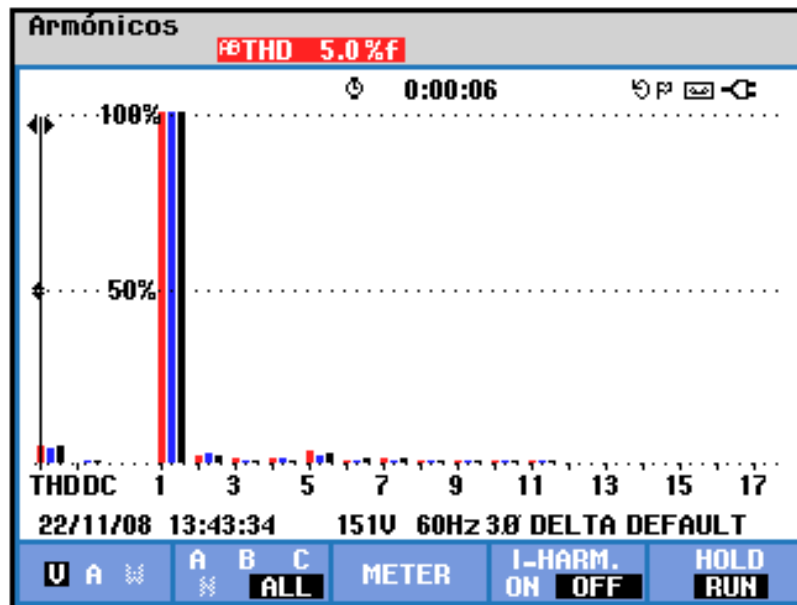


Fig. 4.48 Distorsión Armónica Total de los voltajes en la carga durante la compensación de un sag de tensión de 25 Vrms L-L.

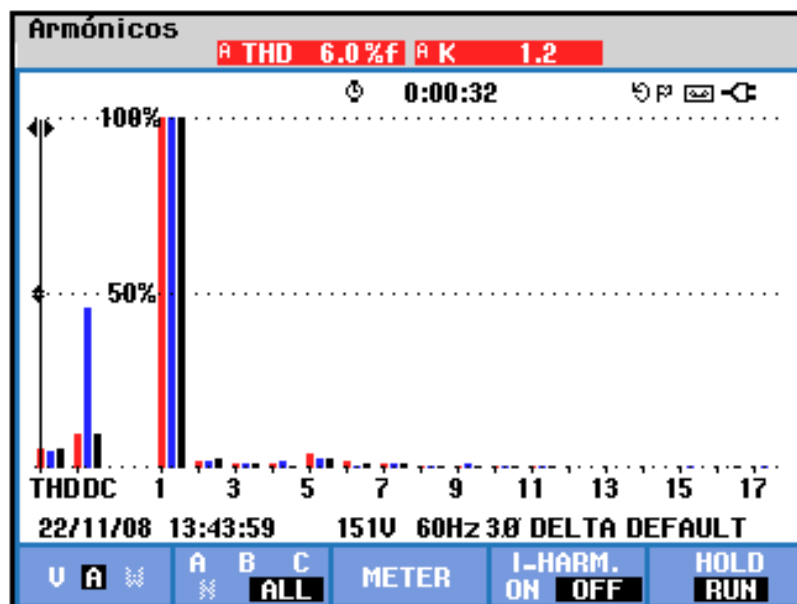


Fig. 4.49 Distorsión Armónica Total de las corrientes en la carga durante la compensación de un sag de tensión de 25 Vrms L-L.

| Voltios/Amperios/Hz | | | |
|--|------------|-------|----------|
| | 3s 0:00:08 | | |
| | AB | BC | CA |
| V _{rms} | 49.56 | 50.16 | 50.73 |
| V _{pk} | 75.7 | 74.8 | 78.4 |
| CF | 1.53 | 1.49 | 1.55 |
| Hz | 60.000 | | |
| | A | B | C |
| A _{rms} | 0.3 | 0.3 | 0.3 |
| A _{pk} | 0.5 | 0.6 | 0.5 |
| CF | OL | OL | OL |
| 22/11/08 13:43:16 151V 60Hz 3Ø DELTA DEFAULT | | | |
| VOLTAGE | | TREND | HOLD RUN |

Fig. 4.50 Tabla de voltajes y corrientes en la carga durante la compensación de un sag de tensión de 25 V_{rms} L-L.

| Potencia y energía | | | | |
|--|--------------|--------|-------|----------|
| | FULL 0:00:06 | | | |
| | A | B | C | Total |
| kW | | | | 0.02 |
| kVA | | | | 0.03 |
| kVAR | | | | 0.01 |
| PF | | | | 0.94 |
| DPF | | | | 0.98 |
| A _{rms} | 0.3 | 0.3 | 0.3 | |
| | AB | BC | CA | |
| V _{rms} | 49.47 | 50.04 | 50.64 | |
| 22/11/08 13:44:19 151V 60Hz 3Ø DELTA DEFAULT | | | | |
| VOLTAGE | | ENERGY | TREND | HOLD RUN |

Fig. 4.51 Tabla de potencia y energía en la carga durante la compensación de un sag de tensión de 25 V_{rms} L-L.

A continuación se muestran las mediciones tomadas en la alimentación, salida del convertidor trifásico y en la carga para un salto de tensión de 1.5 p.u. (75 Vrms L-L) del valor del voltaje nominal en el sistema (50 Vrms L-L).

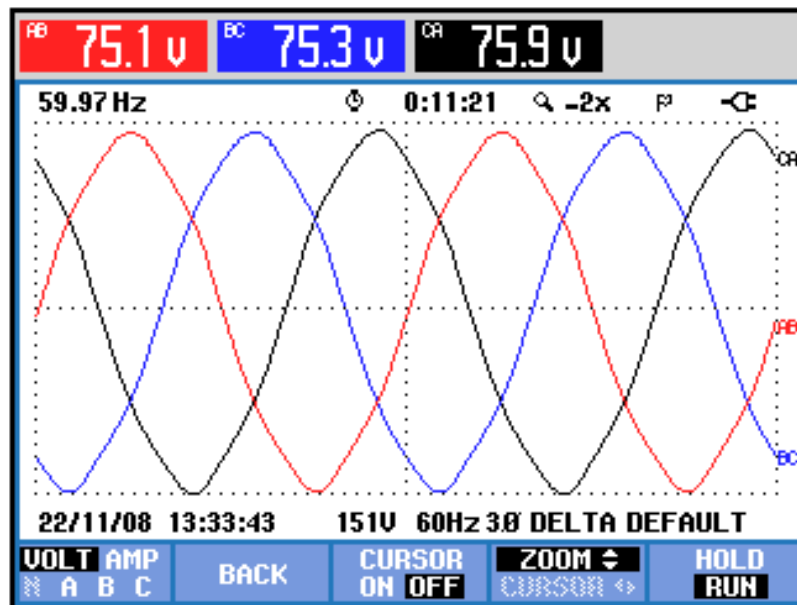


Fig. 4.52 Formas de onda de los voltajes en la fuente para un swell de tensión de 75 Vrms L-L.

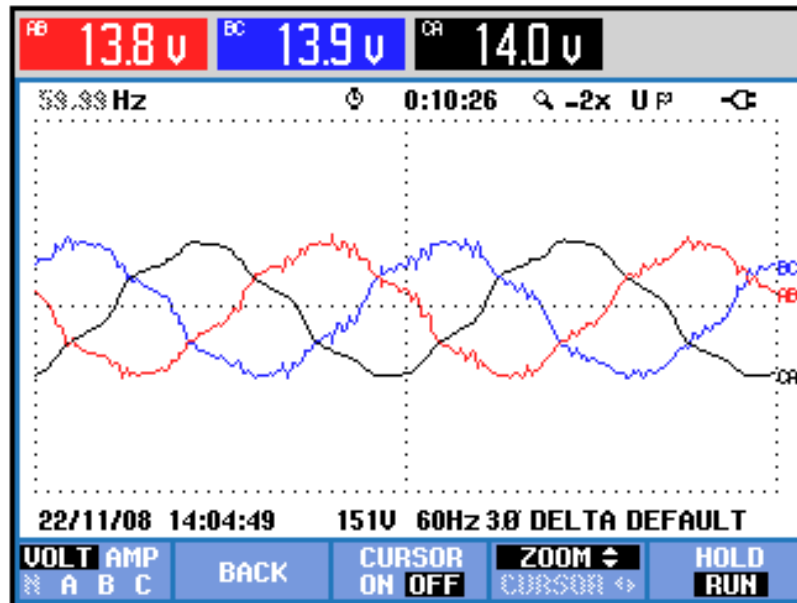


Fig. 4.53 Formas de onda de los voltajes inducidos en el primario del transformador de inyección serie durante un swell sin compensación.

| Voltios/Amperios/Hz | | | |
|--|--------|-------|----------|
| | AB | BC | CA |
| V _{rms} | 13.43 | 13.48 | 13.43 |
| V _{pk} | 20.7 | 20.5 | 20.7 |
| CF | 1.54 | 1.52 | 1.54 |
| Hz | 59.985 | | |
| | A | B | C |
| A _{rms} | 0.1 | 0.2 | 0.0 |
| A _{pk} | 0.1 | 0.2 | 0.1 |
| CF | OL | OL | OL |
| 22/11/08 14:18:23 151V 60Hz 3Ø DELTA DEFAULT | | | |
| VOLTAGE | | TREND | HOLD RUN |

Fig. 4.54 Tabla de voltajes y corrientes inducidos en el primario del transformador de inyección serie durante un swell sin compensación.

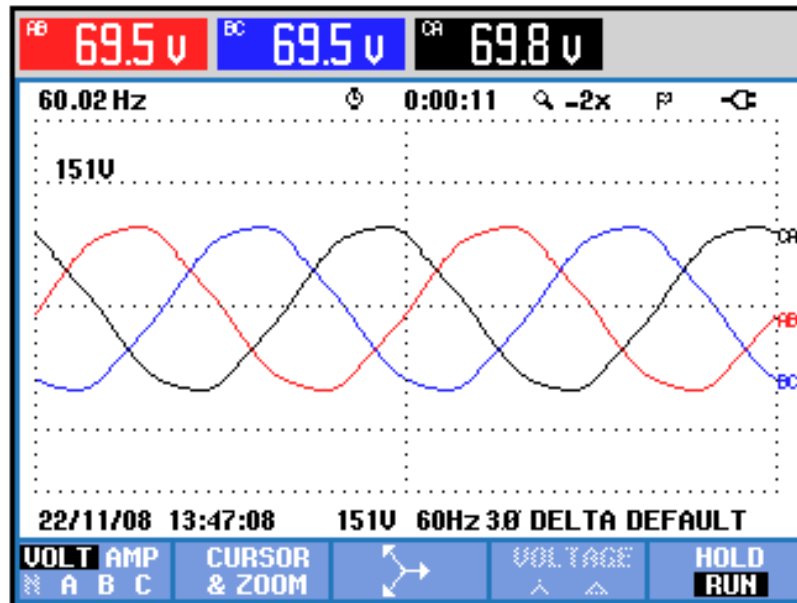


Fig. 4.55 Formas de onda de los voltajes en la carga durante un swell de tensión de 75 Vrms L-L sin compensar.

| Voltios/Amperios/Hz | | | |
|---------------------|--------|-------|-------|
| | AB | BC | CA |
| Vrms | 49.90 | 50.44 | 50.36 |
| Vpk | 74.5 | 74.6 | 75.7 |
| CF | 1.49 | 1.48 | 1.50 |
| Hz | 60.024 | | |
| | A | B | C |
| Arms | 0.3 | 0.3 | 0.3 |
| Apk | 0.5 | 0.5 | 0.5 |
| CF | OL | OL | OL |

Fig. 4.56 Tabla de voltajes y corrientes en la carga durante la restauración de un swell de tensión de 75 Vrms L-L.

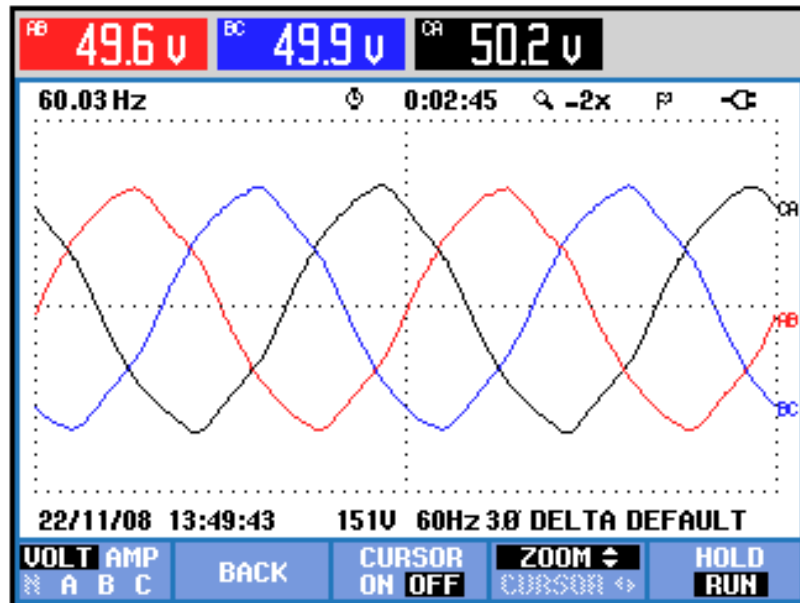


Fig. 4.57 Formas de onda del voltaje trifásico en la carga durante la restauración de un swell de tensión de 75 Vrms L-L.

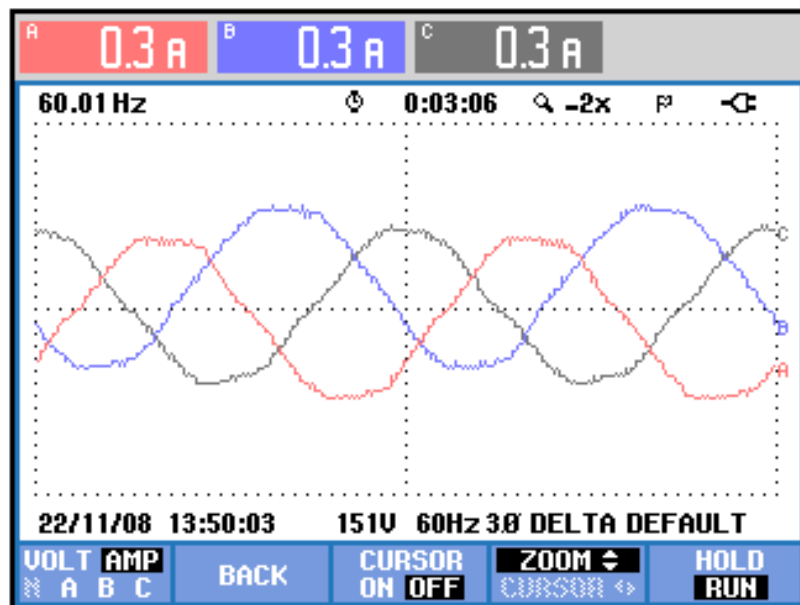


Fig. 4.58 Formas de onda de la corriente en la carga durante la compensación de un swell de tensión de 75 Vrms L-L.

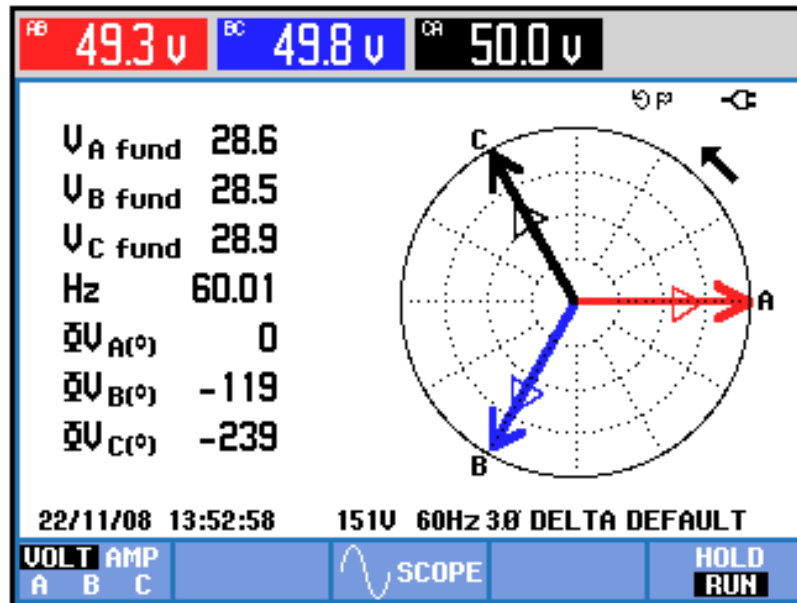


Fig. 4.59 Fasores de voltajes en la carga durante la compensación de un swell de tensión de 75 Vrms L-L.

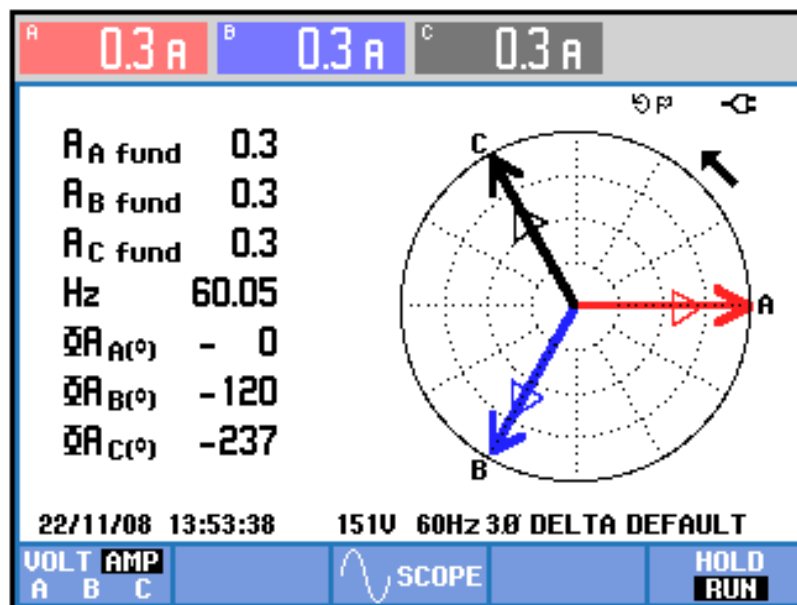


Fig. 4.60 Fasores de corrientes en la carga durante la compensación de un swell de tensión de 75 Vrms L-L.

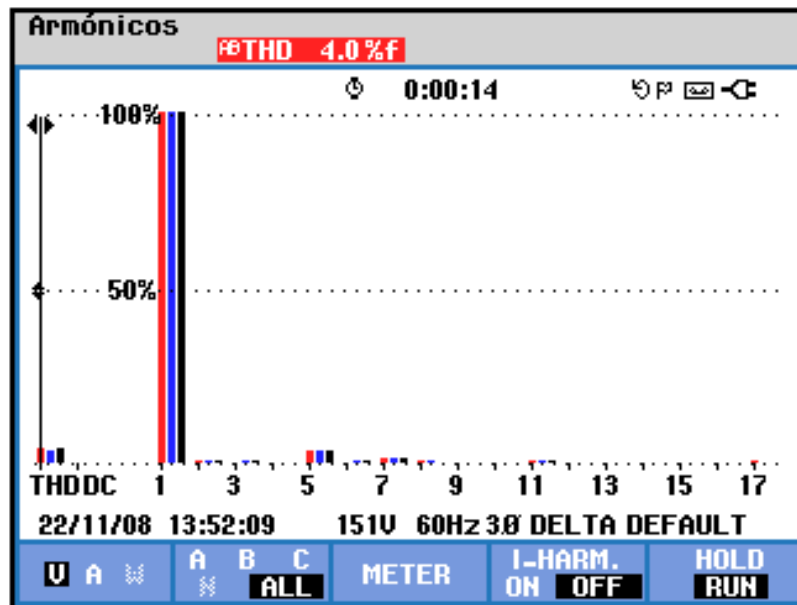


Fig. 4.61 Distorsión Armónica Total de los voltajes en la carga durante la compensación de un swell de tensión de 75 Vrms L-L.

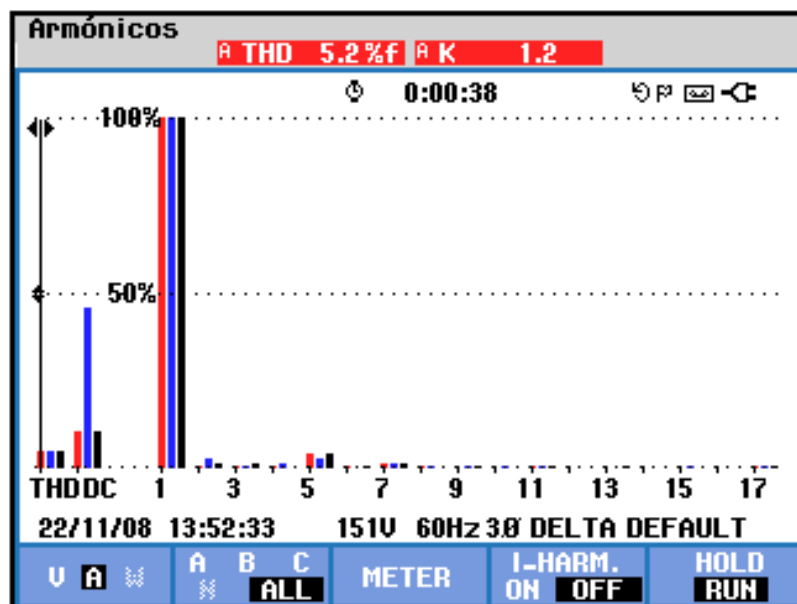


Fig. 4.62 Distorsión Armónica Total de las corrientes en la carga durante la compensación de un swell de tensión de 75 Vrms L-L.

| Voltios/Amperios/Hz | | | |
|--|-----------|-----------|-----------|
| | 3s | | 0:00:11 |
| | AB | BC | CA |
| V _{rms} | 49.44 | 49.84 | 50.07 |
| V _{pk} | 73.8 | 75.0 | 75.4 |
| CF | 1.49 | 1.51 | 1.51 |
| Hz | 60.042 | | |
| | A | B | C |
| A _{rms} | 0.3 | 0.3 | 0.3 |
| A _{pk} | 0.5 | 0.6 | 0.4 |
| CF | OL | OL | OL |
| 22/11/08 13:50:58 151V 60Hz 3Ø DELTA DEFAULT | | | |
| VOLTAGE | | TREND | HOLD RUN |

Fig. 4.63 Tabla de voltajes y corrientes en la carga durante la compensación de un swell de tensión de 75 V_{rms} L-L.

| Potencia y energía | | | |
|--|-----------|-----------|--------------|
| | FULL | | 0:00:03 |
| | A | B | C |
| | | | Total |
| kW | | | 0.02 |
| kVA | | | 0.03 |
| kVAR | | | 0.01 |
| PF | | | 0.94 |
| DPF | | | 0.98 |
| A _{rms} | 0.4 | 0.4 | 0.4 |
| | AB | BC | CA |
| V _{rms} | 49.48 | 49.94 | 50.10 |
| 22/11/08 13:51:35 151V 60Hz 3Ø DELTA DEFAULT | | | |
| VOLTAGE | ENERGY | TREND | HOLD RUN |

Fig. 4.64 Tabla de potencia y energía en la carga durante la compensación de un swell de tensión de 75 V_{rms} L-L.

Cabe anotar que la potencia a la salida del convertidor tanto para la compensación de sags como de swells de tensión es muy baja, alrededor del 0.01 kW. Por tal motivo no se la pudo capturar en el analizador de energía.

OBSERVACIONES Y RECOMENDACIONES

- No utilizar tiempos de muestreo menores a $20\mu\text{s}$ para evitar la sobrecarga del DSP en el procesamiento y adquisición de señales.
- Para que los voltajes de línea se encuentren en el rango de voltaje permitido por el bloque de conversión analógica-digital ADC del DSP fue necesario implementar un módulo de acondicionamiento de señales con transformadores para que estos voltajes puedan ser procesados por el DSP.
- De la misma manera se implementó un módulo de aislamiento con optoacopladores para evitar que voltajes de modo común se propaguen, principalmente al DSP.
- Para obtener un aislamiento entre los circuitos de fuerza y control del Restaurador Dinámico de Tensión, fue necesario alimentar los circuitos con dos fuentes de poder por separado.
- Además fue necesario implementar una conexión a tierra a fin de evitar todo tipo de ruidos e interferencias.
- Se construyó una caja metálica y se la aterrizó para evitar la propagación del ruido del banco de inductores.

CONCLUSIONES

- Es posible obtener los pulsos por modulación mediante la técnica de vector espacial utilizando el TMS320F2812 los cuales dependen de la magnitud de la depresión de tensión de la fuente. Es decir, el ancho de los pulsos cambia en tanto que cambia la magnitud de las señales de error. Por tanto, cuando la señal de error es cero, esto es, cuando no existe ninguna depresión o salto de tensión en la fuente, el inversor no trabaja, aumentando así la eficiencia del DVR. La eficiencia se puede mejorar aun más si se cortocircuitan los terminales del primario cuando esto ocurre.
- La fidelidad del voltaje de salida del DVR depende de la precisión y del voltaje modulado por ancho de pulso y del sistema de control que adoptamos.
- Debido a las caídas de voltaje presentes en las resistencias series del transformador y del filtro LC, el voltaje serie de compensación necesario para mantener el voltaje en la carga es menor para el control de lazo abierto.
- Mediante la implementación de ese esquema de control obtenemos una forma de onda AC con baja distorsión armónica total (THD=4%) correspondiente a los voltajes a la salida del convertidor y en la carga de acuerdo con las normas de calidad permitidas (THD<5%). Además obtenemos una buena característica de respuesta dinámica ante los disturbios en la fuente, sean depresiones o saltos de tensión.

PROYECTO FUTURO

- El Restaurador Dinámico de Voltaje que implementamos fue simplificado de manera que únicamente se limite a inyectar potencia activa suministrada por la batería de 96 voltios DC, en caso de presentarse una depresión de tensión en la fuente y de esta manera compensar dicha caída de tensión en una carga resistiva pura y balanceada. Tomando en cuenta lo anteriormente expuesto, en una próxima etapa se contempla la compensación de voltaje en una carga con factor de potencia distinto a la unidad mediante la inyección de potencia activa y reactiva para saltos de tensión, parpadeos de tensión y distorsiones armónicas en general. Además se prevé la implementación del control en lazo cerrado.

BIBLIOGRAFÍA

- [1] H. Bronceado, “Uma proposta de nomenclatura nacional de termos e definições associados a qualidade da energia elétrica”. - II seminário brasileiro sobre qualidade da energia eléctrica 1997.
- [2] S. Ramírez, E. Cano, “Calidad del Servicio de Energía Eléctrica”, Universidad Nacional de Colombia, 1era ed., Junio 2003.
- [3] IEEE 1159-1995 “Recommended Practice on Monitoring Electric Power Quality”.
- [4] R. C. Dugan, M. F. McGranaghan, S. Santoso, H. W. Beaty, “Electrical Power Systems Quality”, 2nd. Edition.
- [5] D. Rodrigues Da Costa Jr., “Desenvolvimento e implementação em DSP do controle de um restaurador dinâmico de tensão – DVR”, Rio de Janeiro, Oct. 2003.
- [6] A. Emadi, A. Nasiri, S. Bekiarov, “Fuentes de poder ininterrumpidas y filtros activos”, CRC Press, 2005.
- [7] P. Daehler, R. Affolter, “Requirements and Solutions for Dynamic Voltage Restorer, A Case Study”, Singapore, Power Winter Meeting 2000.
- [8] K. S. Suresh Kumar, “Dynamic Voltage Restorers (DVR) and their control”, en sitio web <http://sureshks.netfirms.com/article/dvr/dvr.htm>
- [9] C. Zhan, V. Ramachandaramurthy, A. Arulampalam, C. Fitzer, S. Kromlidis, M. Barnes, N. Jenkins, “Dynamic Voltage Restorer Based on Voltage-

- Space-Vector PWM Control”, IEEE Trans. Ind. Applicat., vol. 37, no. 6, Nov./Dec. 2001.
- [10] S. Ahn, J. Jardini, M. Masuda, F. de Toledo Silva, L. Matakas Jr., W. Komatsu, M. Galassi, J. de Camargo, Eric Zanetti, F. Ortiz, “Dispositivo Restaurador da Tensão com Funções de Compensação de Reativos e Filtro Ativo de Harmônicos”, Anais do II CITINEL 2003, pp. 885-890.
- [11] M. Van Lumig, “Voltage dips at an automobile manufacturer”, Power Quality Case Studies, Leonardo Energy, January 2008, en sitio web www.leonardo-energy.org
- [12] P. Perani, R. E. Brown, “Fiabilidad de la distribución de la energía eléctrica, fundamental para las plantas de fabricación de microprocesadores”, Revista ABB, Marzo 2002, en sitio web <http://library.abb.com>
- [13] D. Fa, G. Jun, D. Xianzhong, “New Concepts of dynamic voltage restoration for three-phase distribution systems”, in Proc. IEEE-PES Summer Meeting 2000, vol. 3, pp. 1427-1432.
- [14] N. Mohan, T. Undeland, W. Robbins, “Power Electronics, Converters, Applications and Design”, 2nd ed. John Wiley and Sons, Inc.
- [15] R. Ayyanar, “Average (CCA), large signal model of dc-dc converters”, Lecture 9, EEE 498/591.
- [16] R. Ayyanar, “Small-signal models of dc-dc converters”, Lecture 11, EEE 498/591.

- [17] S. Seguí, F. Gimeno, R. Masot, S. Orts, "Control Vectorial de Inversores Trifásicos/1", Revista Española de Electrónica, ISSN 0482-6396, N° 582, 2003 , págs. 66-72.
- [18] R. Ayyanar, "Control of three phase Converters", EEE 598.
- [19] M. Vilathgamuwa, A. Ranjith, S. Choi, "Performance Improvement of the Dynamic Voltage Restorer With Close-Loop Load Voltage and Current-Mode Control", IEEE Trans. on Power Electronics, vol. 17, no. 5, Sept. 2002.
- [20] "Micrometals Application Notes", en sitio web www.micrometals.com
- [21] S. Smith, "The Scientist and Engineer's Guide to Digital Signal Processing", 2nd ed. California Technical Publishing, San Diego California, en sitio web www.dspguide.com
- [22] J. Salazar, "Procesadores digitales de señal (DSP): Arquitecturas y criterios de selección", en sitio web arantxa.ii.uam.es/~taao1/teoria/tema1/pdf/Procesadores_dig.pdf
- [23] Nyquist-Shannon, "Teorema del muestreo", en sitio web www.gii.upv.es/personal/gbenet/tim/treballs/treballs%202005-06/treball%20j.buhiques/documentacio%20adicional/TMuestreo.doc
- [24] Texas Instruments, "Getting Started with TMS320C28x Digital Signal Controllers" en sitio web <http://www-s.ti.com/sc/techlit/spraam0.pdf>
- [25] P. Boonchiam, M. Mithulanathan, "Understanding of Dynamic Voltage Restorers Through MATLAB Simulation", Thammasat Int. J. Sc. Tech., vol. 11, no. 3, Jul./Sept. 2006.

- [26] A. Ramasamy, V. Ramachandaramurthy, R. Iyer, L. Liu, "Control of Dynamic Voltage Restorer using TMS320F2812", 9th Inter. Conf. Electrical Power Quality and utilisation, Barcelona 9-11 Oct. 2007.

ANEXOS

ANEXO A

Plan de actividades

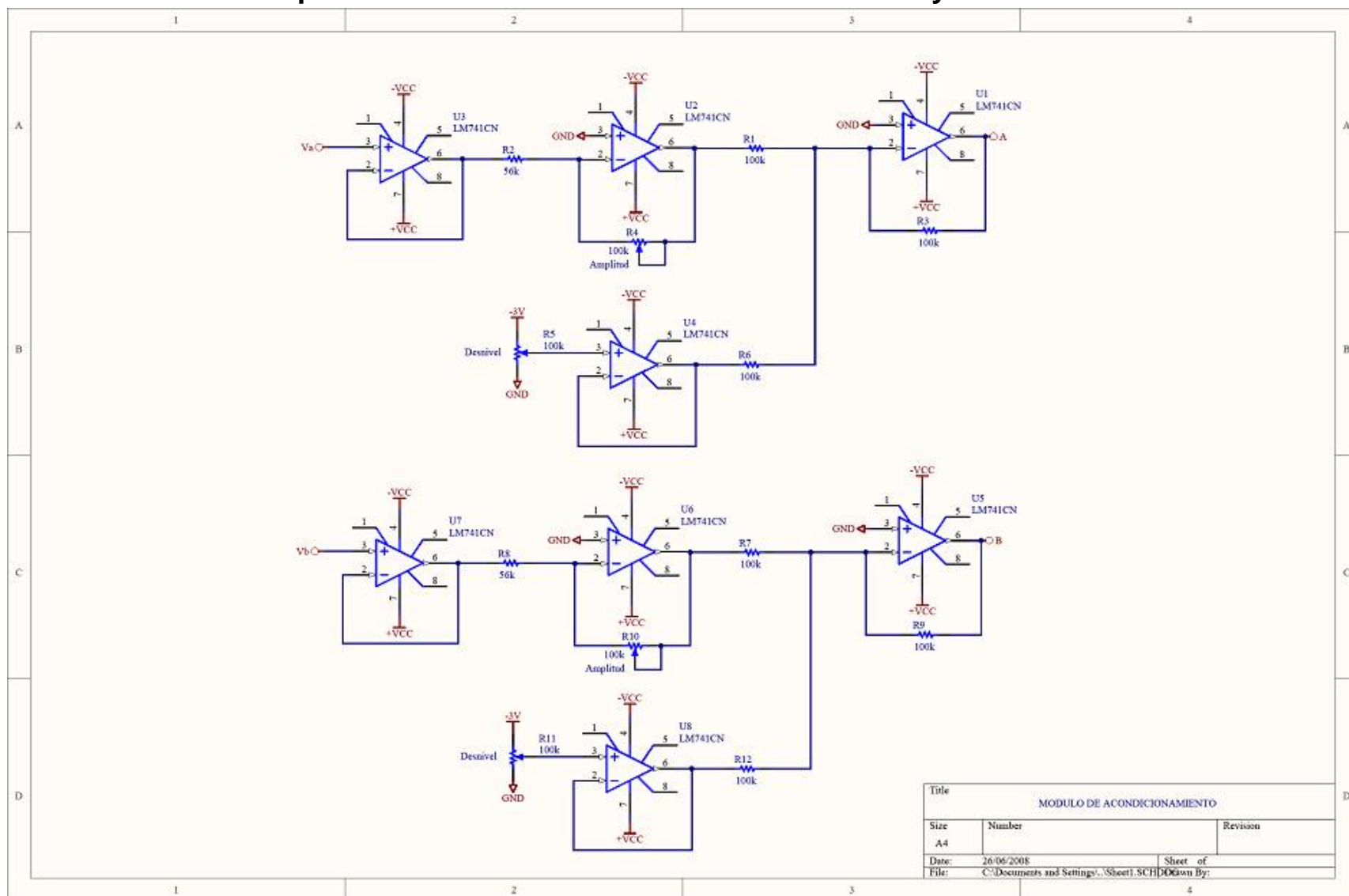
CRONOGRAMA DE ACTIVIDADES PARA LA IMPLEMENTACIÓN DEL PROYECTO DE TESIS

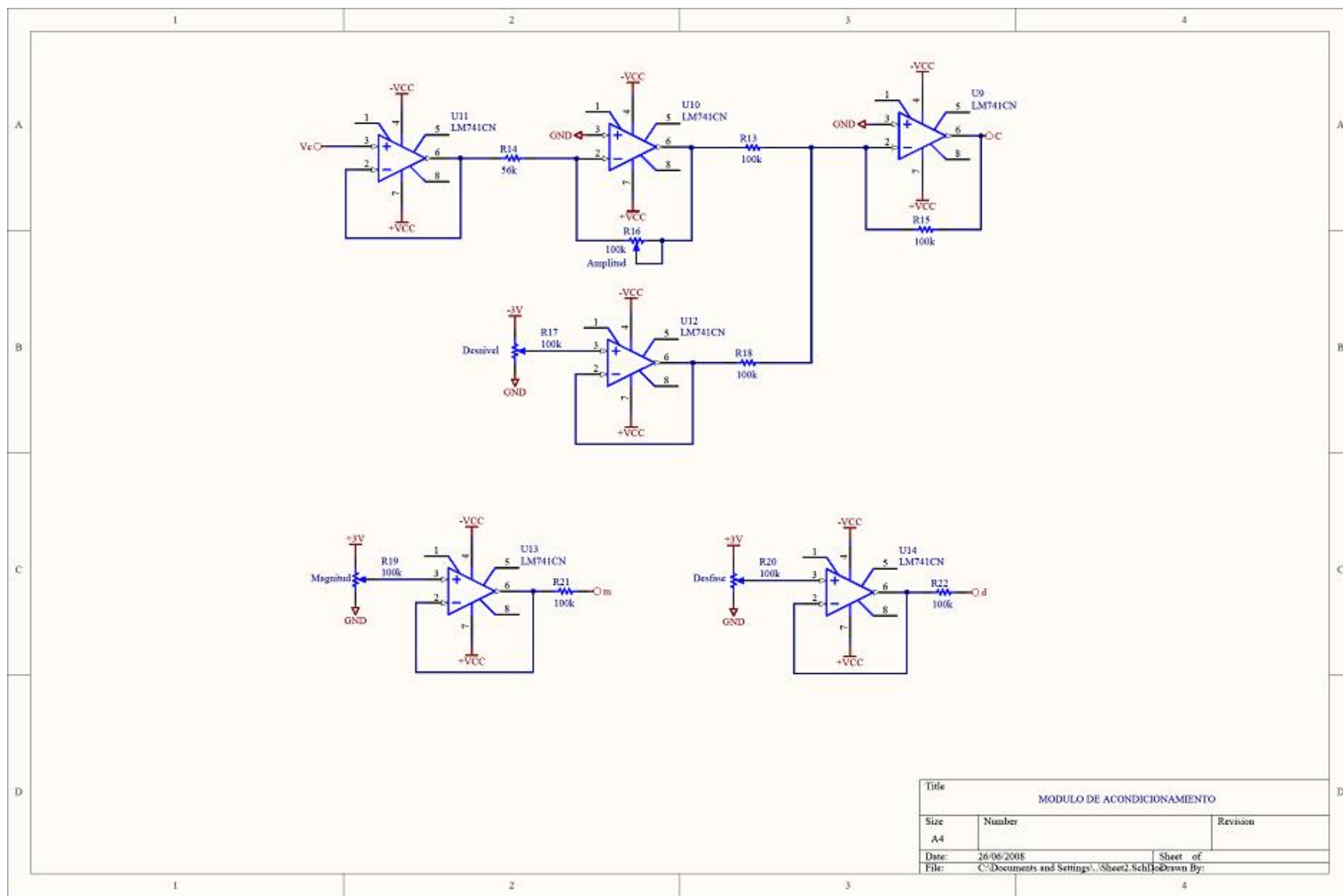
| OBJETIVOS | ACTIVIDADES | ESTRATEGIAS | PERÍODO | RECURSO |
|---|---|--|--------------------------------|--|
| IMPLEMENTACIÓN DE LAS TARJETAS DE INTERFAZ CONTROL-FUERZA | Diseño de los circuitos interfaz Control - Fuerza. | Diseño de la tarjeta mediante PROTEL. | 14-12-2007 al 10-02-2008 | Material (Laboratorio de Electrónica A) Tecnológico (Software PROTEL DXP y Matlab/Simulink) |
| | Adquisición de componentes. | Selección de los elementos adecuados en el mercado local y en el exterior. | | |
| | Fabricación de los circuitos impresos. | Impresión de tarjetas. | | |
| | Ensamble de los componentes en la tarjeta. | Técnica de soldadura. | | |
| | Pruebas de circuitos impresos. | Utilización del DSP para generar señal PWM junto con bloques de Simulink. | | |
| IMPLEMENTACIÓN DE SIMULACIONES DEL CONVERTIDOR TRIFÁSICO PWM | Calibración de la etapa de adquisición de señales del convertidor. | Ajustes en los elementos del diseño original para ajuste de adquisición de señales. | 11-02-2008 al 20-04-2008 | Material (Laboratorio de Electrónica A) Tecnológico (Software PROTEL DXP y Matlab/Simulink) |
| | Pruebas de convertidor trifásico operando como inversor. | Utilización de bloques de Simulink. | | |
| | Diseño de simulaciones mediante Target for TI C2000. | Utilización de bloques de operaciones matemáticas y bloques de transformadas. | | |
| | Implementación de la simulación en el convertidor trifásico operando como inversor. | Control de la magnitud y desfase utilizando bloque de transformada de Park. | | |
| | Pruebas de las señales que ingresan al DSP | Comprobación de pérdidas en la integridad de señales. | | |
| IMPLEMENTACIÓN DE NUEVO CIRCUITO PARA ADQUISICIÓN DE SEÑALES TRIFÁSICAS | Diseño de nuevo circuito para adquisición de señales trifásicas. | Simulación del nuevo sistema mediante la utilización de bloques de Simulink y Texas Instruments. | 21-04-2008 al 30-07-2008 | Material (Laboratorio de Maquinaria Eléctrica) Tecnológico (Software Matlab/Simulink) |
| | Implementación del nuevo sistema de adquisición de señales. | | | |
| | Pruebas en el convertidor variando el programa del DSP. | | | |
| | Pruebas de bloques TI C2000 simulando problemas de armónicos. | | | |
| | Elaboración de la Tesis.. | Documentación y desarrollo de la tesis. | | |
| IMPLEMENTACIÓN FINAL DEL SISTEMA RESTAURADOR DINÁMICO DE TENSIÓN Y FINALIZACIÓN DE TESIS | Ensamble de las tarjetas. | Técnica de soldadura. | 01-08-2008 al 31-10-2008 | Material (Laboratorio de Maquinaria Eléctrica) |
| | Elaboración y finalización de la Tesis. | Documentación y desarrollo de la tesis. | | |
| | Pruebas de operación finales. | Comprobación de la respuesta del DVR ante depresiones y saltos de tensión. | | |

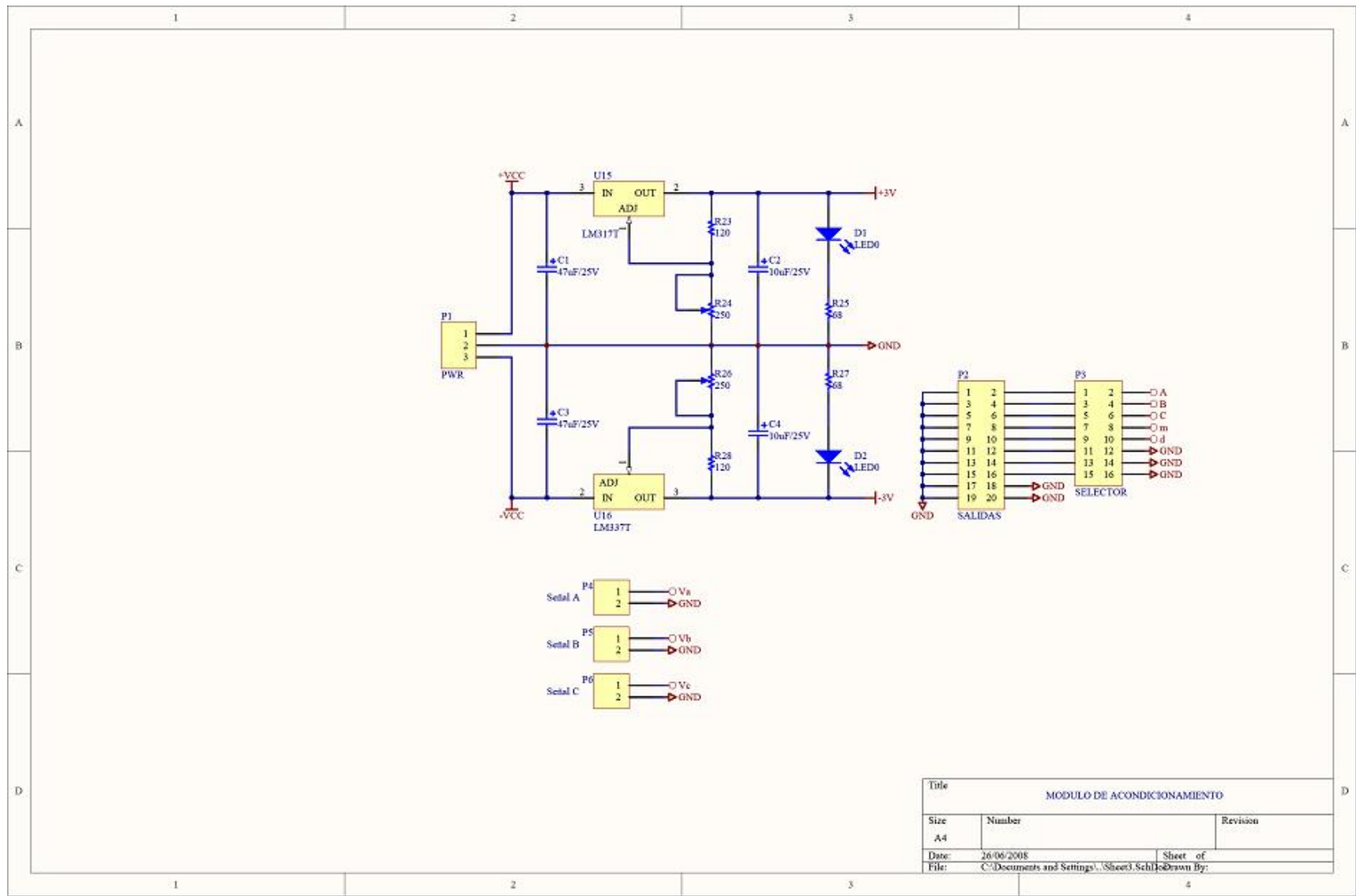
ANEXO B

Esquemáticos

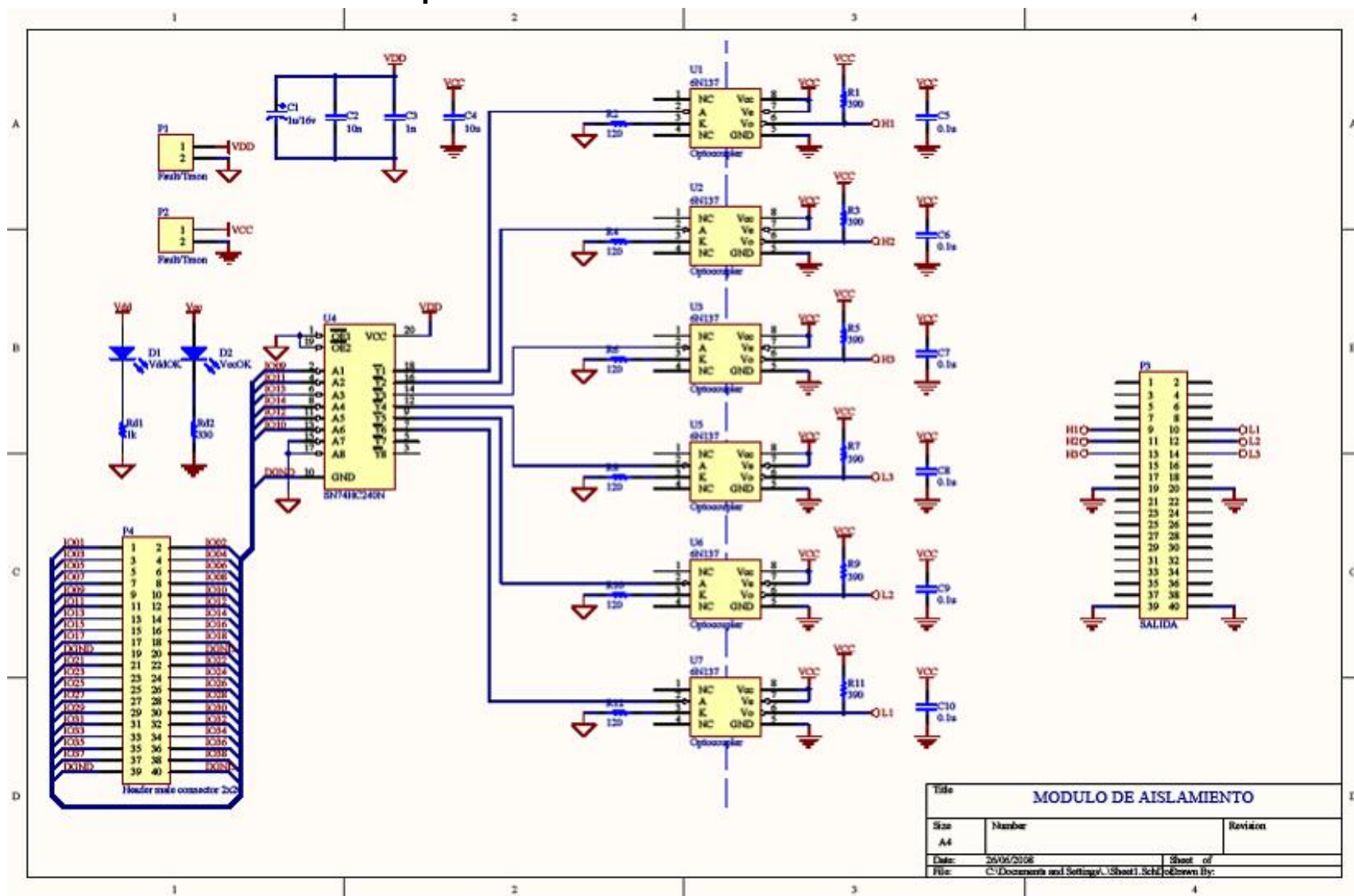
Esquemático del Módulo de Acondicionamiento y Control



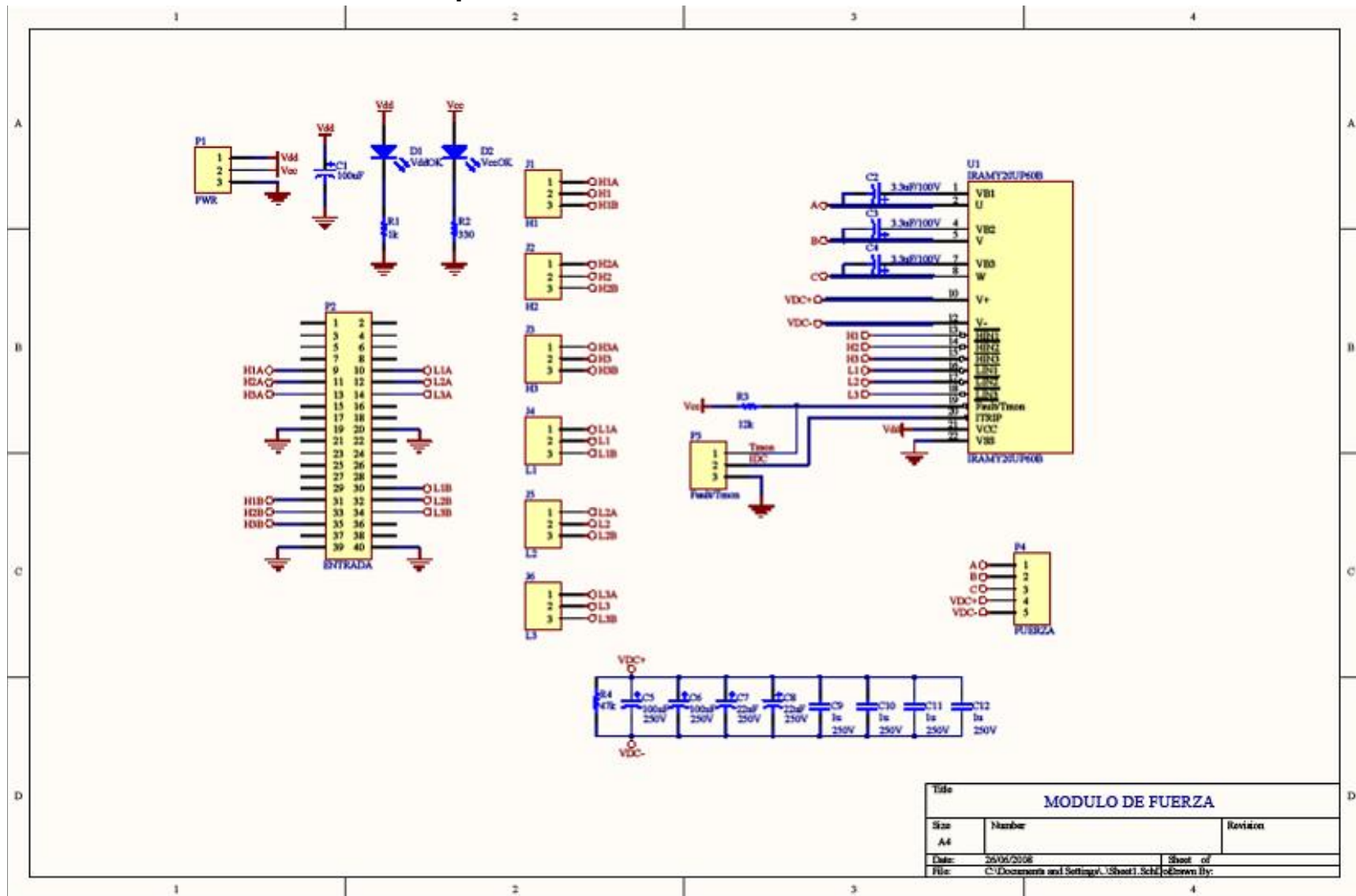




Esquemático del Módulo de Aislamiento

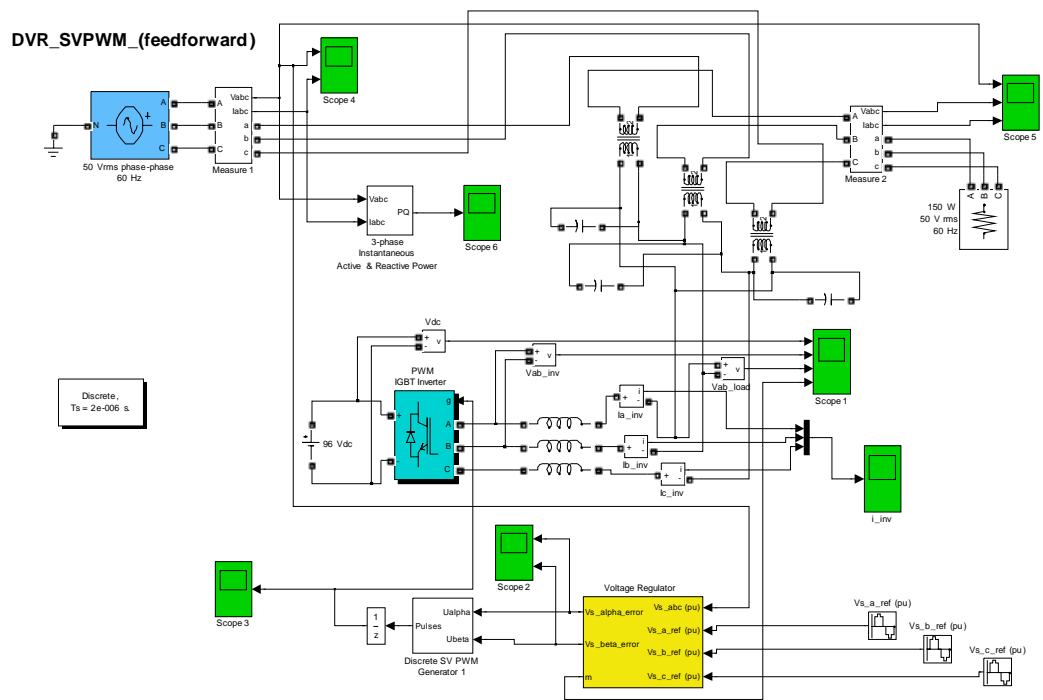


Esquemático del Módulo de Fuerza

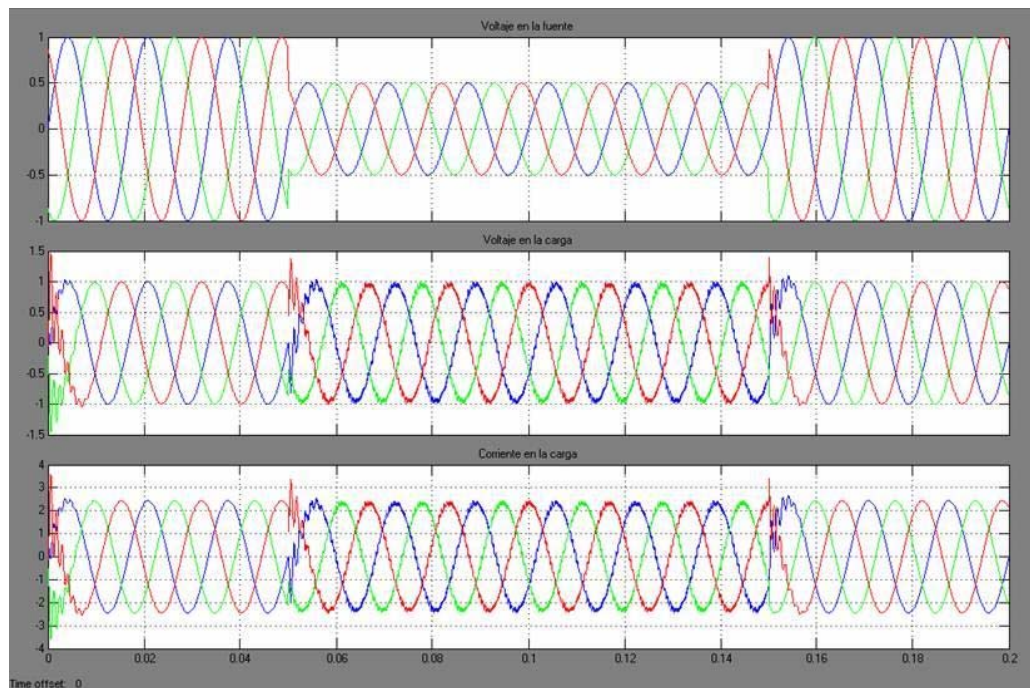


ANEXO C

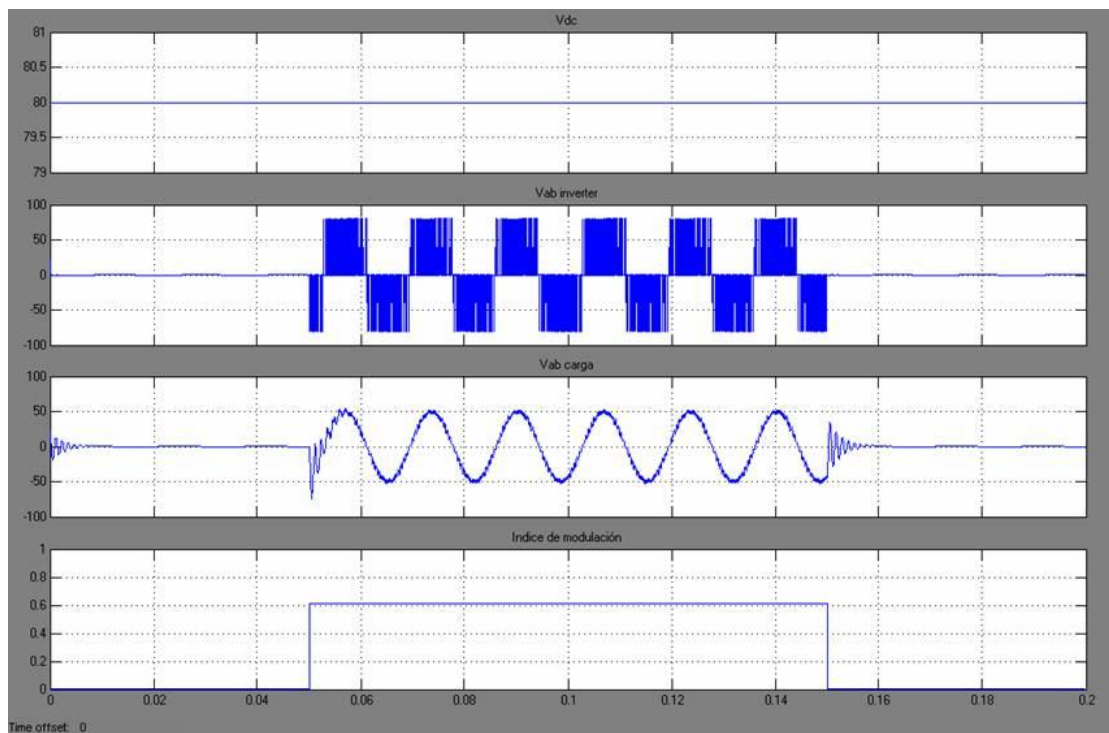
Simulaciones



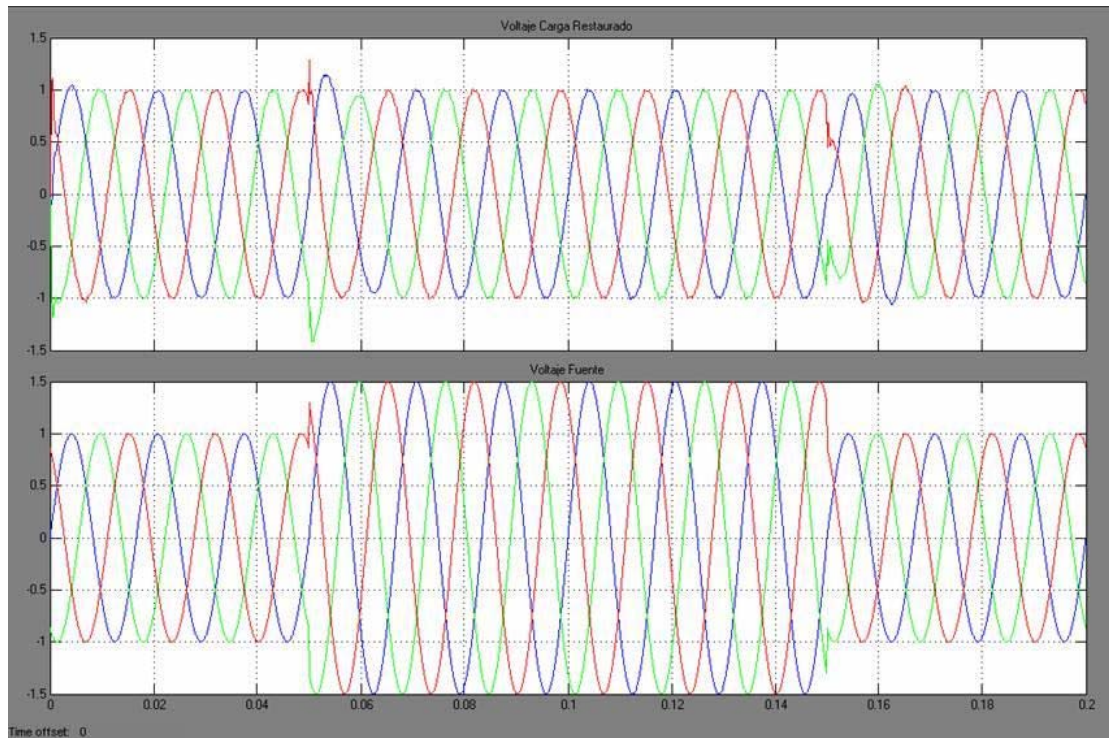
Simulación del circuito del DVR mediante SVPWM en lazo abierto.



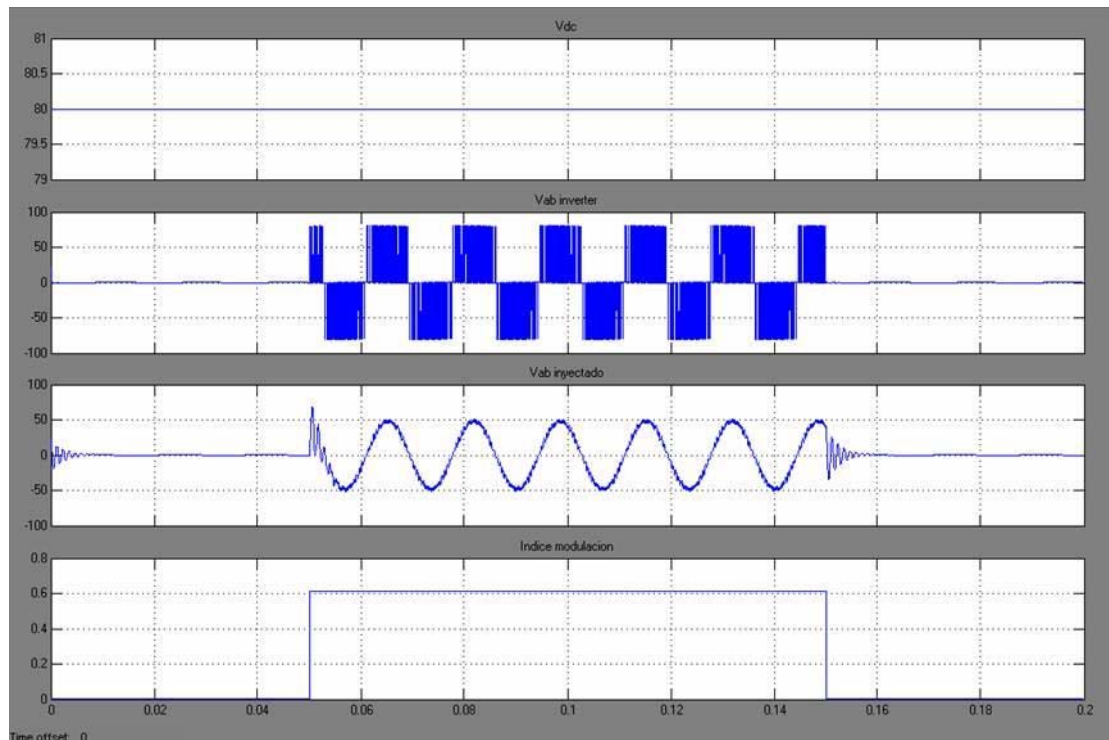
Simulación de la respuesta del DVR ante un sag de tensión del 50%.



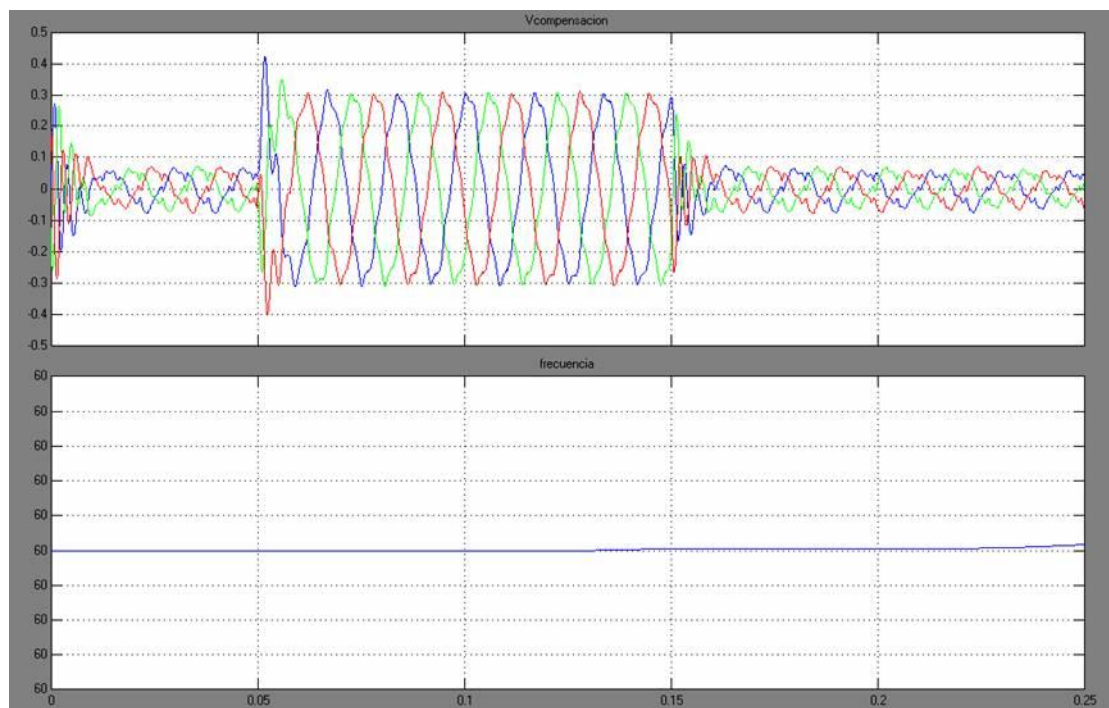
Voltaje a la salida del convertidor entre las fases A y B y voltaje de la carga



Simulación de la respuesta del DVR ante un swell de tensión del 150%



Voltaje a la salida del convertidor entre las fases A y B y voltaje en la carga



Voltaje de compensación en el secundario del transformador de inyección.

ANEXO D

Hojas de especificaciones

Especificación del Módulo IRAMY20UP60B

PD-96955 Rev.C

International
IR Rectifier

IRAMY20UP60B
iMOTION™ Series

20A, 600V

with Internal Shunt Resistor

Integrated Power Hybrid IC for
Appliance Motor Drive Applications.

Description

International Rectifier's IRAMY20UP60B is a 20A, 600V Integrated Power Hybrid IC with Internal Shunt Resistor for Appliance Motor Drives applications such as air conditioning systems and compressor drivers as well as for light industrial application. IR's technology offers an extremely compact, high performance AC motor-driver in a single isolated package to simplify design.

This advanced HIC is a combination of IR's low $V_{CE(on)}$ Non Punch-Through IGBT technology and the industry benchmark 3-Phase high voltage, high speed driver in a fully isolated thermally enhanced package.

A built-in temperature monitor and over-current and over-temperature protections, along with the short-circuit rated IGBTs and integrated under-voltage lockout function, deliver high level of protection and fail-safe operation. Using a newly developed single in line package (SiP3) with heatspreader for the power die along with full transfer mold structure minimizes PCB space and resolves isolation problems to heatsink. UL certified.

Features

- Integrated Gate Drivers
- Temperature Monitor and Protection
- Overcurrent shutdown
- Fully Isolated Package
- Low VCE (on) Non Punch Through IGBT Technology.
- Undervoltage lockout for all channels
- Matched propagation delay for all channels
- 5V Schmitt-triggered input logic
- Cross-conduction prevention logic
- Lower di/dt gate driver for better noise immunity
- Motor Power range 0.75~2.2kW / 85~253 Vac
- Isolation 2000V_{RMS} min
- UL Certificate Number: E252584

Absolute Maximum Ratings



| Parameter | Description | Value | Units |
|-------------------------------|---|-------------|------------------|
| V_{CES} / V_{RRM} | IGBT/Diode Blocking Voltage | 600 | V |
| V^+ | Positive Bus Input Voltage | 450 | |
| $I_O @ T_C=25^\circ\text{C}$ | RMS Phase Current (Note 1) | 20 | A |
| $I_O @ T_C=100^\circ\text{C}$ | RMS Phase Current (Note 1) | 10 | |
| I_{O1} | Pulsed RMS Phase Current (Note 2) | 40 | |
| F_{PWM} | PWM Carrier Frequency | 20 | kHz |
| P_D | Power dissipation per IGBT @ $T_C = 25^\circ\text{C}$ | 68 | W |
| V_{ISO} | Isolation Voltage (1min) | 2000 | V _{RMS} |
| T_J (IGBT & Diodes) | Operating Junction temperature Range | -40 to +150 | °C |
| T_J (Driver IC) | Operating Junction temperature Range | -40 to +150 | |
| T | Mounting torque Range (M4 screw) | 0.7 to 1.17 | Nm |

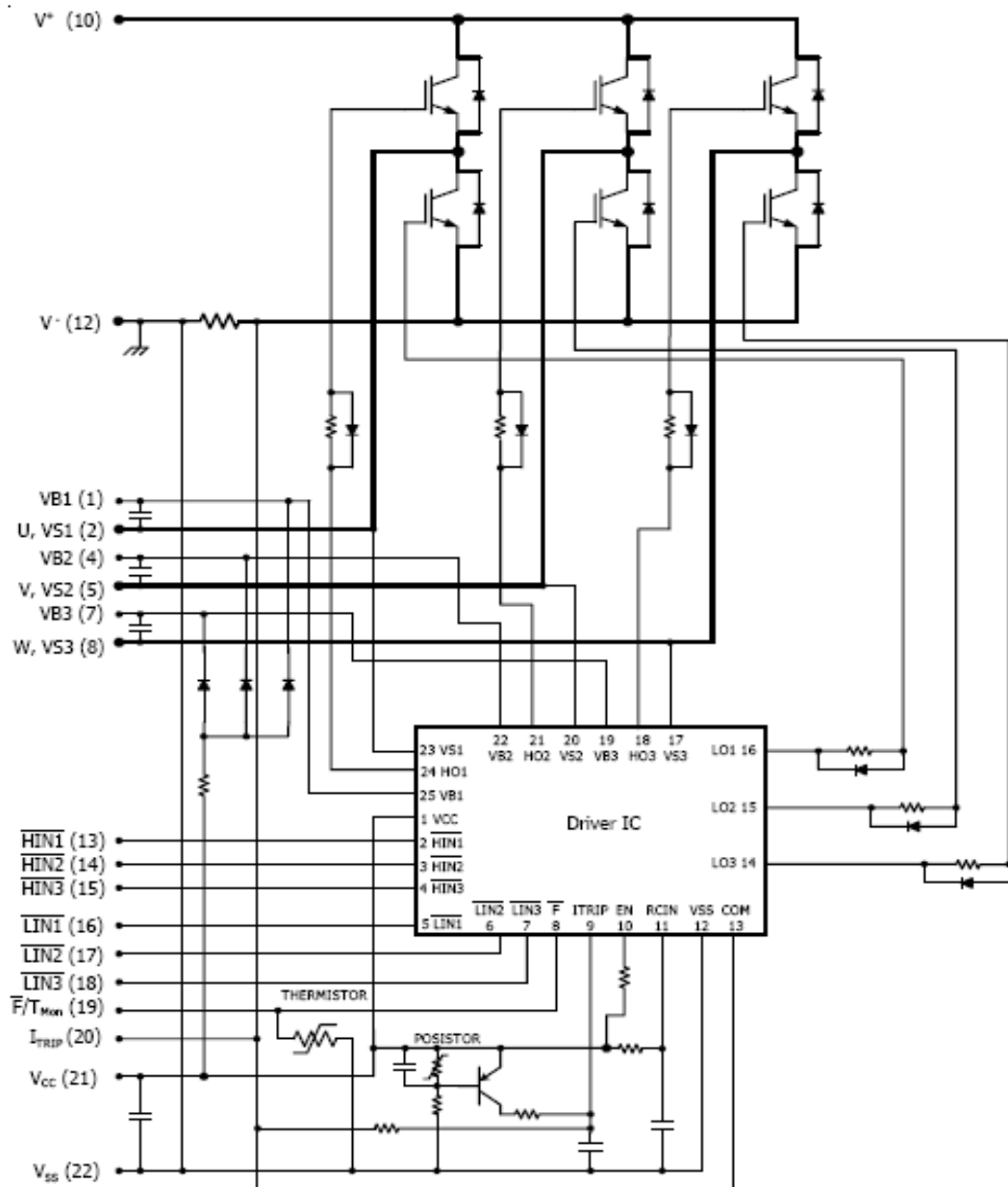
Note 1: Sinusoidal Modulation at $V^+=400\text{V}$, $T_J=150^\circ\text{C}$, $F_{PWM}=20\text{kHz}$, Modulation Depth=0.8, PF=0.6, See Figure 3.

Note 2: $t_p < 100\text{ms}$; $T_C=25^\circ\text{C}$; $F_{PWM}=20\text{kHz}$. Limited by $I_{BUS-TRIP}$ see Table "Inverter Section Electrical Characteristics"

IRAMY20UP60B

International
IGR Rectifier

Internal Electrical Schematic - IRAMY20UP60B



Absolute Maximum Ratings (Continued)All voltages are absolute referenced to COM/I_{TRIP}.

| Symbol | Parameter | Min | Max | Units | Conditions |
|----------------------|--|---------------------------|--|-------|--|
| I _{BOF} | Bootstrap Diode Peak Forward Current | --- | 4.5 | A | t _p = 10ms, T _J = 150°C, T _C = 100°C |
| P _{RR Peak} | Bootstrap Resistor Peak Power (Single Pulse) | --- | 25.0 | W | t _p = 100μs, T _C = 100°C ESR / ERJ series |
| V _{SS1,2,3} | High side floating supply offset voltage | V _{BS1,2,3} - 25 | V _{BS1,2,3} + 0.3 | V | |
| V _{BS1,2,3} | High side floating supply voltage | -0.3 | 600 | V | |
| V _{CC} | Low Side and logic fixed supply voltage | -0.3 | 20 | V | |
| V _{IN} | Input voltage LIN, HIN, I _{TRIP} | -0.3 | Lower of (V _{SS} +15V) or V _{CC} +0.3V | V | |

Inverter Section Electrical Characteristics @T_J = 25°C

| Symbol | Parameter | Min | Typ | Max | Units | Conditions |
|-----------------------------------|---|-----|------|------|-------|---|
| V _{(BR)CES} | Collector-to-Emitter Breakdown Voltage | 600 | --- | --- | V | V _{IN} = 5V, I _C = 250μA |
| ΔV _{(BR)CES} / ΔT | Temperature Coeff. Of Breakdown Voltage | --- | 0.3 | --- | V/°C | V _{IN} = 5V, I _C = 1.0mA (25°C - 150°C) |
| V _{CE(ON)} | Collector-to-Emitter Saturation Voltage | --- | 1.75 | 2.15 | V | I _C = 10A, V _{CC} = 15V |
| | | --- | 2.00 | 2.50 | | I _C = 10A, V _{CC} = 15V, T _J = 125°C |
| I _{CES} | Zero Gate Voltage Collector Current | --- | 5 | 80 | μA | V _{IN} = 5V, V* = 600V |
| | | --- | 80 | --- | | V _{IN} = 5V, V* = 600V, T _J = 125°C |
| V _{FM} | Diode Forward Voltage Drop | --- | 1.9 | 2.6 | V | I _C = 10A |
| | | --- | 1.6 | 2.3 | | I _C = 10A, T _J = 125°C |
| V _{BDFM} | Bootstrap Diode Forward Voltage Drop | -- | -- | 1.25 | V | I _F = 1A |
| | | --- | --- | 1.10 | | I _F = 1A, T _J = 125°C |
| R _{BR} | Bootstrap Resistor Value | --- | 22 | --- | Ω | T _J = 25°C |
| ΔR _{BR} /R _{BR} | Bootstrap Resistor Tolerance | --- | --- | ±5 | % | T _J = 25°C |
| I _{BUS_TRIP} | Current Protection Threshold (positive going) | 26 | --- | 34 | A | T _J = -40°C to 125°C See Fig. 2 |

IRAMY20UP60B

Inverter Section Switching Characteristics @ $T_J = 25^\circ\text{C}$

| Symbol | Parameter | Min | Typ | Max | Units | Conditions |
|-----------|-----------------------------------|-------------|-----|------|---------------|---|
| E_{ON} | Turn-On Switching Loss | --- | 320 | 460 | μJ | $I_C = 10\text{A}$, $V^* = 400\text{V}$ $V_{CC} = 15\text{V}$, $L = 2\text{mH}$ Energy losses include "tail" and diode reverse recovery |
| E_{OFF} | Turn-Off Switching Loss | --- | 175 | 225 | | |
| E_{TOT} | Total Switching Loss | --- | 495 | 685 | | |
| E_{REC} | Diode Reverse Recovery energy | | 35 | 70 | | |
| t_{RR} | Diode Reverse Recovery time | --- | 95 | --- | ns | See CT1 |
| E_{ON} | Turn-On Switching Loss | --- | 520 | 680 | μJ | $I_C = 10\text{A}$, $V^* = 400\text{V}$ $V_{CC} = 15\text{V}$, $L = 2\text{mH}$, $T_J = 125^\circ\text{C}$ Energy losses include "tail" and diode reverse recovery |
| E_{OFF} | Turn-off Switching Loss | --- | 305 | 385 | | |
| E_{TOT} | Total Switching Loss | --- | 825 | 1065 | | |
| E_{REC} | Diode Reverse Recovery energy | --- | 50 | 100 | | |
| t_{RR} | Diode Reverse Recovery time | --- | 125 | --- | ns | See CT1 |
| Q_G | Turn-On IGBT Gate Charge | --- | 56 | 84 | nC | $I_C = 15\text{A}$, $V^* = 400\text{V}$, $V_{GE} = 15\text{V}$ |
| RBSOA | Reverse Bias Safe Operating Area | FULL SQUARE | | | | $T_J = 150^\circ\text{C}$, $I_C = 10\text{A}$, $V_F = 600\text{V}$ $V^* = 450\text{V}$ $V_{CC} = +15\text{V}$ to 0V See CT3 |
| SCSOA | Short Circuit Safe Operating Area | 10 | --- | --- | μs | $T_J = 150^\circ\text{C}$, $V_F = 600\text{V}$, $V^* = 360\text{V}$, $V_{CC} = +15\text{V}$ to 0V See CT2 |
| I_{CSC} | Short Circuit Collector Current | --- | 140 | --- | A | $T_J = 150^\circ\text{C}$, $V_F = 600\text{V}$, $t_{SC} < 10\mu\text{s}$ $V^* = 360\text{V}$, $V_{GE} = 15\text{V}$ $V_{CC} = +15\text{V}$ to 0V See CT2 |

Recommended Operating Conditions Driver Function

The Input/Output logic timing diagram is shown in Figure 1. For proper operation the device should be used within the recommended conditions. All voltages are absolute referenced to COM/ITRIP. The V_S offset is tested with all supplies biased at 15V differential (Note 3)

| Symbol | Definition | Min | Max | Units |
|--------------|--|------------|--------------|-------|
| $V_{B1,2,3}$ | High side floating supply voltage | $V_S + 12$ | $V_S + 20$ | V |
| $V_{S1,2,3}$ | High side floating supply offset voltage | Note 4 | 450 | |
| V_{CC} | Low side and logic fixed supply voltage | 12 | 20 | V |
| V_{ITRIP} | I_{TRIP} input voltage | V_{SS} | $V_{SS} + 5$ | |
| V_{IN} | Logic input voltage LIN, HIN | V_{SS} | $V_{SS} + 5$ | V |

Note 3: For more details, see IR21363 data sheet

Note 4: Logic operational for V_S from COM/ITRIP-5V to COM/ITRIP+600V. Logic state held for V_S from COM/ITRIP-5V to COM/ITRIP- V_{BS} .

Especificación del chip DSP TMS320F2812

TMS320F2810, TMS320F2811, TMS320F2812 TMS320C2810, TMS320C2811, TMS320C2812 Digital Signal Processors

Data Manual

Literature Number: SPRS174N
April 2001 – Revised May 2006

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.



2.2 Device Summary

Table 2-1 provides a summary of each device's features.

Table 2-1. Hardware Features†

| FEATURE | F2810 | F2811 | F2812 | C2810 | C2811 | C2812 | |
|--|---|-------------|--|-------------|-------------|--|----------|
| Instruction Cycle (at 150 MHz) | 6.67 ns | 6.67 ns | 6.67 ns | 6.67 ns | 6.67 ns | 6.67 ns | |
| Single-Access RAM (SARAM) (16-bit word) | 18K | 18K | 18K | 18K | 18K | 18K | |
| 3.3-V On-Chip Flash (16-bit word) | 64K | 128K | 128K | — | — | — | |
| On-Chip ROM (16-bit word) | — | — | — | 64K | 128K | 128K | |
| Code Security for On-Chip Flash/SARAM/OTP/ROM | Yes | Yes | Yes | Yes | Yes | Yes | |
| Boot ROM | Yes | Yes | Yes | Yes | Yes | Yes | |
| OTP ROM (1K X 16) | Yes | Yes | Yes | Yes‡ | Yes‡ | Yes‡ | |
| External Memory Interface | — | — | Yes | — | — | Yes | |
| Event Managers A and B (EVA and EVB) | EVA, EVB | EVA, EVB | EVA, EVB | EVA, EVB | EVA, EVB | EVA, EVB | |
| • General-Purpose (GP) Timers | 4 | 4 | 4 | 4 | 4 | 4 | |
| • Compare (CMP)/PWM | 16 | 16 | 16 | 16 | 16 | 16 | |
| • Capture (CAP)/QEP Channels | 6/2 | 6/2 | 6/2 | 6/2 | 6/2 | 6/2 | |
| Watchdog Timer | Yes | Yes | Yes | Yes | Yes | Yes | |
| 12-Bit ADC | Yes | Yes | Yes | Yes | Yes | Yes | |
| • Channels | 16 | 16 | 16 | 16 | 16 | 16 | |
| 32-Bit CPU Timers | 3 | 3 | 3 | 3 | 3 | 3 | |
| SPI | Yes | Yes | Yes | Yes | Yes | Yes | |
| SCIA, SCIB | SCIA, SCIB | SCIA, SCIB | SCIA, SCIB | SCIA, SCIB | SCIA, SCIB | SCIA, SCIB | |
| CAN | Yes | Yes | Yes | Yes | Yes | Yes | |
| McBSP | Yes | Yes | Yes | Yes | Yes | Yes | |
| Digital I/O Pins (Shared) | 56 | 56 | 56 | 56 | 56 | 56 | |
| External Interrupts | 3 | 3 | 3 | 3 | 3 | 3 | |
| Supply Voltage | 1.8-V Core, (150 MHz) 1.9-V Core (150 MHz), 3.3-V I/O | | | | | | |
| Packaging | 128-pin PBK | 128-pin PBK | 179-ball GHH and ZHH 176-pin PGF | 128-pin PBK | 128-pin PBK | 179-ball GHH and ZHH 176-pin PGF | |
| Temperature Options | A: -40°C to 85°C | Yes | Yes | Yes | Yes | Yes | Yes |
| | B: -40°C to 125°C | Yes | Yes | Yes | Yes | Yes | Yes |
| | D: -40°C to 125°C | Yes | Yes | PGF only | Yes | Yes | PGF only |
| Product Status§ | TMS | TMS | TMS | TMS | TMS | TMS | |

† The TMS320F2810, TMS320F2811, TMS320F2812, TMS320C2810, TMS320C2811, TMS320C2812 Digital Signal Processors Silicon Errata (literature number SPRZ193) has been posted on the Texas Instruments (TI) website. It will be updated as needed.

‡ On C281x devices, OTP is replaced by a 1K X 16 block of ROM.

§ See Section 5.1, Device and Development Support Nomenclature for descriptions of device stages.

2.3 Pin Assignments

Figure 2-1 illustrates the ball locations for the 179-ball GHH and ZHH ball grid array (BGA) package. Figure 2-2 shows the pin assignments for the 176-pin PGF low-profile quad flatpack (LQFP) and Figure 2-3 shows the pin assignments for the 126-pin PBK LQFP. Table 2-2 describes the function(s) of each pin.

2.3.1 Terminal Assignments for the GHH Package

See Table 2-2 for a description of each terminal's function(s).

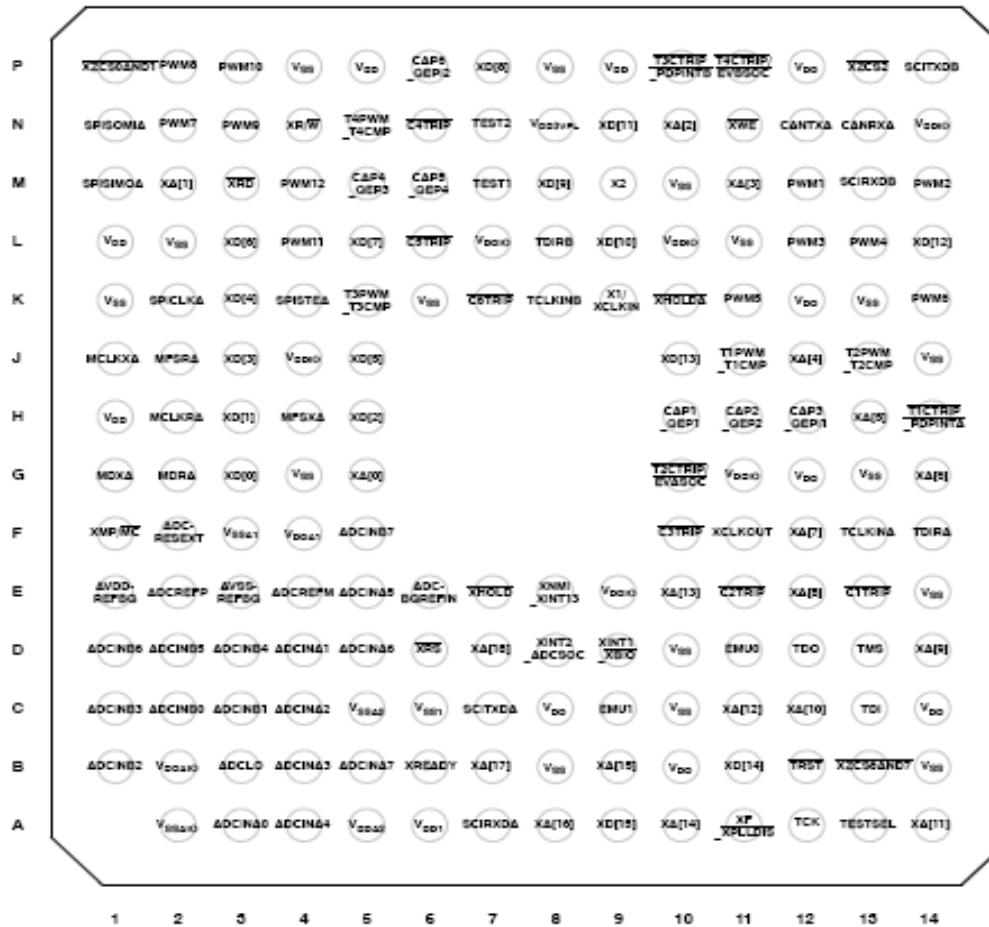


Figure 2-1. TMS320F2812 and TMS320C2812 179-Ball GHH MicroStar BGA™ (Bottom View)

2.3.2 Pin Assignments for the PGF Package

The TMS320F2812 and TMS320C2812 176-pin PGF low-profile quad flatpack (LQFP) pin assignments are shown in Figure 2-2. See Table 2-2 for a description of each pin's function(s).

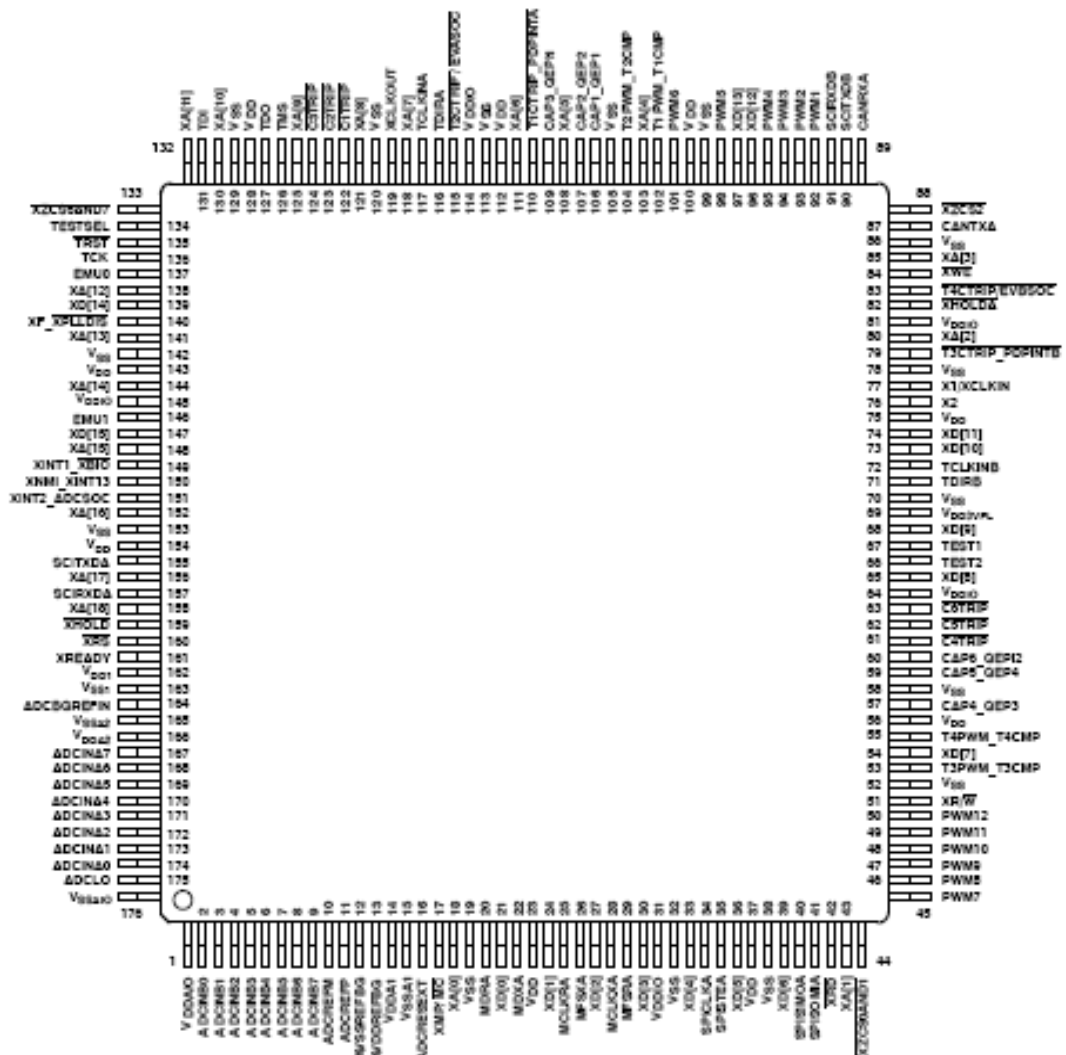


Figure 2-2. TMS320F2812 and TMS320C2812 176-Pin PGF LQFP (Top View)

2.3.3 Pin Assignments for the PBK Package

The TMS320F2810, TMS320F2811, TMS320C2810, and TMS320C2811 128-pin PBK low-profile quad flatpack (LQFP) pin assignments are shown in Figure 2-3. See Table 2-2 for a description of each pin's function(s).

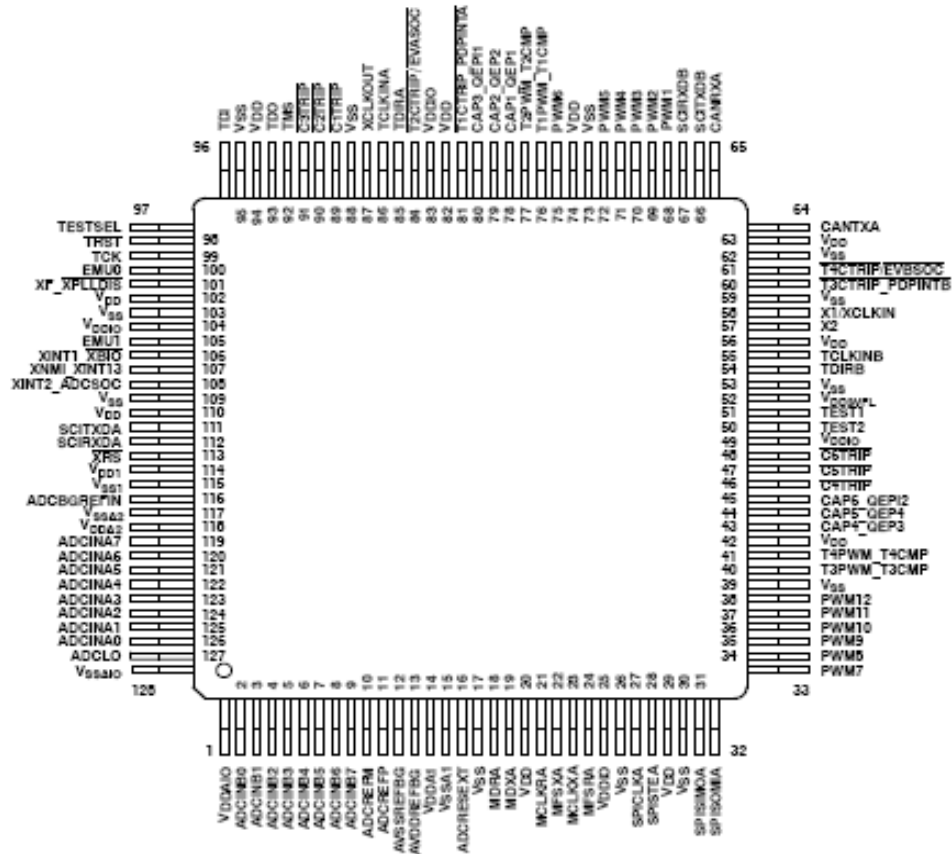


Figure 2-3. TMS320F2810, TMS320F2811, TMS320C2810, and TMS320C2811 128-Pin PBK LQFP (Top View)

3 Functional Overview

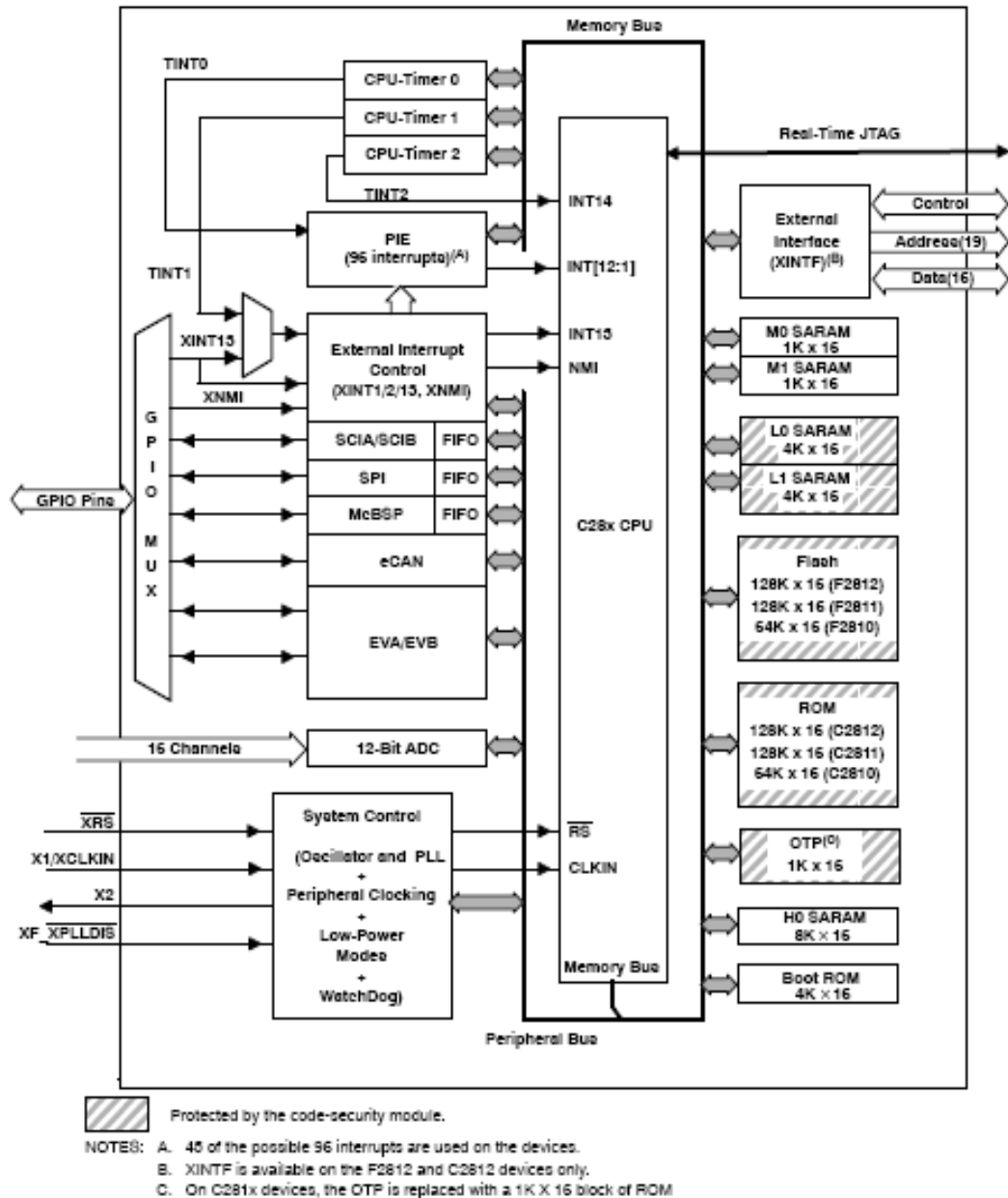
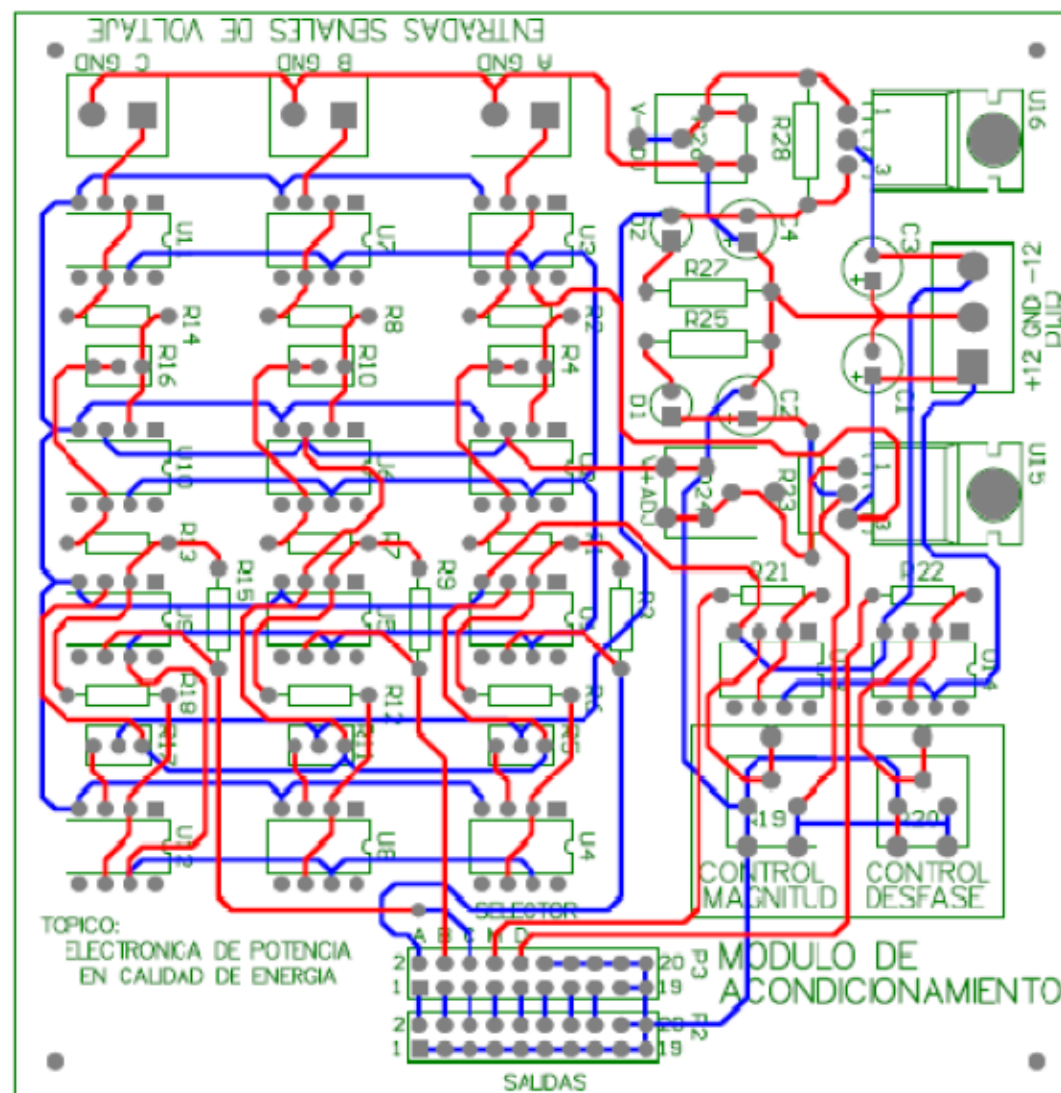


Figure 3-1. Functional Block Diagram

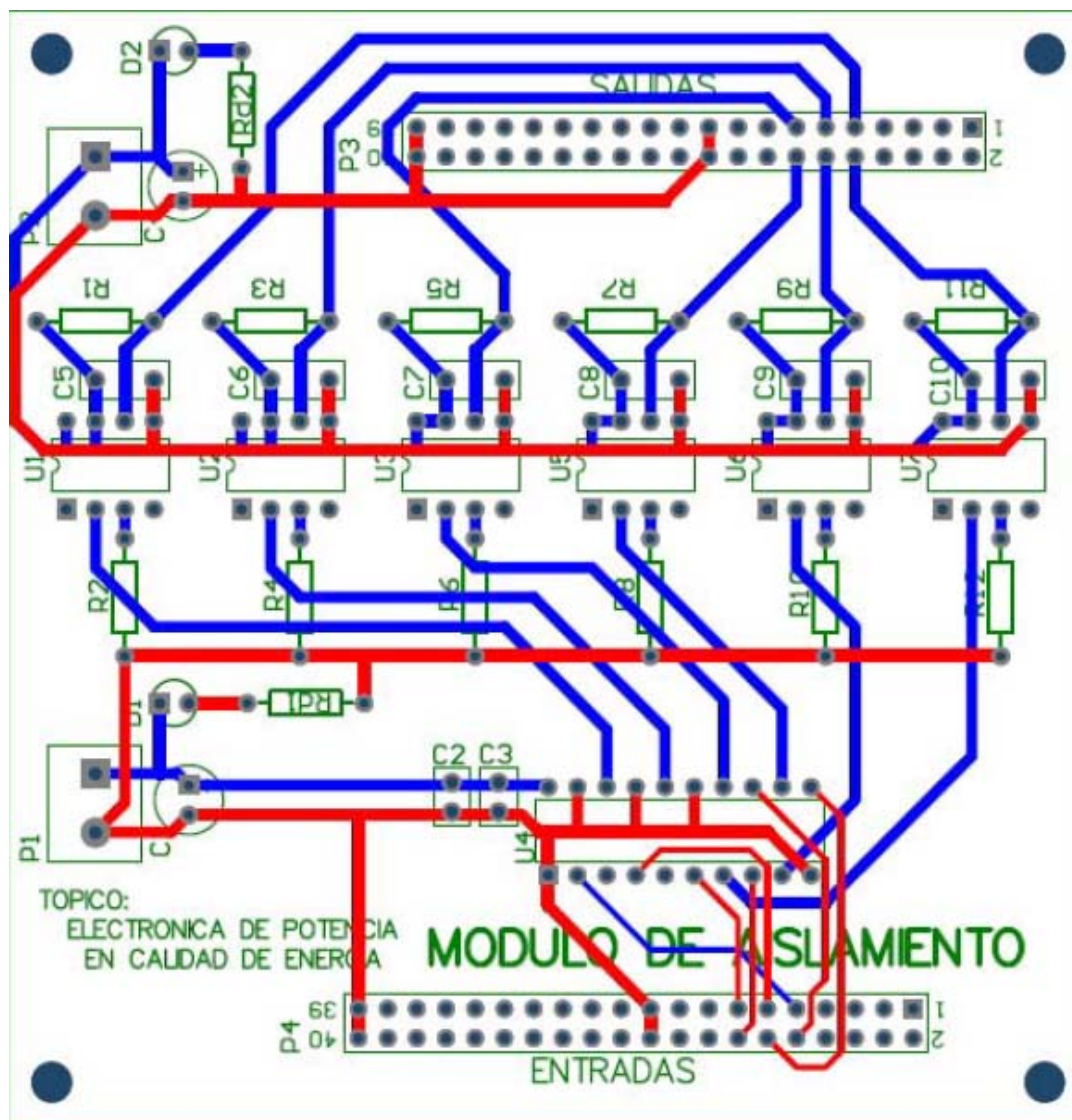
ANEXO E

Impreso de tarjetas

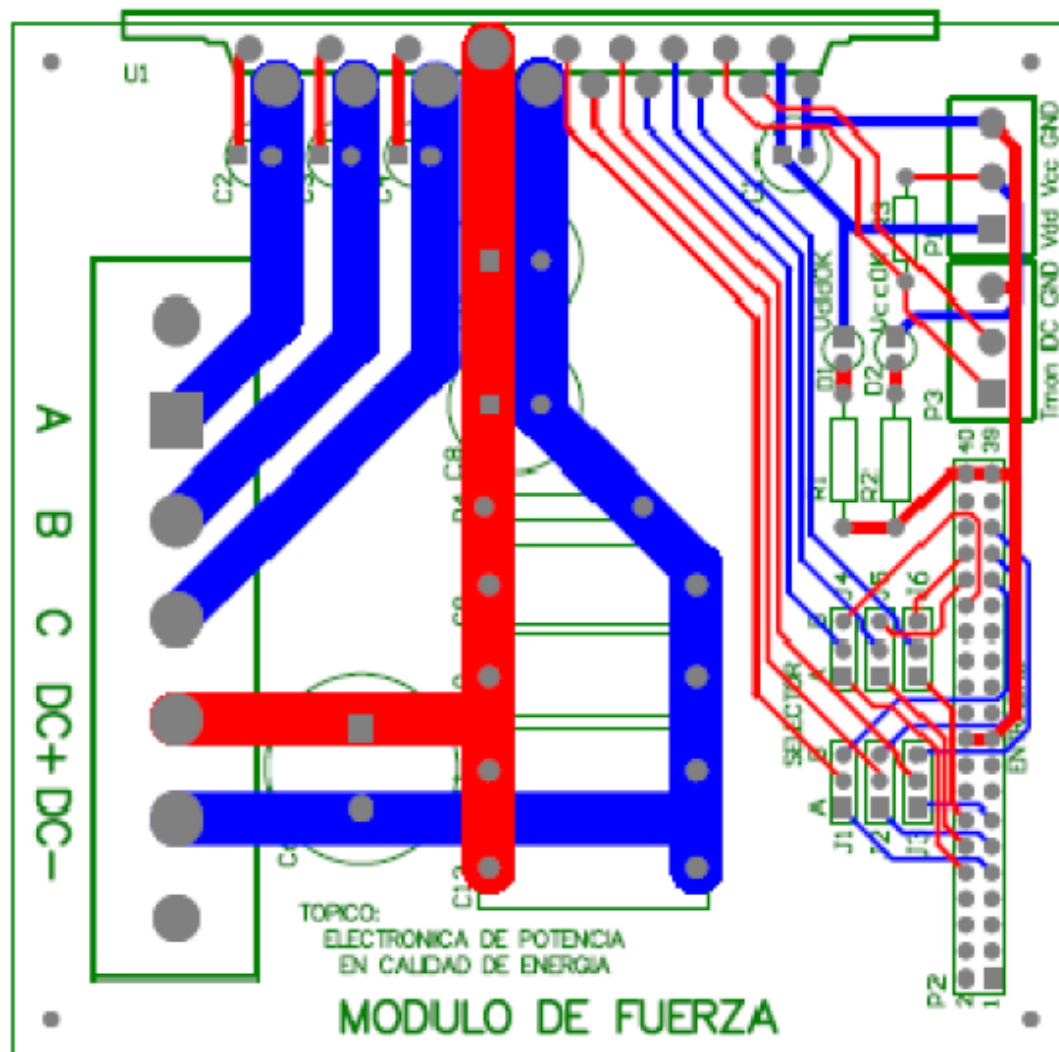
Módulo de Acondicionamiento y Control



Módulo de Aislamiento



Módulo de Fuerza



ANEXO F

Análisis de costos

COTIZACIÓN DE CONVERTIDORES DC - DC

REDUCTOR (BUCK)

| DESCRIPCIÓN | Potencia (W) | CANT. | PRECIO UNIT. USD. | PRECIO TOTAL USD. |
|----------------------|--------------|-------|-------------------|-------------------|
| Resistencia | 0.25 | 10 | 0.05 | 0.50 |
| Mosfet IRF90 | 30 | 1 | 0.90 | 0.90 |
| Mosfet Driver IR2011 | 20 | 1 | 2.00 | 2.00 |
| Mosfet IRF9530 | 100 | 1 | 0.80 | 0.80 |
| LM319 | 1 | 1 | 2.00 | 2.00 |
| Diodo SF24 | 1000 | 1 | 2.00 | 2.00 |
| Tarjeta impresa | --- | 1 | 7.00 | 7.00 |
| TOTAL | | | | 15.2 |

ELEVADOR (BOOST)

| DESCRIPCIÓN | Potencia (W) | CANT. | PRECIO UNIT. USD. | PRECIO TOTAL USD. |
|-------------------------|--------------|-------|-------------------|-------------------|
| Resistencia | 0.25 | 10 | 0.05 | 0.50 |
| Mosfet Driver IR2011 | 20 | 1 | 2.00 | 2.00 |
| Rectificador | 5 | 1 | 0.40 | 0.40 |
| LM319 | 1 | 1 | 2.00 | 2.00 |
| Transformador 120/9 VAC | 20 | 1 | 7.00 | 7.00 |
| Mosfet IRFZ44N | 30 | 1 | 0.90 | 0.90 |
| Tarjeta impresa | --- | 1 | 7.00 | 7.00 |
| TOTAL | | | | 19.80 |

MÓDULO DE ACONDICIONAMIENTO

| DESCRIPCIÓN | CANT. | PRECIO UNIT. USD. | PRECIO TOTAL USD. |
|---|-------|----------------------|----------------------|
| Bornera PCB bloque de dos terminales | 3 | 0,40 | 1,20 |
| Capacitor electrolítico 10uF – 25V | 2 | 0,05 | 0,10 |
| Capacitor electrolítico 47uF – 25V | 2 | 0,05 | 0,10 |
| Circuito impreso | 1 | 24,56 | 24,56 |
| Conector hembra 2 x 10 pines | 1 | 3,00 | 3,00 |
| Conector macho 2 x 10 pines | 1 | 1,20 | 1,20 |
| Led de 3mm | 2 | 0,10 | 0,20 |
| LM317T (Regulador de voltaje positivo) | 1 | 0,90 | 0,90 |
| LM337T (Regulador de voltaje negativo) | 1 | 1,00 | 1,00 |
| LM741CN (Amplificador Operacional) | 14 | 0,45 | 6,30 |
| Potenciómetro de ajuste 100K | 2 | 0,20 | 0,40 |
| Potenciómetro de ajuste 100K – 12 vueltas | 6 | 1,81 | 10,86 |
| Potenciómetro de ajuste 250K | 2 | 0,20 | 0,40 |
| Resistencia 100K ¼ W | 11 | 0,05 | 0,55 |
| Resistencia 120K ½ W | 2 | 0,05 | 0,10 |
| Resistencia 56K ¼ W | 3 | 0,05 | 0,15 |
| Resistencia 68K ½ W | 2 | 0,05 | 0,10 |
| Socket DIP 8 | 14 | 0,15 | 2,10 |
| SUBTOTAL 1 | | | 53,22 |

MÓDULO DE AISLAMIENTO

| DESCRIPCIÓN | CANT. | PRECIO UNIT. USD. | PRECIO TOTAL USD. |
|------------------------------------|-------|----------------------|----------------------|
| Bornera PCB bloque de 2 terminales | 2 | 0,40 | 0,80 |
| Capacitor cerámico 0.1uF/50V | 6 | 0,10 | 0,60 |
| Capacitor cerámico 1nF/50V | 1 | 0,10 | 0,10 |
| Capacitor cerámico 10nF/50V | 1 | 0,10 | 0,10 |
| Capacitor electrolítico 10uF | 1 | 0,05 | 0,05 |
| Capacitor electrolítico 1uF/16V | 1 | 0,05 | 0,05 |
| Circuito impreso | 1 | 24,56 | 24,56 |
| Conector macho 2x 20 pines | 2 | 6,48 | 12,96 |
| Led 3mm | 2 | 0,10 | 0,20 |
| Optoacoplador 2N137 | 6 | 3,50 | 21,00 |
| Resistencia 1K ¼ W | 1 | 0,05 | 0,05 |
| Resistencia 120K ¼ W | 6 | 0,05 | 0,30 |
| Resistencia 330K ¼ W | 1 | 0,05 | 0,05 |
| Resistencia 390K ¼ W | 6 | 0,05 | 0,30 |
| SN74HC24ON Buffer Octal | 1 | 0,54 | 0,54 |
| Socket DIP 20 | 1 | 0,65 | 0,65 |
| Socket DIP 8 | 6 | 0,15 | 0,90 |
| SUBTOTAL 2 | | | 63,21 |

MÓDULO DE FUERZA

| DESCRIPCIÓN | CANT. | PRECIO UNIT. USD. | PRECIO TOTAL USD. |
|---------------------------------------|-------|----------------------|----------------------|
| Bornera PCB bloque de 3 terminales | 2 | 0,50 | 1,00 |
| Bornera PCB de fuerza de 5 terminales | 1 | 4,53 | 4,53 |
| Capacitor cerámico 1uF/ 250V | 4 | 1,00 | 4,00 |
| Capacitor electrolítico 100uF/ 250V | 1 | 0,70 | 0,70 |
| Capacitor electrolítico 100uF/ 25V | 1 | 0,05 | 0,05 |
| Capacitor electrolítico 22uF/ 250V | 2 | 0,25 | 0,50 |
| Capacitor electrolítico 3.3uF/ 100V | 3 | 0,05 | 0,15 |
| Circuito Impreso | 1 | 24,56 | 24,56 |
| Conector macho 1x 3 pines | 6 | 1,20 | 7,20 |
| Conector macho 2 x 20 pines | 1 | 6,48 | 6,48 |
| IRMAY20UP60B Módulo IGBT trifásico | 1 | 53,50 | 53,50 |
| Led 3mm | 2 | 0,10 | 0,20 |
| Resistencia 12K ¼ W | 1 | 0,05 | 0,05 |
| Resistencia 1K ¼ W | 1 | 0,05 | 0,05 |
| Resistencia 330K ¼ W | 1 | 0,05 | 0,05 |
| Resistencia 47K 1 W | 1 | 0,05 | 0,05 |
| SUBTOTAL 3 | | | 103,07 |

ELEMENTOS VARIOS

| DESCRIPCIÓN | CANT. | PRECIO UNIT. USD. | PRECIO TOTAL USD. |
|-------------------------------------|-------|----------------------|----------------------|
| Alambre esmaltado # 14 (m) | 25 | 0,40 | 10,00 |
| Batería 12 V - 7 A | 8 | 27,00 | 216,00 |
| Bornera de 12 terminales | 3 | 1,50 | 4,50 |
| Bornera para plug banana | 30 | 0,28 | 8,40 |
| Breaker 1P-10A | 1 | 6,00 | 6,00 |
| Breaker 3P-10A | 1 | 9,00 | 9,00 |
| Cable # 12 (m) | 3 | 0,52 | 1,56 |
| Cable # 16 (m) | 5 | 0,27 | 1,35 |
| Cable # 22 (m) | 20 | 0,25 | 5,00 |
| Caja metálica para filtro LC | 1 | 10,00 | 10,00 |
| Caja metálica para todo el proyecto | 1 | 45,60 | 45,60 |
| Capacitor AC 130 uF - 250V | 3 | 2,50 | 7,50 |
| Computadora Pentium 4 - 512 MB RAM | 1 | 500,00 | 500,00 |
| Disipador para módulo IGBT | 1 | 5,23 | 5,23 |
| Fuente ATX de 500 W | 2 | 35,00 | 70,00 |
| Fusibles 10x38 6A | 4 | 1,00 | 4,00 |
| Kit eZdsp TMS320F2812 | 1 | 489,00 | 489,00 |
| Núcleo toroide T520-40 MICROMETALS | 3 | 6,00 | 18,00 |
| Portafusibles 10x38 | 4 | 7,00 | 28,00 |
| Terminales de ojo | 30 | 0,20 | 6,00 |
| Transformadores 110 - 6V 500mA | 3 | 2,80 | 8,40 |
| SUBTOTAL 4 | | | 1453,54 |

| | |
|------------------------|----------------|
| TOTAL (1+2+3+4) | 1673,05 |
|------------------------|----------------|