

ESCUELA SUPERIOR POLITÉCNICA DEL LITORAL

FACULTAD DE INGENIERÍA EN ELECTRICIDAD Y COMPUTACIÓN

SISTEMAS DIGITALES I

TERMINO II

TERCERA EVALUACIÓN

AÑO 2012-2013

NOMBRE _____

PARALELO _____

PROBLEMA # 1 (30 puntos)

Diseñe un circuito digital que comande un variador de velocidad de un motor. Se desea que la velocidad de un motor alcance uno de los tres valores disponibles (2500 RPM, 2000 RPM ó 1500 RPM).

El operador dispone de un selector de tres posiciones que a su vez envía tres señales al circuito digital (V1.H, V2.H y V3.H) cada una de las cuales será igual a un alto (H) cuando el selector esté en la posición correspondiente a cada velocidad. Ej: V1.H = H \Rightarrow 1500 RPM. Note que sólo una de las tres señales puede ser alta (H) a la vez.

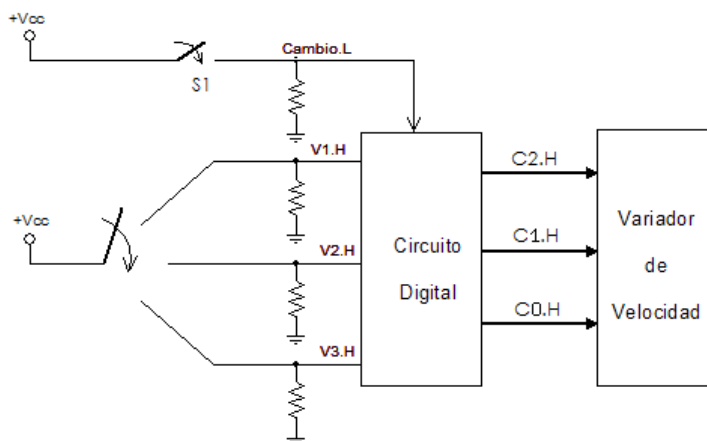
Además se dispone de un switch S1 que envía la señal Cambio.L que es de lógica negativa. Cuando Cambio.L = L se realiza el cambio de velocidad del motor, caso contrario no varía la velocidad del motor.

El circuito digital recibe la información del switch S1 y del selector (V1, V2 y V3) y según la siguiente tabla codificada, envía la información al variador sobre la velocidad requerida en el motor.

Velocidad	C2	C1	C0
Fijar a 1500 RPM	1	0	1
Fijar a 2000 RPM	1	1	0
Fijar a 2500 RPM	1	1	1
No variar	1	0	0

El circuito funcionará de la siguiente manera:

- Para variar la velocidad, la señal Cambio deberá ser baja (Cambio.L = L). Si Cambio es alto, entonces se envía el código de No Variar.
- Cuando el circuito reciba una de las señales del selector (V1, V2 y V3), el circuito digital generará el código respectivo para el variador de velocidad.
- Si la señal Cambio.L = L pero no se recibe información proveniente del selector (V1,V2, V3), el circuito deberá enviar el código de No variar.



Presentar:

- a) Tabla de verdad del circuito (9 puntos).
- b) Mapas de Karnaugh minimizados para cada salida (9 puntos).
- c) Implementación usando puertas lógicas (6 puntos)
- d) Asuma que se ha creado el código VHDL del circuito digital y se lo ha grabado con el nombre cir_dig.vhd. Se pide empaquetar el circuito digital llamándolo "C1" utilizando VHDL. (6 puntos)

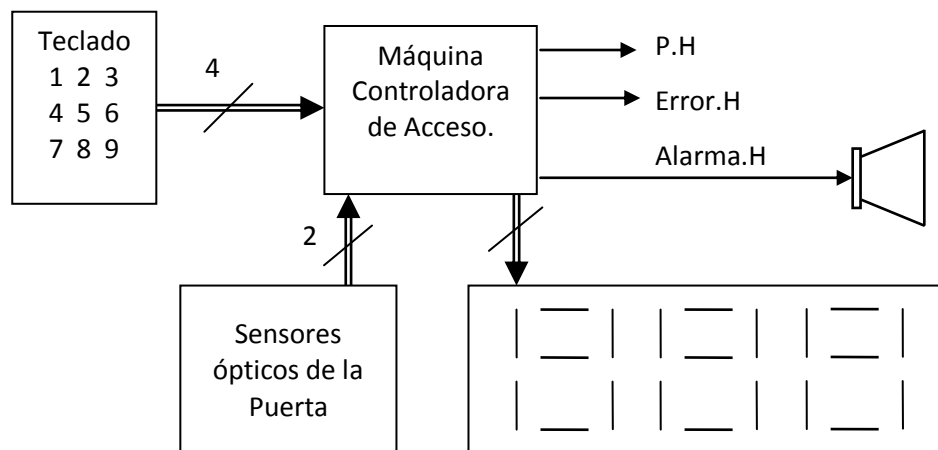
PROBLEMA # 2 (35 puntos)

Realice el diseño modular de una máquina controladora de acceso a un edificio de departamentos que funciona según las siguientes especificaciones:

Esta máquina detectará la clave de acceso a un edificio de departamentos y abrirá la puerta de entrada principal si la clave ingresada es la correcta. La clave se ingresará a través de un teclado (con teclas del cero al nueve), el cual envía el valor codificado en NBCD de la tecla presionada. La clave consta de 3 números pulsados uno a continuación del otro, y es igual para todos los usuarios sin importar de quien se trate. La clave correcta es: 6 – 9 – 4. Se sugiere utilizar registros para almacenar los 3 números que usted ingresará.

Si los datos digitados en el teclado corresponden a la clave correcta, la máquina activará la salida P.H que abre la puerta. Si ocurriera un error en cualquiera de los datos ingresados por teclado, se espera al último ingreso y se activa inmediatamente la salida Error.H que activa un LED rojo. Si la señal de error se activa 3 veces consecutivas se activará una sirena de alarma (Alarma.H).

Cada vez que la puerta de entrada principal se abre, se detecta la cantidad de personas que entran o salen del edificio. En un display se presenta la cantidad total de personas que se encuentran dentro del edificio en un instante cualquiera.

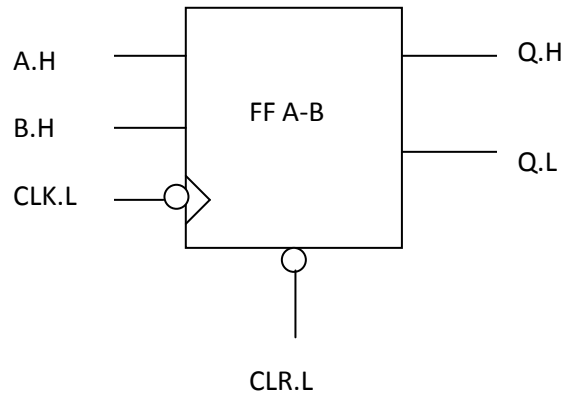


- Presentar el diagrama de bloques de la Máquina Controladora de Acceso, mostrando claramente la función que realiza cada bloque. (7 puntos)
- Implemente cada bloque del literal a), utilizando circuitos integrados MSI y puertas adicionales. Indique claramente las conexiones, nombre de las señales y de los integrados usados. (28 puntos)

PROBLEMA # 3 (35 puntos)

Diseñar un Flip Flop A – B activado por flanco negativo del reloj, que funcione según la siguiente tabla:

A	B	Q _{n+1}
		—
0	0	Q _n
0	1	1
1	0	0
1	1	Q _n



Presentar:

- La tabla completa de diseño. (10 puntos)
- Los mapas del decodificador, incluyendo las expresiones resultado minimizadas (8 puntos)
- La implementación del flip flop (6 puntos)
- El código VHDL del flip flop A –B (7 puntos)
- Completar el diagrama de tiempo siguiente. (4 puntos)

