



D-8438



T
621.312/39
5179

ESCUELA SUPERIOR POLITECNICA DEL LITORAL

FACULTAD DE INGENIERIA ELECTRICA



"DISEÑO Y CONSTRUCCION DE UN CONTROLADOR
DIGITAL PARA MAXIMA TRANSFERENCIA DE POTENCIA
APLICADA A UNA CENTRAL SOLAR FOTOVOLTAICA"

TESIS DE GRADO

**Previa a la obtención del Título de:
INGENIERO EN ELECTRICIDAD**

Especialización: ELECTRONICA

PRESENTADA POR:
VICENTE [SALTOS B.

Guayaquil - Ecuador

1.987

A G R A D E C I M I E N T O

A los Ings. Norman Chootong, Director de Tesis y Gustavo Bermudez, por su valiosa y desinteresada ayuda que me permitió culminar con éxito este trabajo.

Y a todos aquellos, que de una u otra manera hicieron posible mi formación:

- A mis Profesores
- A mi Familia
- A mis Amigos

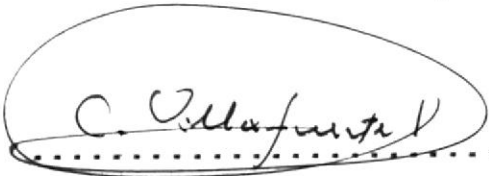
D E D I C A T O R I A

A MIS PADRES

A MI ESPOSA

A MI HIJA

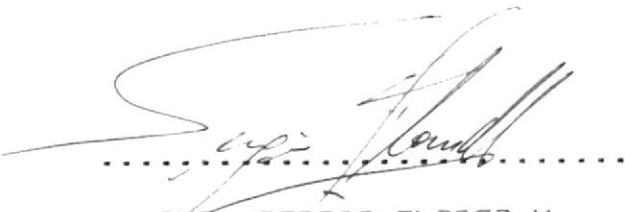
A MIS HERMANOS



ING. CARLOS VILLAFUERTE P.
(Presidente del Tribunal)



ING. NORMAN CHOOTONG CH.
(Director de Tesis)



ING. SERGIO FLORES M.
(Miembro del Tribunal)



ING. HUGO VILLAVICENCIO V.
(Miembro del Tribunal)

DECLARACION EXPRESA

"La responsabilidad por los hechos, ideas y doctrinas expuestos en esta tesis, me corresponden exclusivamente; y, el patrimonio intelectual de la misma, a la ESCUELA SUPERIOR POLITECNICA DEL LITORAL".

(Reglamento de Exámenes y Titulos profesionales de la ESPOL).

.....*Vicente Saltos*.....

Vicente J. Saltos Braganza

RESUMEN

El trabajo que se realizó tiene como objetivo el de presentar una serie de análisis teóricos y experimentales, llevados a efecto sobre el diseño y construcción de un controlador digital basado en un microcomputador SDK-85 y su aplicación para obtener la máxima potencia de una Central Solar Fotovoltaica.

Este proyecto formará parte del Laboratorio de Energía Solar de la ESFOL, y está relacionado con los proyectos que se están realizando en la Institución.

El análisis teórico del sistema comprenderá un estudio de los conceptos básicos para el seguimiento del punto de máxima potencia de una Central Fotovoltaica.

Con estas bases se procederá al diseño del controlador digital que permite el funcionamiento de un prototipo de Central Solar Fotovoltaica e involucra como elemento la máxima cantidad de energía que puede ser obtenida en cada instante.

El sistema basado en este controlador será un microcomputador SDK-85, sobre el cual se implementará la programación de software para el controlador digital con la flexibilidad necesaria.



INDICE GENERAL

	Pag.
RESUMEN	VI
INDICE GENERAL	VII
INDICE DE FIGURAS	XII
INDICE DE TABLAS	XVII
INTRODUCCION	18
CAPITULO I	
CONCEPTOS GENERALES SOBRE CENTRALES SOLARES	
FOTOVOLTAICAS	
1.1 ENERGIA SOLAR	20
1.1.1 El sol como fuente de energia	20
1.1.2 Radiación solar	21
1.1.3 Aprovechamiento de la energia solar	22
1.2 CONVERSION FOTOVOLTAICA	23
1.2.1 Introducción	23
1.2.2 Conversión fotovoltaica por medio de células solares	24
1.2.3 Panel solar fotovoltaico	25
1.3 DIAGRAMA DE BLOQUES Y COMPONENTES BASICOS DE UNA CENTRAL SOLAR FOTOVOLTAICA	26
1.3.1 Componentes Energeticos	27
1.3.1.1 Arreglo de paneles solares	29
1.3.1.2 Bateria	29

1.3.2 Componentes de regulacion, control y acondicionamiento de potencia	30
1.3.3 Carga	32

CAPITULO II

FUNDAMENTOS BASICOS PARA MAXIMA TRANSFERENCIA
DE POTENCIA EN UNA CENTRAL SOLAR FOTOVOLTAICA

2.1 INTRODUCCION	33
2.2 FUNCIONAMIENTO DE UN SISTEMA SOLAR FOTOVOLTAICO	35
2.2.1 Punto de funcionamiento de un sistema solar fotovoltaico	35
2.2.2 Funcionamiento de un sistema formado por un panel solar conectado a una carga sin bateria	40
2.2.3 Funcionamiento de un sistema formado por un panel solar conectado directa- mente a una bateria	40
2.2.4 Funcionamiento del sistema sin pro- duccion de corriente por el panel solar	42
2.2.5 Tiempo de carga y descarga de la bateria	44
2.3 FUNDAMENTO CONCEPTUAL DEL SEGUIMIENTO DEL PUNTO DE MAXIMA POTENCIA EN UNA CENTRAL SOLAR FOTOVOLTAICA	49
2.4 SISTEMAS DE DATOS MUESTREADOS	55
2.5 CONTROL DIGITAL DIRECTO	56

CAPITULO III

DISEÑO DEL CONTROLADOR DIGITAL APLICADO A UN
PROTOTIPO DE CENTRAL SOLAR FOTOVOLTAICA PARA
EL LABORATORIO DE ENERGIA SOLAR DE LA ESPOL

3.1 PROTOTIPO DE CENTRAL SOLAR FOTOVOLTAICA	58
3.1.1 Generalidades	58
3.1.2 Simulador de panel solar	59
3.1.3 Elementos de interconexión	63
3.1.3.1 Tipo de convertidor utilizado	63
3.1.3.2 Determinación de la frecuencia de operación	68
3.1.3.3 Modulador de ancho de pulso	69
3.2 DISEÑO DEL CONTROLADOR DIGITAL	77
3.2.1 Funcionamiento del sistema	77
3.2.2 Conmutación de una etapa a otra	79
3.2.3 Elección de la interface entre el microcomputador y los convertidores	82
3.2.3.1 Elección de la interface entre el microcomputador y el conver- tidor 1	82
3.2.3.2 Elección de la interface entre el microcomputador y el conver- tidor 2	85
3.2.3.3 Elección de la interface entre el microcomputador y el conver- tidor 3	87

3.3 CIRCUITO DE CONTROL	88
3.3.1 Consideraciones generales	88
3.3.2 Unidad de control	90
3.3.2.1 Modulación de ancho de pulso	92
3.3.2.2 Conversión analógica - digital	96
3.3.3 Algoritmo del Control Digital	104
3.3.3.1 Programa Principal	106
3.3.3.2 Subrutina Etapa 0	109
3.3.3.3 Subrutina Etapa 1	112
3.3.3.4 Subrutina Etapa 2	113
3.3.3.5 Subrutina Etapa 3	119
3.3.3.6 Subrutina Etapa 4	120
3.3.3.7 Subrutina Etapa 5	122
3.3.3.8 Subrutina MPPT	126
3.3.3.9 Secuencias de Instrucciones	132
3.3.4 Acondicionadores de señales	132
3.3.4.1 Acondicionadores de Voltaje	162
3.3.4.2 Acondicionadores de Corriente	163
3.3.5 Banco de Switches	163
3.4 Circuito de Potencia	165

CAPITULO IV

CONSTRUCCION DEL SISTEMA

4.1 LISTA DE MATERIALES Y PRESUPUESTO	174
4.2 TARJETAS DE LAS DIFERENTES PARTES DEL SISTEMA, MONTAJE Y DISPOSICION DE LAS	

MISMAS	178
CAPITULO V	
PRUEBAS Y RESULTADOS OBTENIDOS CON NUESTRO PROTOTIPO	
5.1 CURVA CARACTERISTICA DEL SIMULADOR	
DE PANEL SOLAR	186
5.2 PRUEBAS Y RESULTADOS DEL FUNCIONAMIENTO DEL	
SISTEMA EN LAS ETAPAS 0, 1, 2, 3, 4 y 5	188
CONCLUSIONES Y RECOMENDACIONES	204
APENDICES	
APENDICE A: EL MICROCOMPUTADOR SDK-85	206
APENDICE B: MANUAL DEL USUARIO	226
BIBLIOGRAFIA	232

INDICE DE FIGURAS

Fig.		Pag.
1.1	Irradiancia espectral solar	22
1.2	Celula Solar Fotovoltaica	24
1.3	Diagrama de bloques y componentes basicos de una Central Solar Fotovoltaica	26
2.1	Curvas caracteristicas tensión - intensidad de un panel solar	30
2.2	Característica potencia - intensidad de un panel solar para temperatura y radiación incidente constante	33
2.3	Esquema eléctrico de un sistema solar fotovoltaico	33
2.4	Punto de funcionamiento del sistema solar para una iluminación que origina una curva de respuesta de panel I	37
2.5	Variación del punto de trabajo según varia el nivel de insolación	42
2.6	Situación de la curva de respuesta del panel solar (N1) y de la recta I_p , en el que la corriente de carga es suministrada exclusivamente por la batería	44
2.7	Desplazamiento del punto de trabajo	45
2.8	Proceso de carga de la batería en el día	46
2.9	Proceso de descarga de la batería durante	

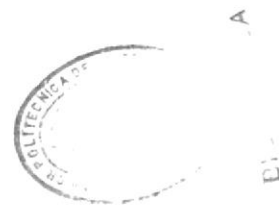
la noche	43
2.10 Esquema de principio para la formación de una impedancia variable	50
2.11 Tiempo de desconexión/conexión del interruptor electrónico	51
2.12 Esquema simplificado de una central fotovoltaica con acoplamiento directo a batería y salida en continua	52
2.13 Acoplamiento de dos tensiones continuas diferentes mediante transistores	53
3.1 Diagrama de bloques general del prototipo de Central Solar Fotovoltaica	55
3.2 Simulador de panel solar	52
3.3 Convertidor tipo Buck	64
3.4 Formas de onda que corresponden a la corriente que circula por el inductor	66
3.5 Modulador PWM analógico	71
3.6 Modulador PWM digital	74
3.7 Diagrama de tiempo del modulador PWM digital	75
3.8 Diagrama de conmutación de una etapa a otra	81
3.9 Diagrama de conexión entre el microcomputador y el convertidor 1	84
3.10 Diagrama de conexión entre el microcomputador y el convertidor 2	86
3.11 Diagrama de conexión entre el microcomputador y el convertidor 3	89



3.12 Diagrama de bloques de la Unidad de Control	91
3.13 Diagrama de conexión del modulador digital	94
3.14 Configuración de pines del Convertidor A/D ADC 0804	97
3.15 Diagrama de conexión del convertidor analógico/digital	99
3.16 Diagrama de conexión completa del convertidor A/D	101
3.17 Diagrama de flujo de la Subrutina A/D	102
3.18 Diagrama de flujo del Programa Principal	107
3.19 Diagrama de flujo de la Subrutina Etapa 0	110
3.20 Punto de trabajo del generador	112
3.21 Diagrama de flujo de la Subrutina Etapa 1	114
3.22 Diagrama de flujo de la Subrutina Etapa 2	117
3.23 Curva de potencia constante de un panel	119
3.24 Diagrama de flujo de la Subrutina Etapa 3	121
3.25 Diagrama de flujo de la Subrutina Etapa 4	123
3.26 Diagrama de flujo de la Subrutina Etapa 5	127
3.27 Curva de potencia del generador	131
3.28 Diagrama de flujo de la Subrutina MPPT	133
3.29 Acondicionadores de Voltaje	164
3.30 Acondicionadores de Corriente	164
3.31 Diagrama de conexión del MC 4016	166
3.32 Diagrama de conexión del circuito de potencia	167
4.1 Fotografía de la etapa de experimentación	179
4.2 Fotografía de la tarjeta que contiene la	

	interface entre el sistema controlador y controlado	181
4.3	Fotografía de la tarjeta que contiene el simulador de panel solar	182
4.4	Fotografía del microcomputador SDK-85 que contiene la expansión de memoria y el EPROM donde se encuentra el programa que forma parte del sistema controlador	183
4.5	Fotografía de la placa que contiene los tres convertidores DC/DC	184
4.6	Fotografía de las baterías que forma parte del prototipo de Central Solar Fotovoltaica	185
5.1	Circuito para medir características del simulador de panel solar	186
5.2	Características del simulador de panel solar para diferentes valores de R_s	189
5.3	Fotografía que representa el funcionamiento del sistema en la Etapa 1	194
5.4	Fotografía que representa el funcionamiento del sistema en la Etapa 2	196
5.5	Fotografía que representa el funcionamiento del sistema en la Etapa 2	197
5.6	Fotografía que representa el funcionamiento del sistema en la etapa 3	199
5.7	Fotografía que representa a la corriente que circula por la bobina L_1	200

5.8	Fotografía que representa el funcionamiento del sistema en la Etapa 4	201
5.9	Fotografía que representa el funcionamiento del sistema en la Etapa 5	203
A.1	Diagrama de bloques del Microcomputador SDK-85	207
A.2	Mapa de memoria del SDK-85	214
A.3	Memoria 2114N-2	216
A.4	EPROM 2732 A	218
A.5	Decodificador de dirección 74LS138	219



INDICE DE TABLAS

Nº	Pag.
3.1 Funcionamiento del Sistema	80
3.2 Valores de salidas digitales del ADC 0804	105
3.3 Acción de control del seguimiento del punto de máxima potencia	130
5.1 Valores de voltaje y corriente del simulador de panel solar para diferentes valores de Rs	187
A.1 Señales de habilitación de la pastilla 8205	213
A.2 Tabla de verdad del decodificador 74LS138	221
A.3 Representación de la barra de dirección	222
A.4 Señales de habilitación de la pastilla 74LS138	224

INTRODUCCION

La utilización de la energía solar para el desarrollo de centrales eléctricas fotovoltaicas es hoy un campo, objeto de numerosas investigaciones teóricas y prácticas.

Su fundamento como es sabido, se basa en la conversión directa de la radiación solar (insolación) en energía eléctrica en forma de corriente continua. La conversión se realiza por medio de células solares.

La energía eléctrica en continua así obtenida, puede ser utilizada directamente, o bien, lo que es mucho más usual convertirla a corriente alterna.

El voltaje y la potencia de salida de un sistema fotovoltaico es más variable que la mayoría de los generadores convencionales y por lo tanto necesita de algún acondicionamiento y "acondicionamiento" para que de esta manera pueda ser utilizada en forma adecuada.

Para el uso óptimo del generador fotovoltaico, se necesita la presencia de un banco de baterías, para almacenar los excesos de energía cuando la potencia máxima del aparato

solar exceda la que consume la carga (etapa 2), o recíprocamente para suministrar energía, cuando necesita la carga (etapa 4 y 5).

La adaptación de voltaje y el control de transferencia de energía entre el arreglo de paneles solares y la carga, - arreglo de paneles y batería, batería y carga, es realizada por convertidores DC/DC.

Donde el manejo y control de los convertidores se lo hace por medio del microcomputador SDK-85, cuya función principal es la de elegir la etapa de funcionamiento y la de realizar el seguimiento del punto de máxima potencia dentro de la etapa determinada.



CAPITULO I

CONCEPTOS GENERALES SOBRE CENTRALES SOLARES FOTOVOLTAICAS

1.1 ENERGIA SOLAR

1.1.1 El sol como fuente de energía

El sol es la fuente de casi toda nuestra energía (con la excepción de las fuentes radiactivas y las mareas), y seguirá siendo la más importante a menos que se utilicen los reactores de fisión y fusión nuclear controladas.

Si el hombre ha de utilizar todavía más energía que en el momento actual, tendrá dificultades en conseguir la suficiente a partir de la radiación solar que incide sobre la tierra, ya que esta llega a captar en su superficie 1Kw/m^2 debido a la distancia que se encuentra del sol.

Esta limitación intrínseca es una de las características que distinguen la energía proveniente

del sol, de otras fuentes energeticas cuyo suministro puede variarse, en principio, a voluntad con tal de graduar la cantidad de combustible en un sistema de tamaño prefijado.

1.1.2 Radiación Solar

El sol se comporta muy aproximadamente como un cuerpo negro emisor con una temperatura superficial de 5800 °K, lo cual significa que la distribución espectral de la radiación recibida por la Tierra es amplia (consta de una gran variedad de componentes elementales de distintas longitudes de onda).

Al nivel terrestre tanto la irradiancia solar total como su distribución espectral (Fig. 1.1) varían de manera complicada y a veces aleatoria, ya que los rayos solares al atravesar la atmósfera son a la vez parcialmente absorbidos y dispersados. El espesor efectivo de atmósfera que los rayos solares deben atravesar varía en función del movimiento aparente del sol en el espacio, también varía la composición de la atmósfera de unos días a otros e incluso de unos instantes a otros.

Otro factor que influye es la existencia o no de las nubes y las características de estas.

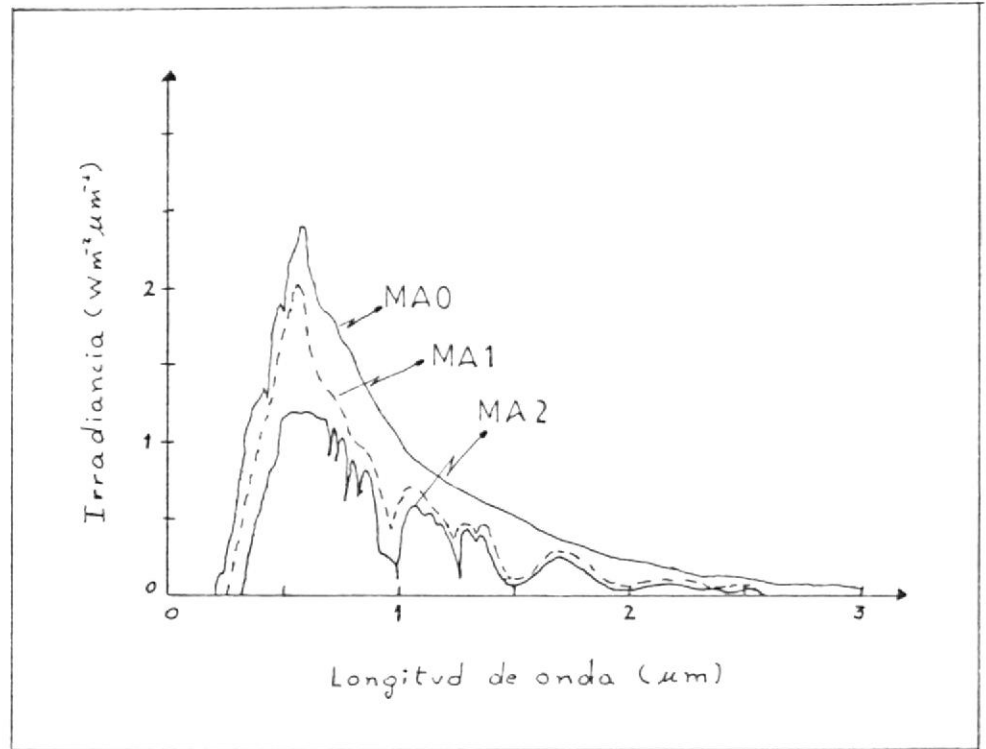


Fig. 1.1 Irradiancia espectral solar

1.1.3 Aprovechamiento de la energía solar

Existen dos métodos principales de aprovechamiento de la energía solar: conversión fototérmica y conversión fotovoltaica. En la conversión foto térmica se utiliza la energía solar para calentar un fluido que realiza un trabajo, bien sea directamente o con medios termodinámicos, por ejemplo, la bomba de calor, o recurriendo al método tradicional: turbinas de vapor, trabajo mecánico, alternar-

dor, energía eléctrica.

En la conversión fotovoltaica se convierte directamente la energía solar en electricidad, para su utilización o transformación en otra forma de energía.

1.2 CONVERSION FOTOVOLTAICA



1.2.1 Introducción

Entre los sistemas de captación de energía solar revisten un marcado interés los dedicados a la conversión fotovoltaica. Esta transferencia de energía directa luz/electricidad, es silenciosa, no contaminante.

La conversión de energía de las radiaciones ópticas en energía eléctrica es un fenómeno físico conocido con el nombre de efecto fotovoltaico. La célula solar es sin duda, el dispositivo fotovoltaico más importante para la conversión de energía.

Puesto el futuro es prometedor, esta aplicación no está exenta de problemas, la fabricación de cer-



lúlas fotovoltaicas ha de ser muy depurada y, por tanto, no es barata; la acumulación de energía presenta también problemas técnicos y económicos muy a considerar durante el diseño del sistema de cada aplicación particular.

1.2.2 Conversión fotovoltaica por medio de células solares

Las células fotovoltaicas se fabrican con materiales (el más común es silicio). Al semiconductor se le somete a un proceso conocido como "dopping" o dopado que consiste en introducir un elemento al semiconductor que se constituya en una "impureza" de la estructura cristalina de aquél.

Esta distorsión de la estructura cristalina del semiconductor unida a la recepción de fotones de energía solar (radiación solar), producen la migración de electrones y, por tanto, una corriente eléctrica.

Una red metálica conduce la corriente de cada célula (Figura 1.2), adicionalmente las células se conectan entre sí para formar paneles.

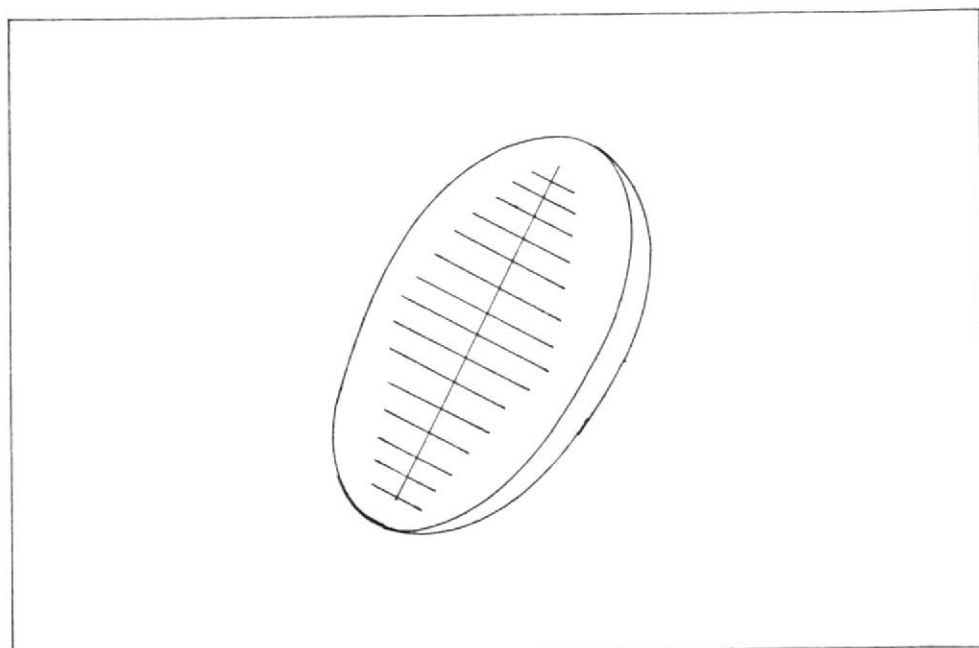


Fig. 1.2 Célula Solar Fotovoltaica

1.2.3 Panel Solar Fotovoltaico

Un panel fotovoltaico está constituido por un conjunto de células solares conectadas entre sí y colocadas entre dos placas planas de variados materiales, uno de los cuales tiene forzosamente que ser transparente.

Las placas superior e inferior entre las que se sitúan las células actúan como barrera protectora para protegerlas de los agentes atmosféricos.

Las interconexiones eléctricas más corrientes en

un panel son: la conexión serie y la conexión serie - paralelo.

El arreglo de n células en serie vienen forzadas por la necesidad de alcanzar ciertos valores de tensión de acuerdo a la aplicación específica.

Una vez realizada la conexión serie capaz de alcanzar el voltaje deseado, se conectará m series en paralelo para obtener la corriente necesaria.

La característica eléctrica más importante del panel, la máxima potencia de salida no es, en general, igual a la suma de las potencias máximas de cada célula por separado. Para que se cumpliera la igualdad sería preciso que todas las células que componen el panel fuesen exactamente iguales.

Es decir toda agrupación real de células solares producen pérdidas de interconexión que serán mayores cuanto mayor sea la dispersión de las curvas $V-I$ de las células componentes.

1.3 DIAGRAMA DE BLOQUES Y COMPONENTES BASICOS DE UNA CENTRAL SOLAR FOTOVOLTAICA

La característica de una central solar fotovoltaica es-

pende en última instancia de las características y requisitos de la carga que ha de satisfacer y de la radiación solar disponible en el lugar.

La gama de posibles configuraciones es muy amplia, desde el caso en que el sistema fotovoltaico esté compuesto exclusivamente por el panel a, aquel, en el que el acondicionamiento de potencia es tal que la carga recibe energía eléctrica de una fuente regulada en tensión, continua o alterna, según sus necesidades, haciendo un uso óptimo de la energía generada por el panel.

En la figura 1.3 se representa de manera general por medio de un diagrama de bloques, una central solar fotovoltaica y sus componentes básicos constitutivos.

Los componentes básicos de la central fotovoltaica se pueden dividir en dos grupos llamados: Componentes energéticos y componentes de regulación, control y acondicionamiento de potencia, y carga.

1.3.1 Componentes Energéticos

Salvando unos pocos casos excepcionales en los que el sistema fotovoltaico puede estar formado por el panel, en las demás aplicaciones se exige la pre-

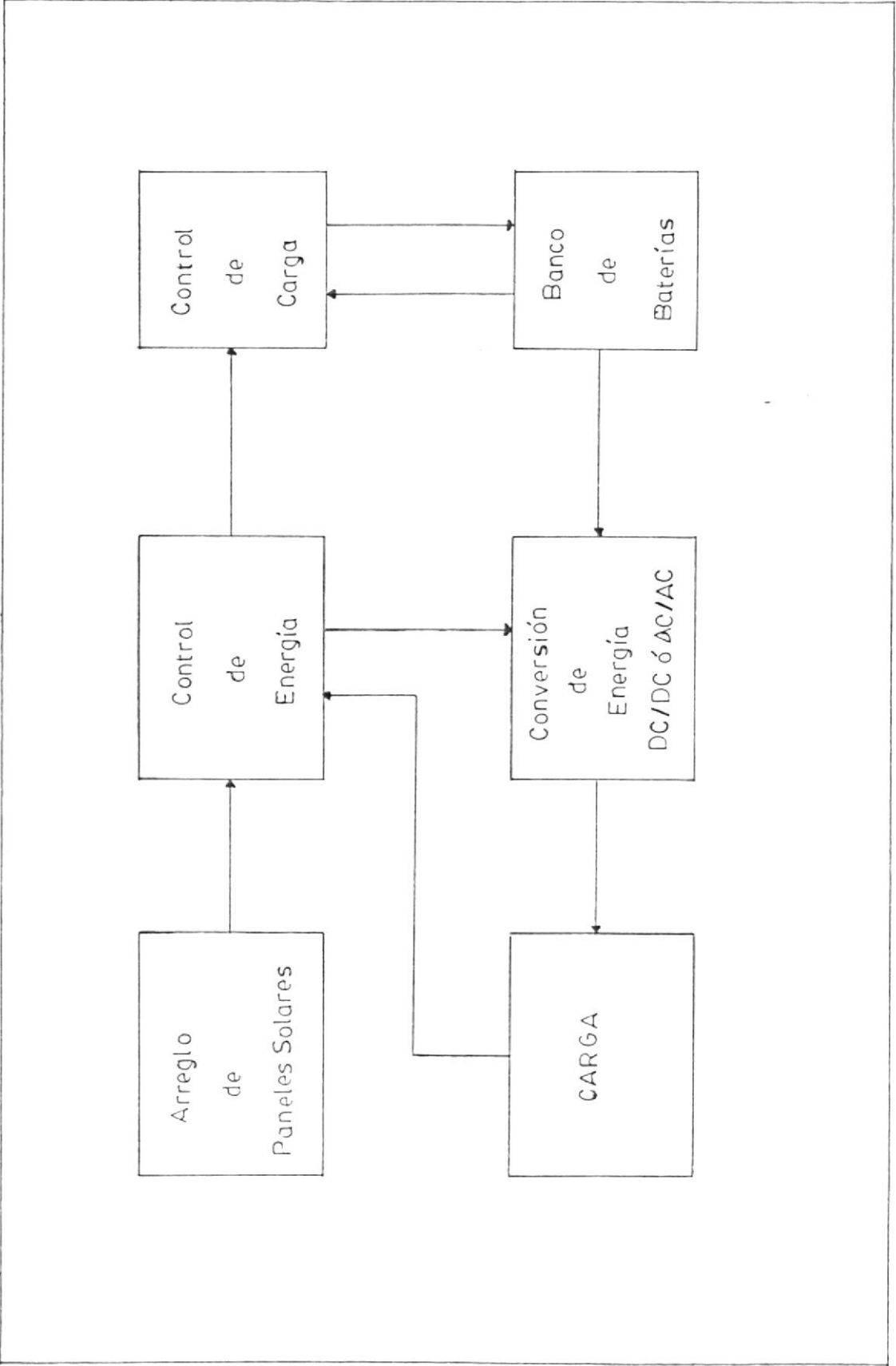


Fig. 1.3 Diagrama de bloques y componentes básicos de una Central Solar Fotovoltaica

sencia de un elemento de acumulación de energía. Panel y batería son por tanto los dos elementos que juegan un papel muy crucial desde el punto de vista energético.

El correcto dimensionamiento de ambos elementos permitirá alcanzar los valores exigidos de fiabilidad de suministro a la carga.

1.3.1.1 Arreglo de paneles solares

Esta constituido por una matriz de paneles solares conectados en serie y paralelo en función de los valores de tensión y corriente requeridos por la carga.

La matriz produce energía eléctrica en forma D.C. con un valor de acuerdo a como el arreglo este expuesto a la radiación.

1.3.1.2 Batería

La elección correcta de la batería para una instalación fotovoltaica implica una serie de opciones y compromisos. La batería elegida debe ser adecuada para la con-

corriente disponible y procedente de los paneles, así como para suministrar la corriente de carga exterior; respecto a su capacidad debe ser suficiente como para superar (suministrar corriente sin recibir) el periodo de máxima oscuridad.



BIB

Otro factor que influye en la elección de la batería es el tiempo de descarga, puesto que éste no solamente determina las condiciones de funcionamiento del sistema sino también el máximo periodo de oscuridad a compensar. El mantenimiento es un factor a tener en cuenta en muchas aplicaciones.

1.3.2 Componentes de regulación, control y acondicionamiento de potencia

Son aquellos componentes que adicionalmente van asociados a una instalación fotovoltaica además del panel, batería y cable.

Estos componentes son:

a) Diodo de bloqueo.- En una instalación fotovol-

taica en los periodos de obscuridad la batería se descargará a travez del panel pues polarizaría las células en directo. En consecuencia es necesario introducir un elemento que bloquee el circuito panel-batería en ausencia de radiación.

La solución más inmediata es un simple diodo colocado en oposición a las células solares.- Pero se presenta el inconveniente de que si se trata de sistemas de muy baja tensión las perdidas en el diodo podrían resultar muy significativas.

- b) Controlador de energía.- Este subsistema sirve para determinar si la máxima energía obtenida del arreglo solar, parte o en su totalidad debería ser suministrada a la carga, el resto será almacenado. Además el circuito de control de energía ha de decidir de acuerdo a las características de la carga, si la energía que entrega el panel debería ser pasada directamente a la carga a travez de un convertidor DC/DC o DC/AC.
- c) Controlador de carga.- El subsistema de control

de carga es diseñado para mantener al subsistema de almacenamiento (baterías) suficientemente cargado. Además ha de determinar la óptima proporción de carga y descarga de tal manera que el tiempo de vida se mantenga en su máximo.

- d) Convertidor DC/DC o DC/AC.- En muchas ocasiones dependiendo del tipo de carga se requiere un cierto nivel de voltaje con una forma de onda en particular. En tal condición la energía producida por el panel tiene que sufrir una transformación, bien sea de DC/DC o de DC/AC.

Esto hace que sea necesario incluir en una central fotovoltaica bien sea un inversor que convierta la corriente continua del panel o de la batería en corriente alterna, o, un convertidor que modifique la corriente continua a un nivel apropiado para la carga.

1.3.3 Carga

La carga es el consumidor de energía eléctrica.- ésta puede ser constante o de carácter variable. y consume la energía producida en forma DC o AC.



CAPITULO II

FUNDAMENTOS BASICOS PARA MAXIMA TRANSFERENCIA DE POTENCIA EN UNA CENTRAL SOLAR FOTOVOLTAICA

2.1 INTRODUCCION

Los parámetros bajo los cuales los sistemas solares fotovoltaicos operan en una localización dada, causan que el voltaje de salida d.c. varíe en un rango considerable durante todo el año. Algunos de esos parámetros sufren variaciones aleatorias, tales como los niveles de insolaración durante cubiertas de nubes intermitentes.

El voltaje y la potencia de salida de un sistema fotovoltaico es más variable que la mayoría de los generadores convencionales y por lo tanto necesita de algún almacenamiento y "condicionamiento" para que de ésta manera pueda ser utilizada como más conviene.

En la figura 2.1 se presentan las diferentes curvas características tensión - intensidad de un panel solar según sea la intensidad de radiación incidente sobre él.

En dicha figura puede observarse que, para cada curva, es decir para una temperatura y un nivel de radiación incidente determinado, la potencia suministrada por el panel depende del punto en el que trabaje, lo que es equivalente de la carga a él conectada.

Para cada curva existe un punto de funcionamiento óptimo en el cual se obtiene del panel la máxima potencia que es capaz de suministrar, este punto recibe el nombre de punto de máxima potencia.

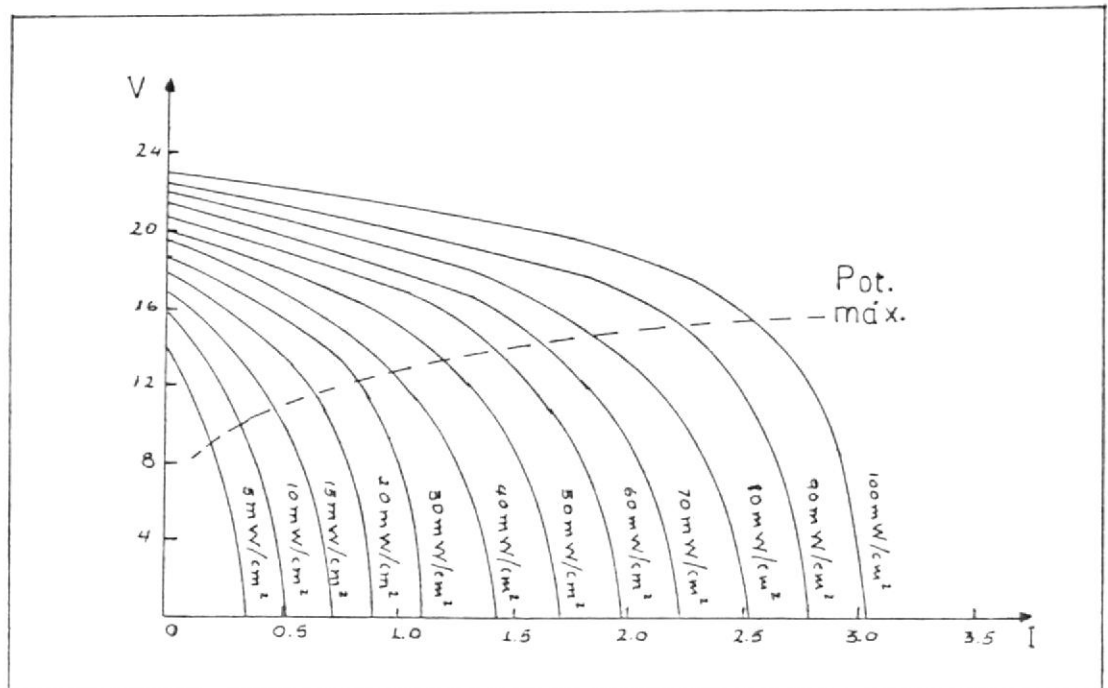


Fig. 2.1 Curvas características tensión-intensidad de un panel solar.

En la figura 2.2 se muestra, para un valor de temperatur-

ra y de radiación incidente constante, la característica típica de la potencia extraída del panel, según sea su punto de funcionamiento.

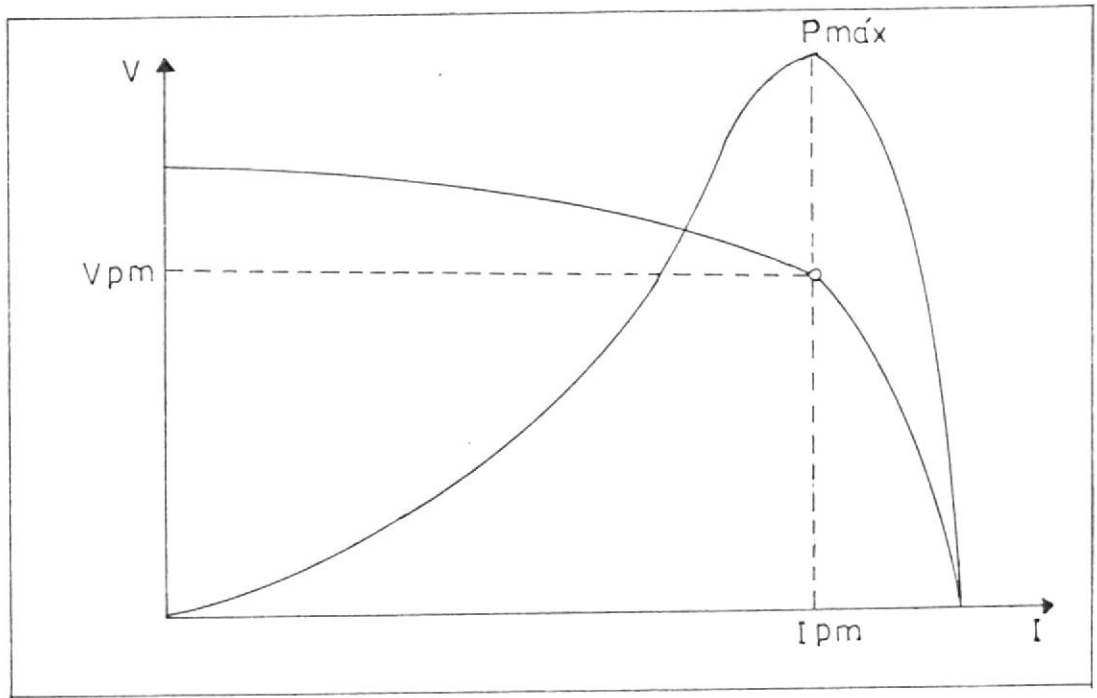


Fig. 2.2 Característica potencia-intensidad de un panel solar para temperatura y radiación incidente constante.

2.2 FUNCIONAMIENTO DE UN SISTEMA SOLAR FOTOVOLTAICO

2.2.1 Punto de funcionamiento de un sistema solar fotovoltaico

La figura 2.3 constituye el esquema de principio de una central fotovoltaica con acoplamiento di-

recto a batería de f.e.m. E y resistencia interna R_b así como una resistencia de carga R_1 .

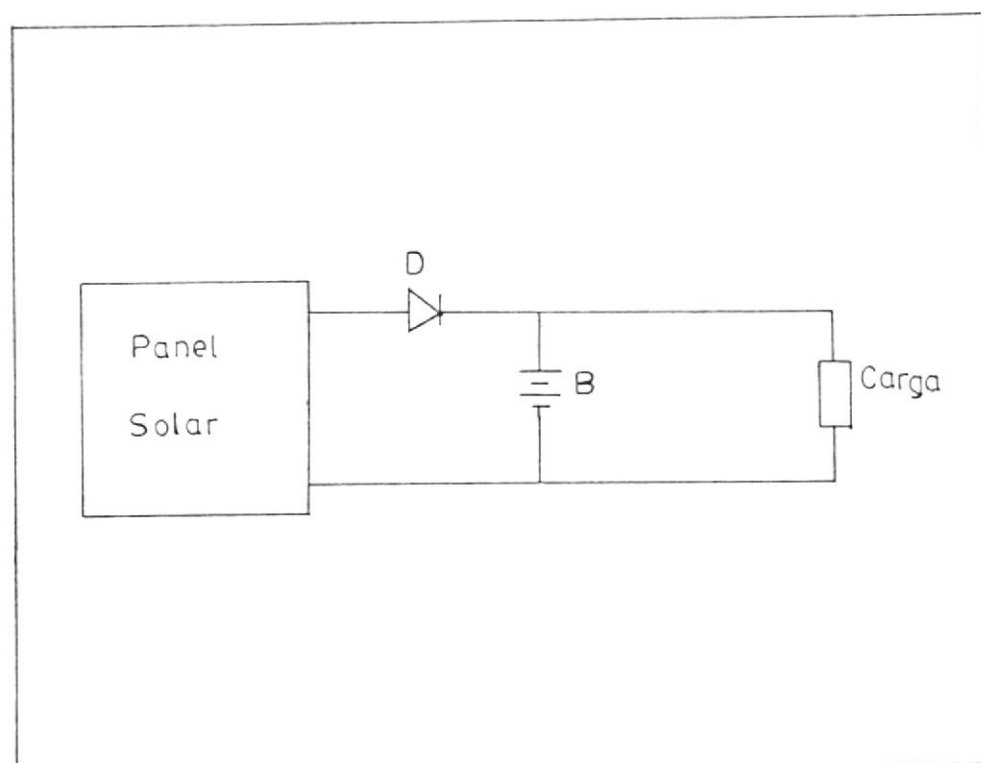


Fig. 2.3 Esquema eléctrico de un sistema solar fotovoltaico.

Aunque la instalación debe llevar, además un diodo de bloqueo para evitar la descarga de la batería en periodos de poca iluminación, éste no se ha representado por su pequeña influencia a efectos de caída de tensión.

Para los sentidos de corriente representados, la relación existente entre la intensidad de corriente-

te producida por el panel (I_p), corriente de carga (I_1) y corriente de batería (I_b) suponiendo que ésta actúa como generador, es:

$$I_p = I_1 - I_b \quad (2.1)$$

Además

$$I_b = \frac{(E - V_1)}{R_b} \quad (2.2)$$

$$I_1 = \frac{V_1}{R_1} \quad (2.3)$$

Donde E es la fuerza electromotriz (f.e.m.) de la batería y R_b su resistencia interna, V_1 es la tensión de trabajo del sistema.

Sustituyendo 2.2 y 2.3 en 2.1 queda :

$$I_p = V_1 \left(\frac{1}{R_1} - \frac{1}{R_b} \right) - \frac{E}{R_b}$$

Y, por tanto, la relación existente entre intensidad del panel, I_p , y tensión de trabajo V_1 , puede escribirse como:

$$I_p = \frac{(R_b - R_1)V_1}{R_1 R_b} - \frac{E}{R_b} \quad (2.4)$$

Ecuación de una recta cuya pendiente depende de las resistencias de carga (R_1) e interna de la batería (R_b), y que corta el eje de voltaje (V_1) para un valor de tensión $ER_1 / (R_b - R_1)$; dado que la f.e.m. depende del estado de carga de la misma, se concluye que para valores de R_b y R_1 constantes la recta (4) se desplazará paralelamente así misma, cuando varíe el estado de carga.

La relación tensión - intensidad del panel solar está dada por su ecuación característica:

$$I_p = I_s - I_0 (e^{q(V_1 - R_p I_p) / KT} - 1) \quad (2.5)$$

Donde I_s es la corriente de cortocircuito, por otro lado I_0, K, R_p y q representan respectivamente:

I_0 = corriente inversa máxima del panel

K = constante de Boltzman

T = temperatura de trabajo en grados Kelvin

R_p = resistencia interna del panel

q = carga del electrón

El punto de funcionamiento del sistema solar representado en la figura 2.3 vendrá dado, por consiguiente, por la solución del sistema formado por

las ecuaciones (2.4) y (2.5), que se han representado en la figura 2.4 por la recta I_p y la curva I respectivamente, por lo tanto el citado punto de funcionamiento resulta ser P .

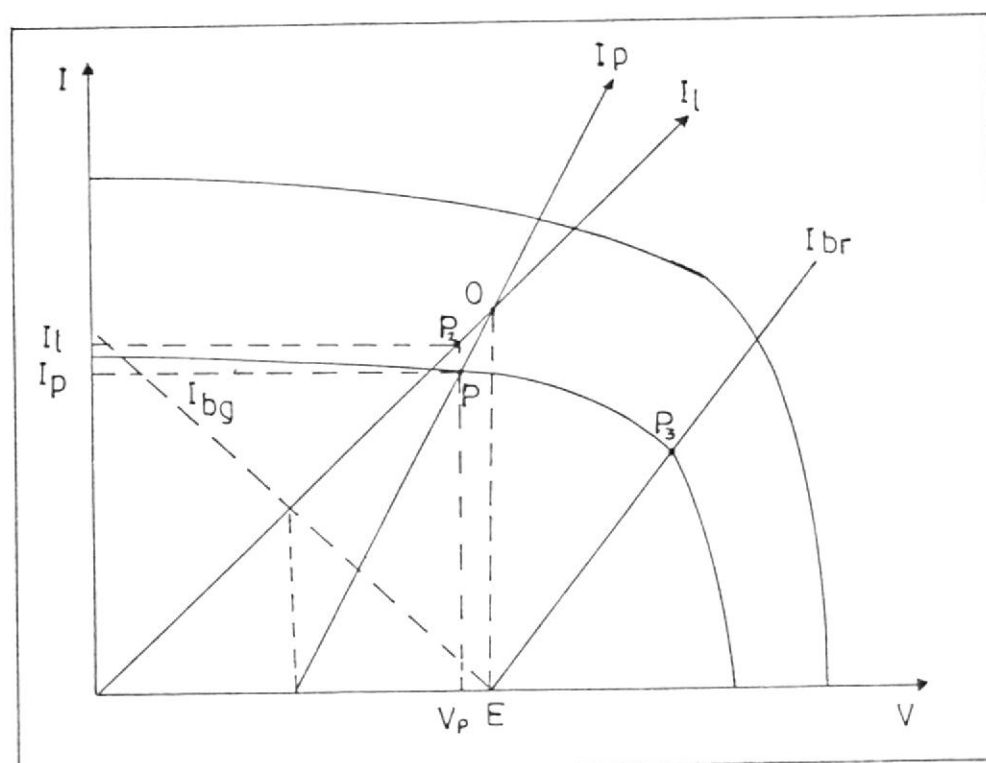


Fig. 2.4 Punto de funcionamiento del sistema solar, para una iluminación que origina una curva de respuesta de panel I .

En la figura 2.4 se ha representado igualmente la recta I_b , en trazo discontinuo. Obsérvese que la recta de intensidad de batería I_b tiene pendiente negativa, cuando aquella actúa como generador (I_{bg} en la figura), cuando la batería actúa como receptor

tor será:

$$I_b = \frac{V_1 - E}{R_b} \quad (2.6)$$

Ecuación de una recta que se ha representado en la misma figura como (I_{br}) . La intensidad I_p proporcionada por el panel, para el punto de trabajo P, será la dada por la ecuación (2.1).

La situación del punto O representado en la figura 2.4 marca la zona de transición de las condiciones de iluminación, para las que la batería actúa como receptor de corriente ó como generador.

2.2.2 Funcionamiento de un sistema formado por un panel solar conectado a una carga sin batería

Cuando se elimina la batería, el punto de trabajo del sistema vendrá dado por el sistema de ecuaciones formado por (2.5) y la ecuación (2.3), solución que se representa en la figura 2.4 por el punto P_g.

2.2.3 Funcionamiento de un sistema formado por un panel solar conectado directamente a una batería



Si en el sistema no existe carga, cuando la batería está recibiendo energía desde el panel solar, el punto de funcionamiento vendrá dado por la solución del sistema formado por la ecuación (2.5) y la ecuación (2.6).

El punto de trabajo del sistema panel solar - batería sería por tanto el punto P_3 representado en la figura 2.4.

En la figura 2.5 se representa el desplazamiento del punto de trabajo del sistema cuando varía el nivel de radiación, a medida que se va cargando la batería y aumentando por tanto su f.e.m..

Es evidente que si, manteniendo constante el nivel de insolación y el estado de carga de la batería, y si se introduce carga en el sistema, ésta provocará una caída de tensión y una subida de la intensidad de corriente que produce el panel solar, pasando el punto de funcionamiento de P_3 a P_4 (figura 2.4).

Las variaciones de corriente y tensión serán distintas según la zona de curva V-I del panel en que nos encontremos ya que, para zonas próximas al cor-

do de la curva, las variaciones de intensidad serán lógicamente mayores. En cualquier caso, si se trabaja en la zona horizontal de la curva, las variaciones de carga conectada producen muy poca variación en intensidad (corriente), por lo tanto el panel solar se comportará como una fuente de corriente constante.

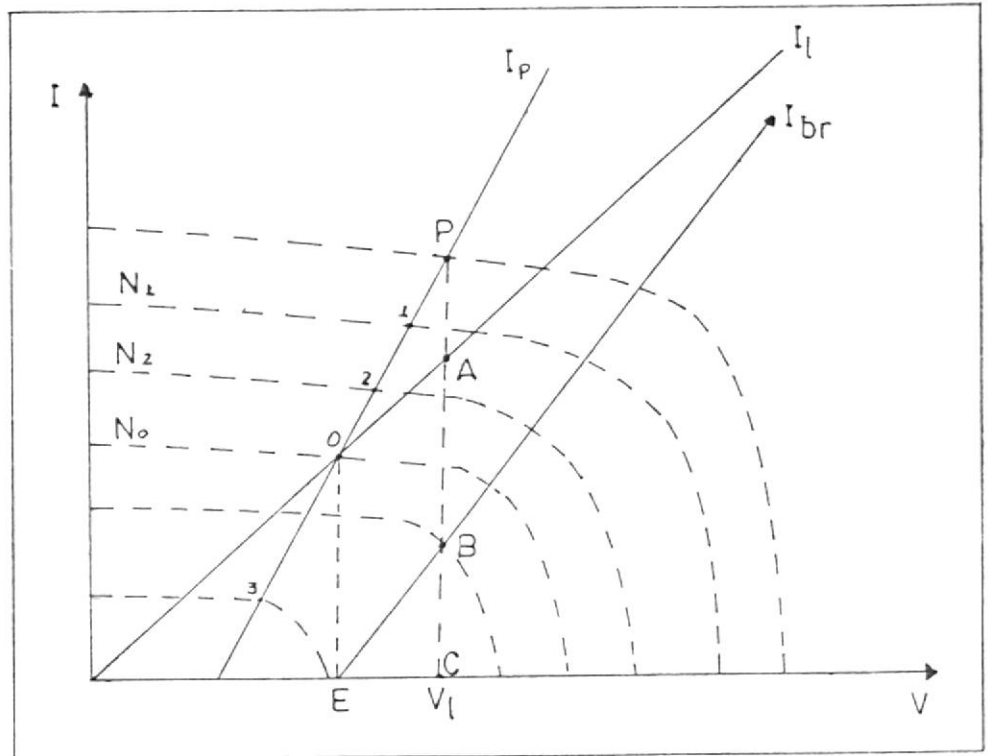


Fig. 2.5 Variación del punto de trabajo según varía el nivel de iluminación.

2.2.4 Funcionamiento del sistema sin producción de corriente por el panel solar

En la figura 2.6 se ha representado la recta I_c

para un determinado valor de R_1 y de f.e.m. (batería). Igualmente se ha representado la curva de respuesta del panel (N_1), de forma que ésta corta al eje V_p en el mismo punto que lo corta la recta I_p .

En estas condiciones de iluminación no habrá producción de corriente (I_p) por el panel solar y, por tanto, éste estará trabajando bajo una tensión igual a la tensión de vacío. El voltaje de trabajo se obtendrá haciendo $I_p = 0$, en la ecuación (4), quedando:

$$V_1 = \frac{ER_1}{R_1 - R_b} \quad (2.7)$$

Que coincidirá con la tensión de vacío del panel para las condiciones de iluminación que determina la curva N_1 en la figura 2.6. En estas condiciones, los valores de intensidad de carga I_1 y de la intensidad proporcionada por la batería I_b , serán idénticos y su valor será:

$$I_1 = \frac{N_1}{R_1} = \frac{E}{R_b - R_1}$$

Que es idéntico al valor que resultaría de susti-

tuir (2.7) en la ecuación (2.2) de funcionamiento de la batería.

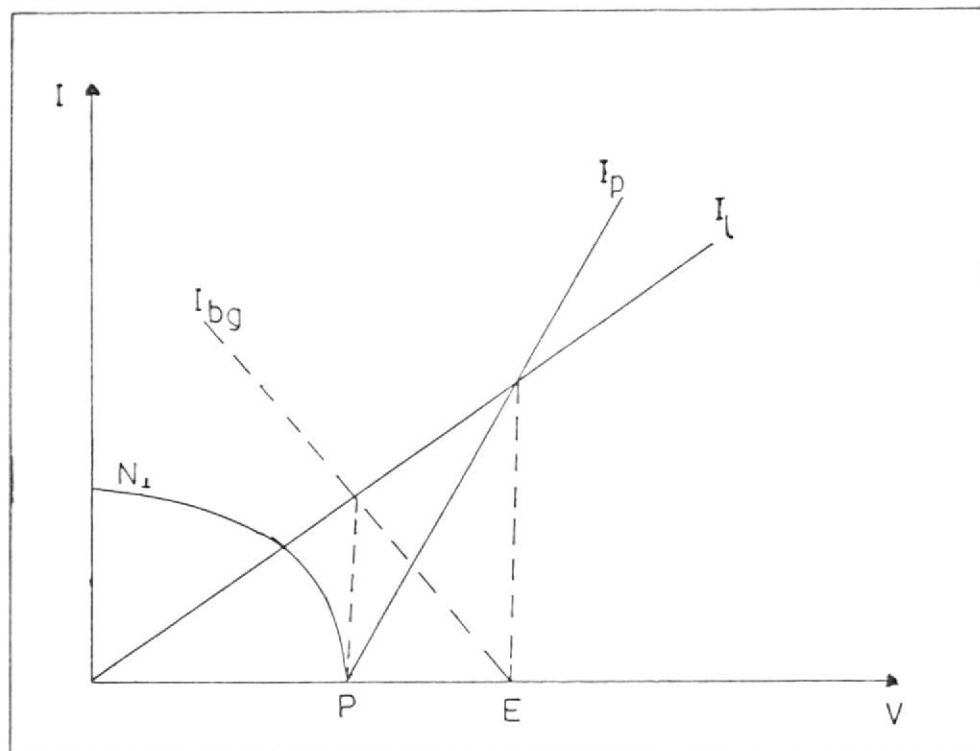


Fig. 2.6 Situación de la curva de respuesta del panel solar (N_i) y de la recta I_p , en el el que la corriente de carga es suministrada exclusivamente por la batería.

2.2.5 Tiempo de carga y descarga de la batería

La batería, sometida a procesos de carga y descarga, debe cuidarse en el sentido de que tales valores no sobrepasen los permisibles y, en resumen los valores de su f.e.m. han de estar comoren-

didos entre un máximo y un mínimo. Supongamos que cuando comienza a amanecer, la f.e.m. de la batería es la correspondiente a la recta I_{pb} , (figura 2.7), que corta al eje de las abscisas (V_1) en el punto B.

Es evidente que para esta situación, cuando la curva $V-I$ de respuesta del panel sea la representada según N_1 , la intensidad I_p sería negativa y por tanto, la batería se descargará sobre el panel solar a no ser que, como sucede realmente se colocará un diodo de bloqueo que lo impidiera.

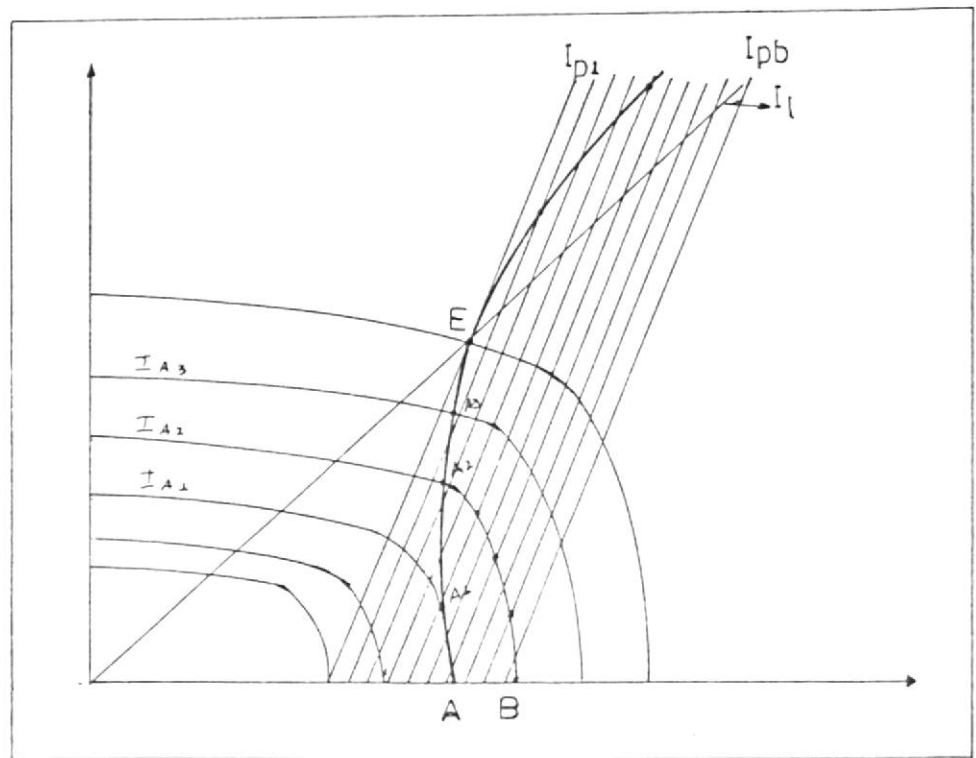


Fig. 2.7 Desplazamiento del punto de trabajo.

hacia, por otra parte, descarga de la batería sobre la carga R_1 . En estas condiciones su f.e.m. va disminuyendo y la recta I_p se desplazará paralelamente así misma, hacia la izquierda.

Caso que, según aumenta el nivel de insolación, la curva $V-I$ de respuesta del panel solar va desplazándose hacia la derecha. Se llegará a una situación en que la curva $V-I$ y la recta I_{pb} se cortan en el punto A, en que, aunque no se colocara el diodo de bloqueo que impida la descarga de la batería sobre el panel solar, esta descarga no tendrá lugar por ser nulo el valor de I_p .

Es claro que, según se va incrementando la iluminación desde el amanecer, sin que exista carga conectada, sólo cuando la correspondiente curva $V-I$ del panel corte al eje V_1 en un punto tal que la tensión de trabajo se iguale al valor de f.e.m. de la batería. (punto P, figura 2.3), esta comenzará a cargarse, ya que en puntos anteriores I_p sería negativo.

Así pues, cuando la iluminación llega al nivel correspondiente a la curva I_p , la batería comienza a cargarse y a medida que va subiendo la ilumina-

ción, los puntos de funcionamiento del sistema seguirán A_1 , A_2 , etc hasta alcanzar el punto A, correspondiente al valor máximo del día, sobre la curva N. Puede comprobarse en la figura, para un punto de trabajo como el A_1 , el valor de la f.e.m. E es menor que la tensión V_1 , por lo que la batería estará cargándose.

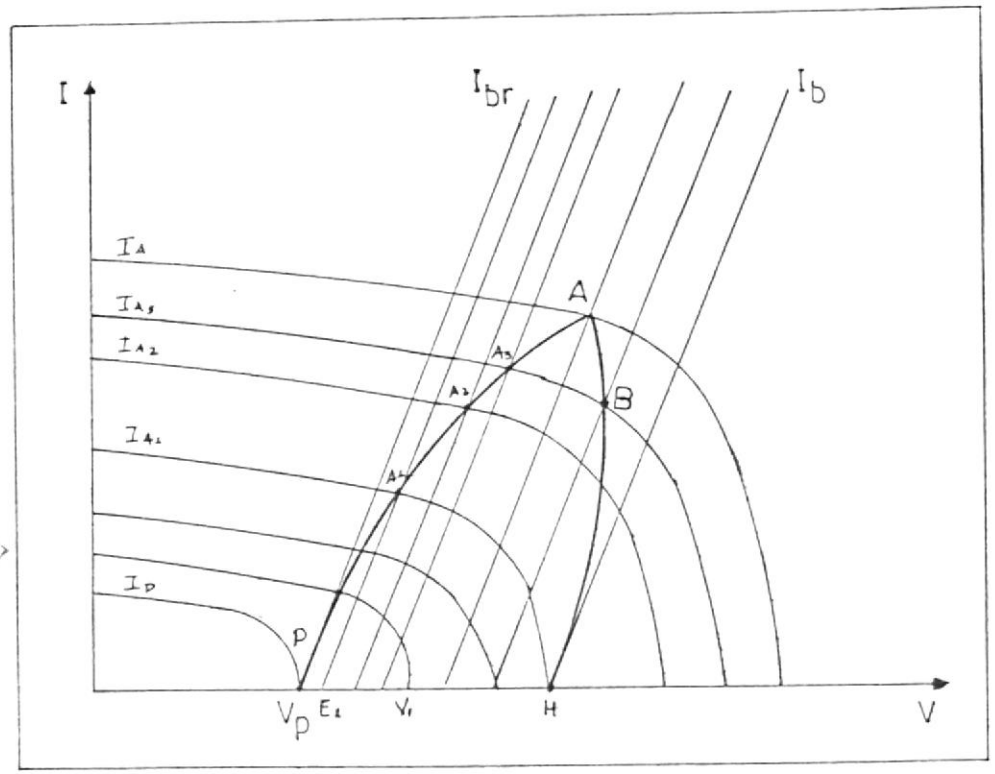


Fig. 2.3 Proceso de carga de la batería en el día.

Cuando llega el atardecer, comienza a bajar el nivel de iluminación, la batería seguirá cargándose hasta que se llegue al punto H, en que la f.e.m.

vuelva a ser tal que I_b corta al eje V , en un punto en que la tensión es nuevamente igual a la f.e.m..

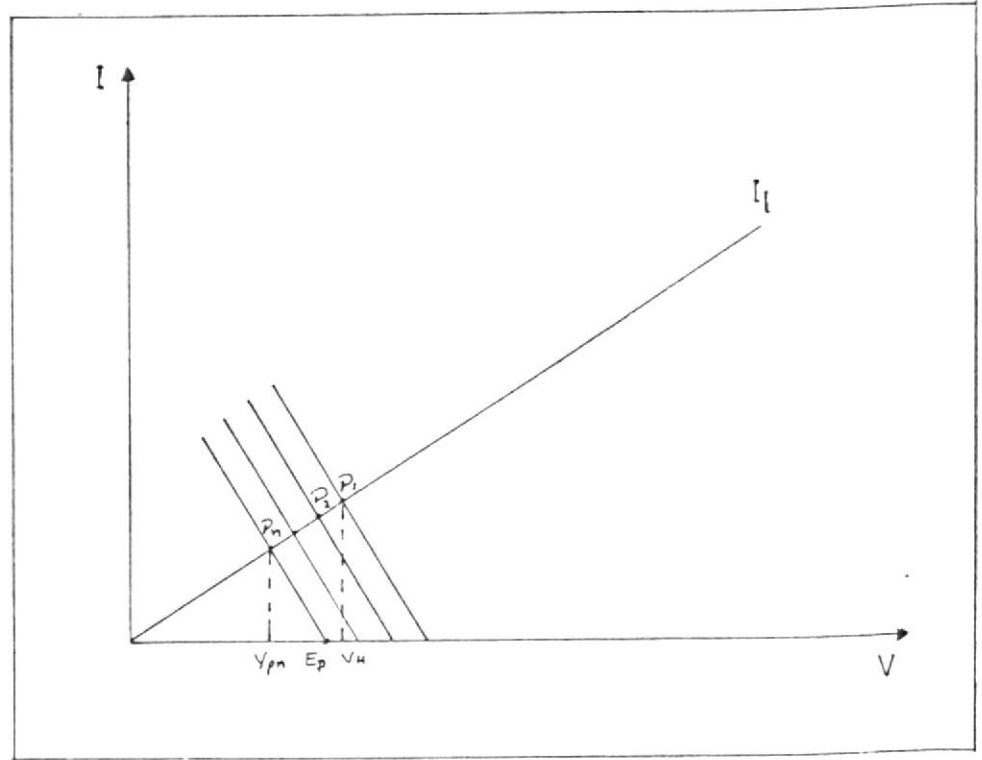


Fig. 2.9 Proceso de descarga de la batería durante la noche.

Si con este valor de f.e.m. se conecta la carga durante la noche, la batería comenzará a descargarse, decreciendo la f.e.m. desde E_p hasta el valor de f.e.m. correspondiente a E_n de la figura 2.8 (véase también figura 2.9). De la misma manera decrece la tensión de trabajo desde V_p hasta V_n .

El fundamento es el mismo para las dos variables: con-
sta en un interruptor electrónico (transistor, triaca,
etc.) que se acciona varios cientos o miles de veces por

la figura 2.10a y 2.10b.

Este problema puede resolverse teóricamente de dos ma-
neras diferentes cuyo esquema de principio se muestra en

variable.

pedancia que, vista desde el panel, sea una impedancia
de ella y mediante un procedimiento adecuado, una im-
pedancia de diseñar un dispositivo que simule a partir
un valor constante. Por consiguiente, sólo queda la al-
ternativa de diseñar un dispositivo que simule a partir
de consumo, pero que, durante cada intervalo, presenta
tualmente, puede variar según las necesidades concretas
la central fotovoltaica tiene un valor propio que, even-
Es evidente, sin embargo, que la carga real conectada a

cia de la curva característica correspondiente.

Para obtener la máxima energía posible del panel solar
es necesario, según se ha explicado anteriormente, dis-
poner de una impedancia variable que funcione en todo ins-
tante al panel a trabajar en el punto de máxima poten-
cia de la curva característica correspondiente.

MA POTENCIA EN UNA CENTRAL SOLAR FOTOVOLTAICA

2.3 FUNDAMENTO CONCEPTUAL DEL SEGUIMIENTO DEL PUNTO DE MÁXI-

segundo. La impedancia efectiva, vista desde el panel, puede entonces variarse de forma continua en función de la relación de los tiempos de conexión/desconexión del interruptor (figura 2.11).

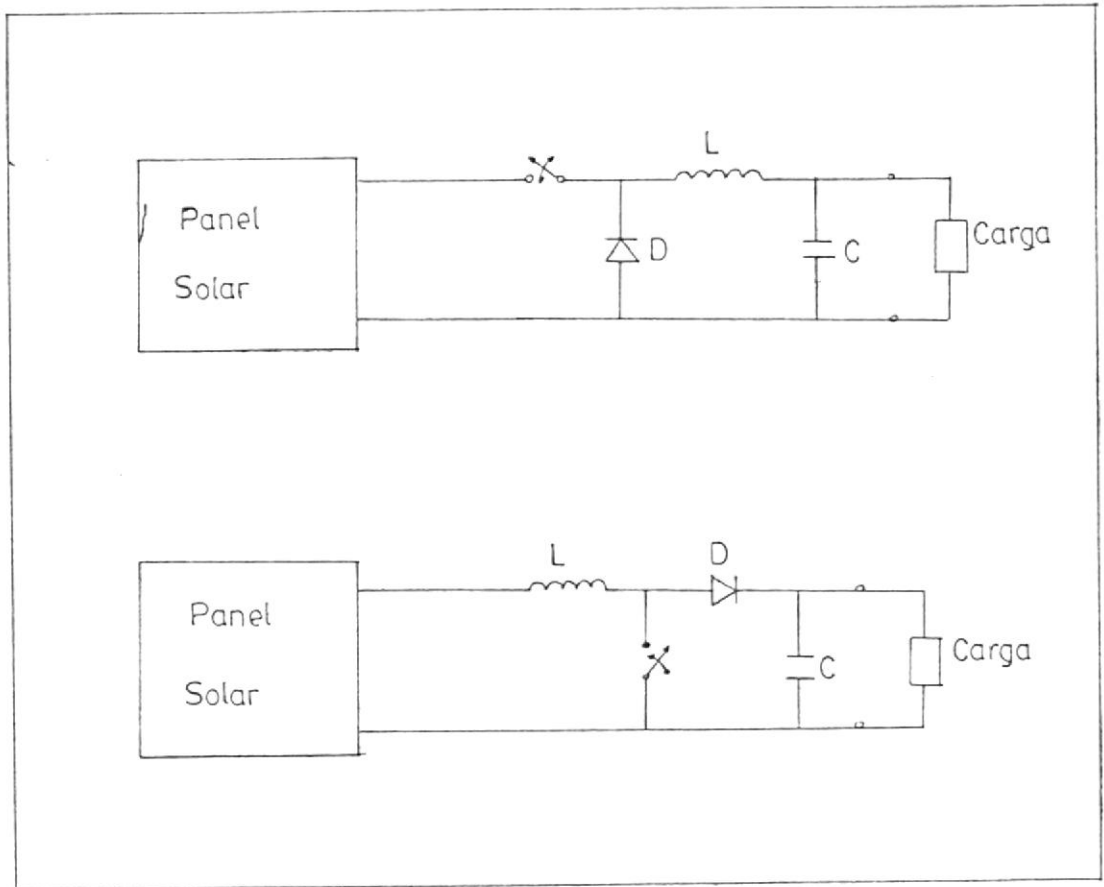


Fig. 2.10 Esquema de principio para la formación de una impedancia variable.

De las dos modalidades señaladas, la variante 2.10.b no resulta aplicable en este caso, puesto que supondría cortocircuitar la batería durante intervalos determinados de tiempo. Además incluso aunque no existiera este

inconveniente, la realización de la impedancia variable no reportaría beneficios ya que, si bien el panel suministraría la máxima potencia, ello no quiere decir que el exceso de potencia extraída se aprovechara realmente, pues se disiparía en forma de calor en el circuito.

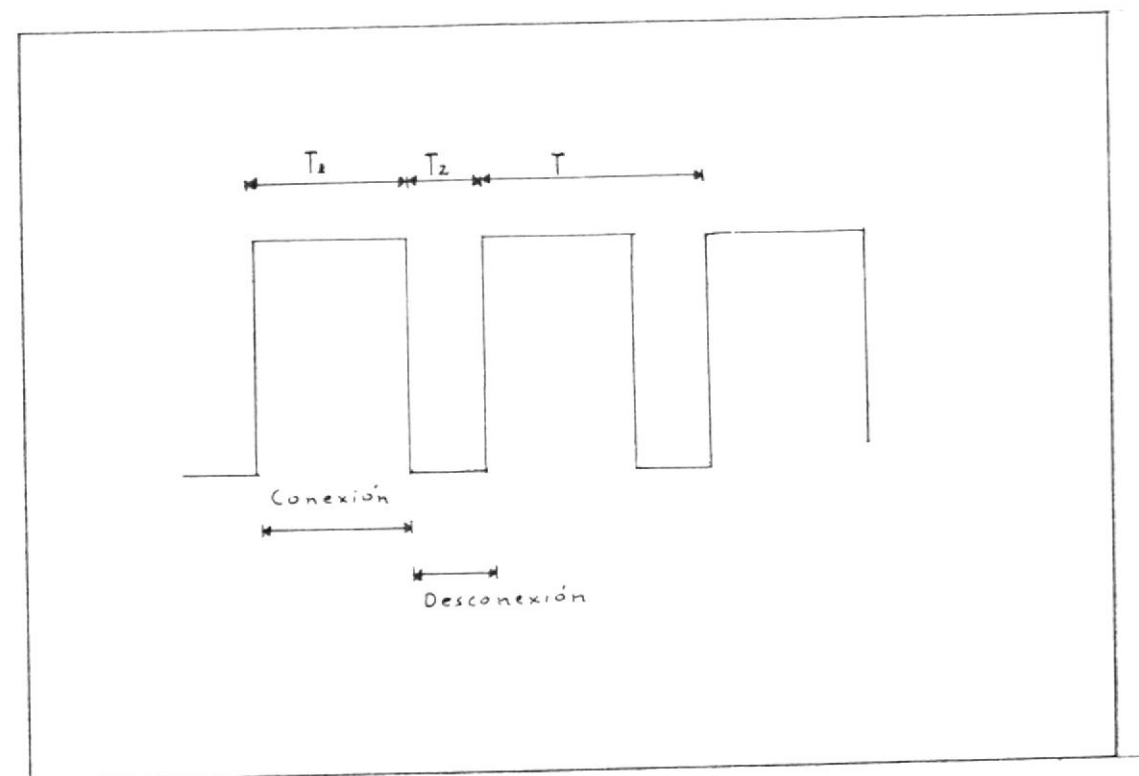


Fig. 2.11 Tiempo de conexión/desconexión del interruptor electrónico.

Por consiguiente, resta como alternativa viable en este caso la variante 2.10.a. La obtención de este resultado puede analizarse también desde una perspectiva física complementaria.

"transformador de corriente continua de relación variable"; es decir un dispositivo que transforme o acople, sin pérdidas, dos tensiones continuas, cuyos valores pueden variar dentro de un cierto margen.

Un primer esquema de principio, en el que se ha usado como interruptor electrónico un transistor, se muestra en la figura 2.13.

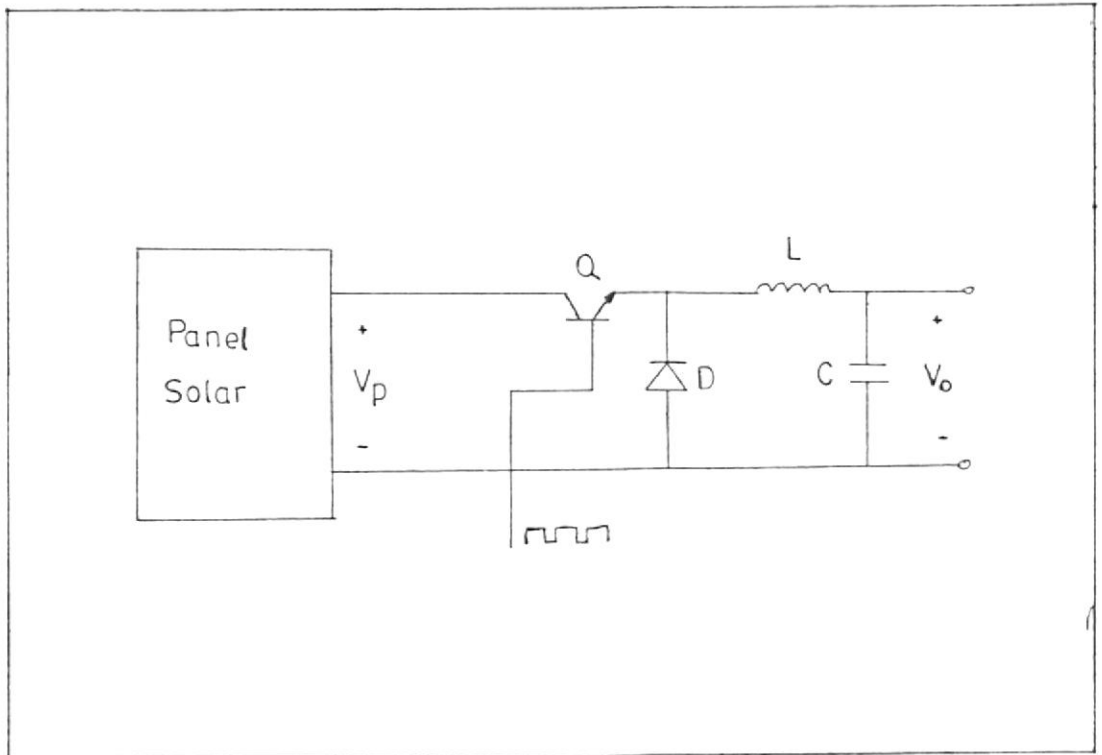


Fig. 2.13 Acoplamiento de dos tensiones continuas diferentes mediante transistores.

Dicho esquema, como se ve, pertenece al tipo general representado en la figura 2.10.a. Si se hace funcionar al

transistor con una frecuencia f , de periodo $T = 1/f$, siendo los intervalos de conducción y bloqueo T_1 y T_2 respectivamente (figura 2.11), para el valor medio V_{oo} de la tensión V_o se cumple :

$$V_{oo} = \frac{1}{T} \int_0^{T_1} V_o dt = \frac{T_1}{T_1+T_2} V_o \quad (2.8)$$

La relación de transformación de tensiones V_{oo}/V_o puede modificarse; por tanto, regulando convenientemente dichos intervalos, y su valor es :

$$\frac{V_{oo}}{V_o} = \frac{T_1}{T_1+T_2} = \frac{T_1}{T} = K$$

El valor de K puede variarse de dos maneras:

- 1) Operación a frecuencia constante.- La frecuencia de switched se mantiene constante, lo que se varia es el ancho del tiempo T_1 , a este tipo de control se lo conoce como modulación de ancho de pulso (P.W.M).
- 2) Operación a frecuencia variable.- La frecuencia de switched (f) se varia, manteniendo constante el tiempo T_1 , o el tiempo T_2 , a este tipo de control se lo conoce como modulación de frecuencia.

Con este tipo de control, la frecuencia tiene que variarse en un gran rango, para tener una amplia variación del voltaje de salida. Además este tipo de control produce una serie de armónicas y frecuencias no predecibles, y ocasionan que el diseño del filtro sea dificultoso.

2.4 SISTEMAS DE DATOS MUESTREADOS

Los sistemas que contienen tanto señales discretas como continuas, es conocido como sistemas de datos muestreados. Los sistemas de control de datos muestreados están sujetos a algunos problemas dentro de los cuales los más importantes son:

- a) Si la tasa de muestreo es demasiada baja, problemas de estabilidad pueden ocurrir.
- b) Debido a la longitud de palabra finita del microprocesador, se producen truncaciones que pueden causar bien sea problemas de estabilidad, o una respuesta de transientes no deseada, o algún error no aceptable en estado estacionario.

En el presente trabajo, es suficiente la longitud de palabra del microprocesador utilizado para cumplir con los



En este sentido el término "hardware" se refiere al conjunto de componentes físicos que conforman el sistema de control, como el computador, los sensores, los actuadores, etc. En este sentido el término "software" se refiere al conjunto de programas que se ejecutan en el hardware.

Con un control digital directo están asociadas operaciones que pueden ser clasificadas en aquellas implementadas en circuitería (hardware) y en aquellas implementadas en programación (software). En este caso "hardware" se refiere al equipo real necesario en el lazo de control digital directo: tal como son los R/D y D/A, convertidores analógico-digital, etc.

En un sistema de control digital directo, el computador está conectado al elemento final de control y a la planta por medio de convertidores de señal. Ya que en numerosas situaciones prácticas son analógicas las señales obtenidas a partir de un proceso industrial.

2.5 CONTROL DIGITAL DIRECTO

Requerimientos que demanda el sistema. Puesto que nuestro principal esfuerzo está concentrado en minimizar el tiempo de ejecución de los programas y subrutinas, como se debe, para hacer un tiempo de muestreo T_s tan pequeño como sea posible.

Por otro lado, "software" se refiere a los programas, los cuales están constituidos por instrucciones de máquina necesarias para que el computador evalúe y reduzca los datos de entrada y genere la salida requerida.

Una vez que ha sido establecida la circuitería necesaria para medir la variable dinámica, proveer control sobre ella y transformar las señales a formato digital, el resto de las operaciones de control es programación.

CAPITULO III

DISEÑO DEL CONTROLADOR DIGITAL APLICADO A UN PROTOTIPO DE CENTRAL SOLAR FOTOVOLTAICA PARA EL LABORATORIO DE ENERGIA SOLAR DE LA ESPOL

3.1 PROTOTIPO DE CENTRAL SOLAR FOTOVOLTAICA

3.1.1 Generalidades

El estudio se realizó a partir de un prototipo de central solar fotovoltaica construido en el Laboratorio de Energía Solar de la ESPOL.

El generador fotovoltaico, que sirve de soporte experimental, se construyó a partir de un simulador de panel solar que tiene una tensión DC (voltaje) del orden de los 23 voltios con una corriente aproximada de 2.2 Amperios.

El generador está asociado con una batería para almacenamiento de energía, en nuestro caso utilizando dos baterías de 6 voltios nominales a 2 am-

perios, que la conectamos en serie para obtener 12 voltios, ya que la tensión de alimentación de la carga es de 12 voltios.

El elemento receptor que consume la energía producida esta representado por una carga resistiva.

La transferencia de energía tanto del generador fotovoltaico a la batería y carga, como de la batería a la carga se realiza por medio de convertidores de corriente continua a corriente continua.

A continuación (ver figura 3.1) se presenta un diagrama de bloques general del prototipo de central solar fotovoltaica, donde se muestra el generador fotovoltaico (simulador de panel solar), los elementos de almacenamiento (baterías), los convertidores de energía (convertidor cc/cc), la carga y todos los elementos que forman parte de la unidad de control que hacen que el sistema sea autónomo.

3.1.2 Simulador de panel solar

Para proporcionar una tensión al nivel de orden de 10 voltios y una corriente de cortocircuito de

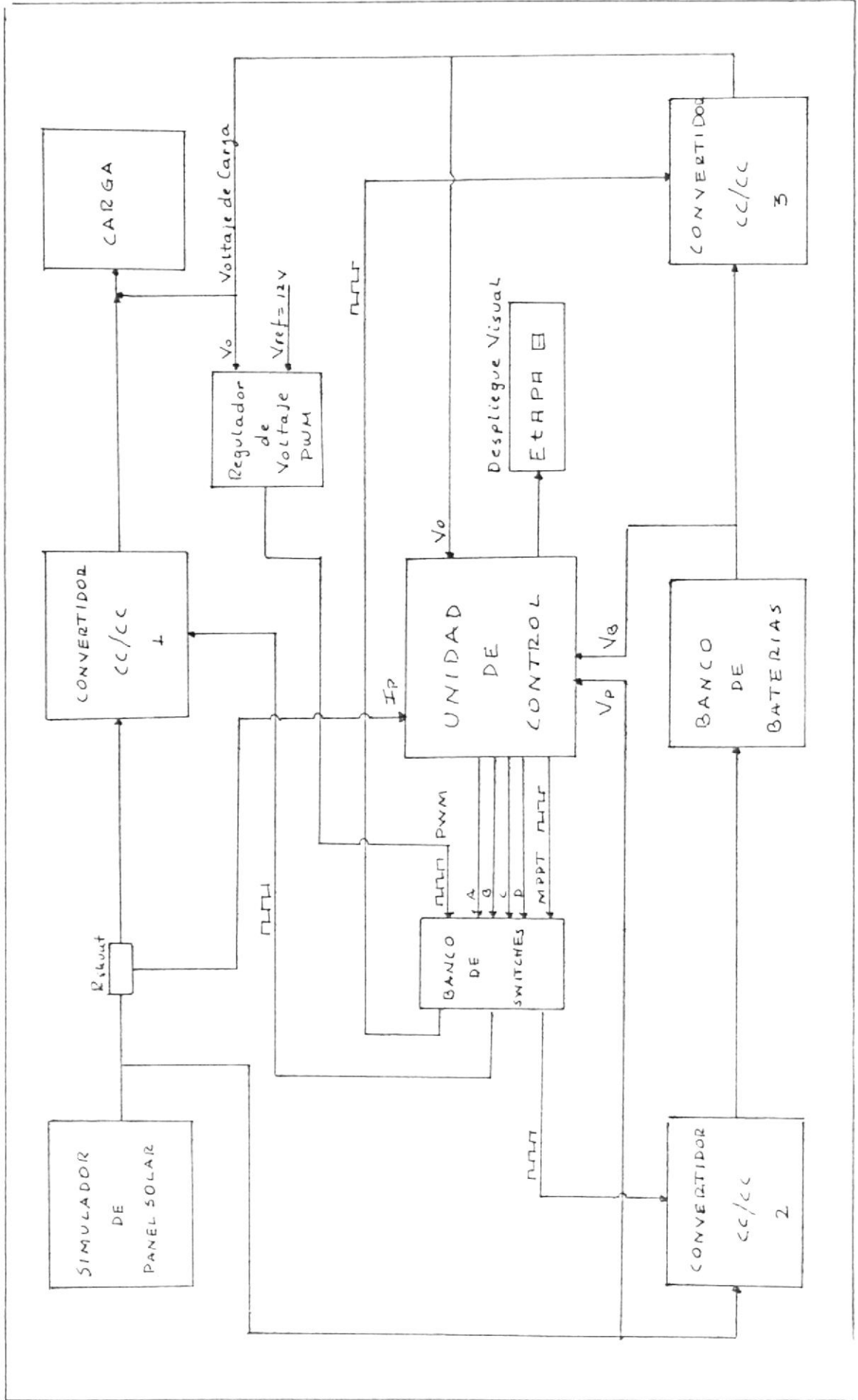


Fig. 3.1 Diagrama de bloques del prototipo de Central Solar Fotovoltaica

2 amperios. El circuito que se utilizó se basa en un montaje colector común (transistor Q_1), polarizada por un puente de resistencias (R_1 y R_2).

Una parte de la corriente emisor (Q_1), se deriva a la unión base - emisor del transistor Q_2 a fin de introducir una contra reacción no lineal, imagen de la característica $I_b (V_{be})$ de éste, para producir una característica semejante a la obtenida en una célula fotovoltaica.

En la figura 3.2 se muestra el circuito del simulador de panel solar, donde se observa que la resistencia R_s fija la corriente de cortocircuito, es decir el equivalente del nivel de insolación del generador.

A continuación se detalla el valor de los elementos que contiene el circuito.

Partiendo de los siguientes datos de entrada y salida:

Dato de entrada

Voltaje $V_s = 32$ V

Dato de salida

Voltaje $V_o = 2$

Corriente $I_o = 4$ A

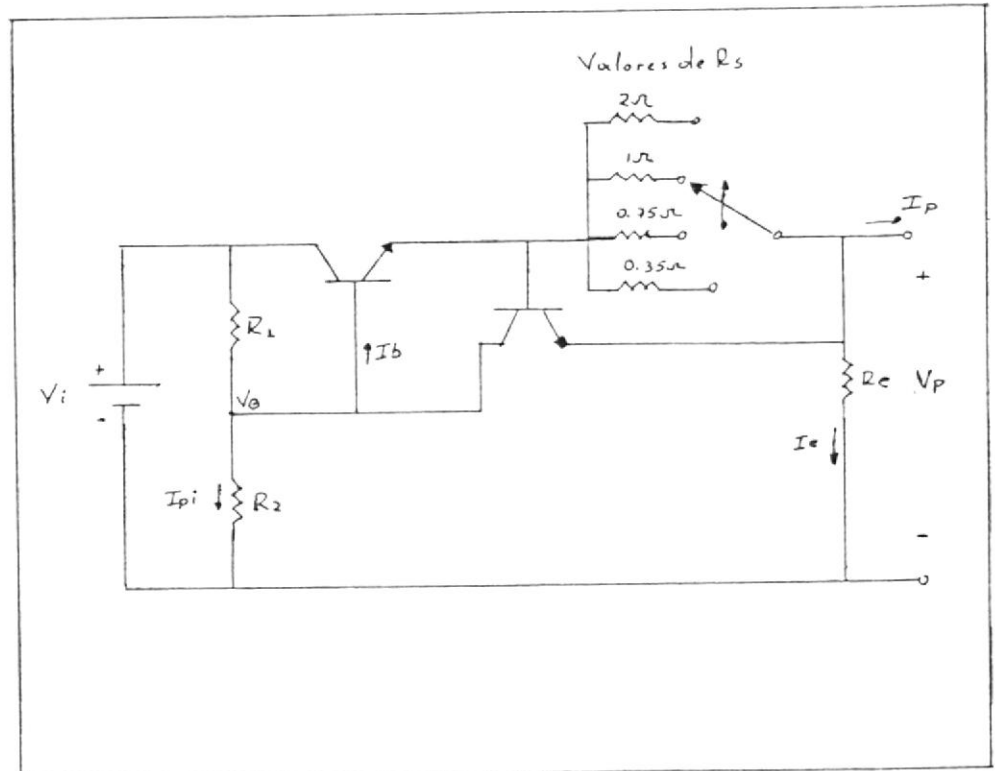


Fig. 3.2 Simulador de panel solar

Definiendo una corriente de base $I_b = 0.1 \text{ mA}$ tendremos $I_c = 100 \text{ mA}$ si el beta del transistor β_1 es 1000.

Además $I_{pi} = 10 I_b$ entonces $I_{pi} = 1 \text{ mA}$

Por otro lado $V_b = V_{be} = 0.7 = 0.7$ descomponiendo la caída de voltaje en R_1 .

Con estos valores de voltaje y corriente calcular-

mos los valores de resistencias.

$$R_e = \frac{V_p}{I_e} = \frac{30 \text{ V}}{100 \text{ mA}} = 300$$

$$R_2 = \frac{V_b}{I_{p1}} = \frac{30.7 \text{ V}}{1 \text{ mA}} = 30.7 \text{ K}$$

$$R_1 = \frac{V_i - V_b}{I_{p1} + I_b} = \frac{1.3 \text{ V}}{1.1 \text{ mA}} = 1.1818 \text{ K} \quad 1.2 \text{ K}$$

3.1.3 Elementos de interconexión

La regla de estos elementos es la transferencia de energía eléctrica obtenida del generador fotovoltaico hacia la carga y/o hacia la batería, dentro de cada caso si la potencia disponible en el generador es suficiente, en caso contrario; de la batería a la carga, si no hay suficiente potencia o ninguna.

3.1.3.1 Tipo de convertidor utilizado

El tipo de convertidor que se utilizó se basa en el modelo general que se presentó en el capítulo II, y es el que nos va a servir para simular la impedancia variable, que vista desde el panel sea la imoe-

dancia óptima, para que entregue la máxima potencia. Además este convertidor dependiendo de la etapa en que trabaje realizará la función de regulador de voltaje.

A este convertidor se lo conoce con el nombre de convertidor reductor de tensión (Buck) ver figura 3.3.

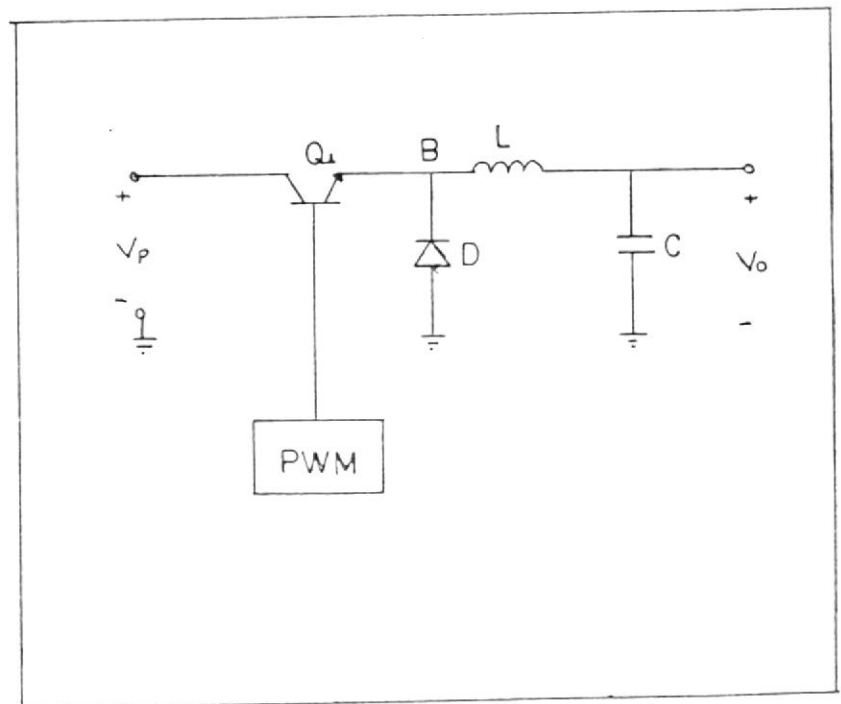


Fig. 3.3 Convertidor tipo Buck

El circuito trabaja de la siguiente manera: Q_1 es usado como un switch que tiene tiempos T_{on} y T_{off} controlados por un modulador de ancho de pulso (PWM).

Cuando Q_1 está en saturación (ON), la potencia es conducida desde V_p hacia la carga a través del inductor L . El voltaje en el punto B es aproximadamente igual a V_p , el diodo está polarizado en sentido inverso y el capacitor C , se está cargando.

Cuando Q_1 está en corte (OFF), el inductor L fuerza a que el voltaje en el punto B sea negativo, para mantener la corriente que almacena en ella, el diodo es polarizado directamente, por lo que va existir un flujo de corriente a través de la malla compuesta por el diodo, inductor, capacitor y carga.

De la relación

$$V_L = L \frac{di}{dt} \Rightarrow \frac{I_L}{T} = \frac{V_L}{L}$$

En el tiempo T_{ON} tenemos que:

$$I_{L, \text{max}} = \frac{V_p}{L} \cdot T_{ON}$$

y en el tiempo T_{OFF}



$$(I_L)_{OFF} = \frac{-V_{o-}}{L} \cdot T_{OFF}$$

De aquí podemos obtener en forma aproximada los valores de corriente cuando el transistor está en saturación, o cuando está en corte.

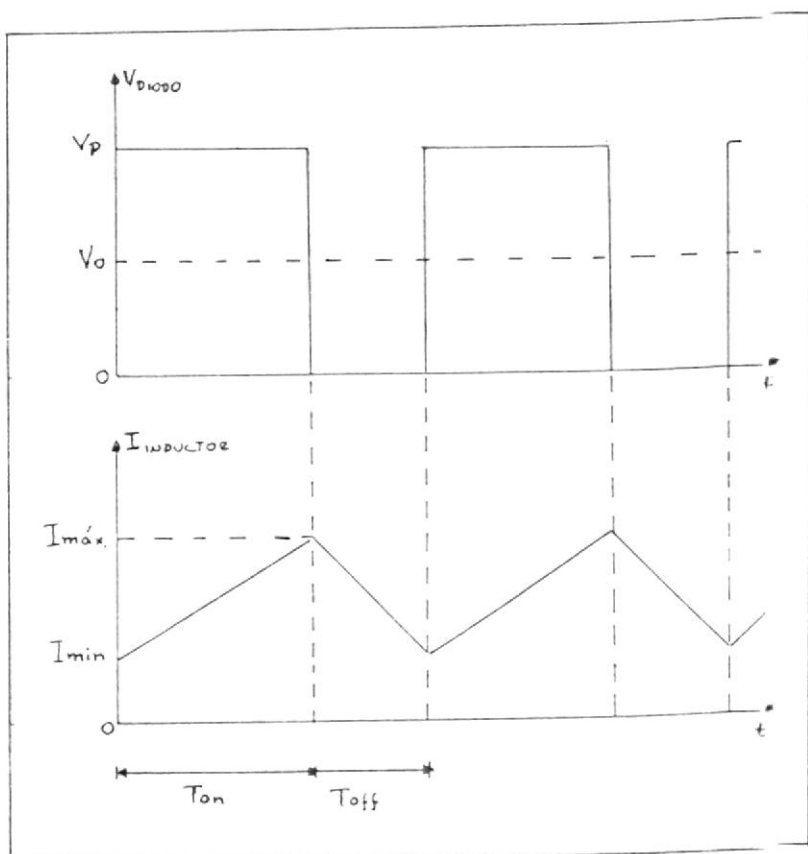


Fig. 3.4 Formas de onda que corresponden a la corriente de salida cuando el inductor.

Cuando el transistor está en estado de corte

valor de corriente es:

$$I_L = \frac{V_p - V_o}{L} \cdot t + I_{min} \quad (3.1)$$

Y, cuando está en corte:

$$I_L = \frac{-V_o}{L} \cdot t + I_{max} \quad (3.2)$$

En la figura 3.4 se muestran las diferentes formas de onda que representan a las ecuaciones descritas.

El valor de inductancia y capacitancia (8) que forman parte de este convertidor esta dada por:

$$L = \frac{2.5V_o(V_p - V_o)}{I_o \cdot V_p \cdot f} \quad (3.3)$$

$$C = \frac{V_o - V_o}{3 V_o \cdot V_p \cdot \Delta} \quad (3.4)$$

Donde L esta dado en henrios, C en faradios, f en herz y V_o es el rizado del voltaje de salida.



Además $T = 1/f$, esta dado en segundos.

3.1.3.2 Determinación de la frecuencia de operación de los convertidores

El dimensionamiento de los componentes que integran el equipo regulador y el del seguimiento del punto de máxima potencia de una central fotovoltaica está íntimamente ligado a la frecuencia. Como puede verse que el aumento de la frecuencia conduce a una reducción lineal de las dimensiones requeridas para el condensador y la bobina (formulas 3.3 y 3.4).

Desde este punto de vista es evidente la conveniencia de elegir una frecuencia muy alta. Esto, sin embargo, no es posible por las siguientes razones:

- a) Un aumento de la frecuencia ocasiona un crecimiento muy rápido de las pérdidas en las bobinas: pérdidas por corrientes parásitas (proporcionales al cuadrado de la frecuencia) y pérdidas por histéresis (proporcionales a la frecuencia).

- b) El uso de frecuencias elevadas determina que la potencia disipada por el interruptor electrónico aumente notoriamente (pérdidas de conmutación).

El conjunto de estos factores causan que el rendimiento del sistema disminuya. Esto hace ver que en la elección de la frecuencia hay que llegar a un compromiso.

Sopesando los diferentes factores contrapuestos, parece conveniente elegir como frecuencia de funcionamiento mas adecuado una de las situadas en la zona que se extiende desde 400 - 2000 Hz. (7).

Asi como frecuencia de funcionamiento, luego de un previo cálculo de tanteo se fijo a 1000 Hz.

3.1.3.3 Modulador de ancho de pulso

Como se ha dicho la tensión de salida del convertidor depende de los tiempos de conducción (T_{ON}) y de Bloqueo (T_{OFF}), del transistor. La acción de comando se lo

realiza por medio de un modulador de ancho de pulso (PWM).

Existen diferentes maneras de realizar esta modulación como:

Utilizar un circuito analógico que defina los tiempos de conducción y de bloqueo del interruptor (transistor) a partir de un voltaje de control, la información se transmite en forma analógica entre el elemento de control y el modulador asociado con el convertidor.

Utilizar un circuito digital que defina los tiempos de apertura o cierre del interruptor, el voltaje de control analógico es digitalizado a través de un convertidor A/D, para de esta manera se pueda realizar el control de los tiempos T_{on} y T_{off} .

A continuación se explican los dos tipos de moduladores utilizados.

a) Modulador PWM Analógico.- Este modulador se caracteriza por la simplicidad

del mismo, y se basa en el LM 3524 de National. Este circuito integrado contiene toda la circuitería de control necesaria para implementar: reguladores de switcheo de cualquier polaridad, transformadore de energía acoplado a convertidores DC/DC y algunas otras aplicaciones que lo pueden consultar en la referencia 8.

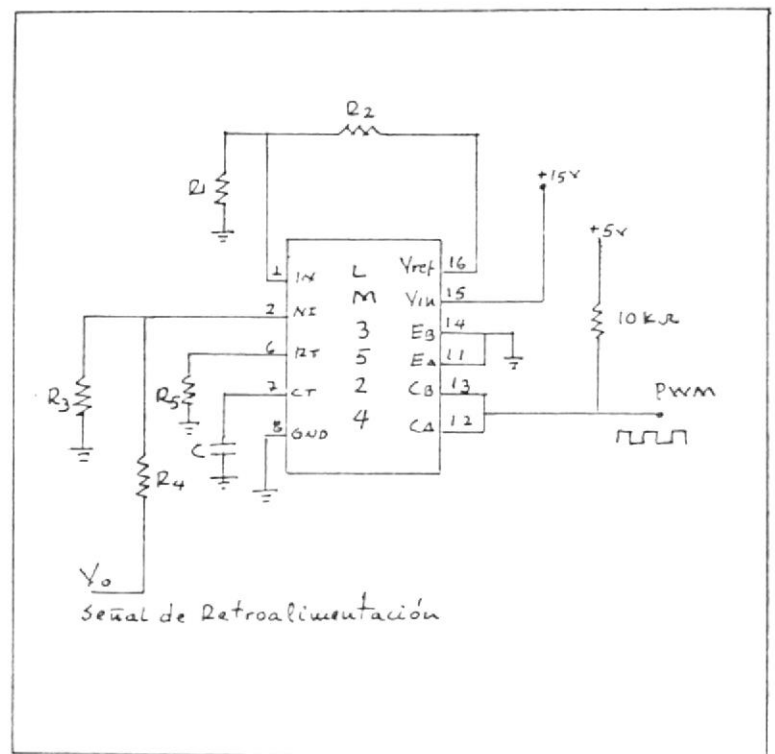


Fig. 7.5 Regulador PWM analógico.

En nuestro caso se utilizó este integrado como regulador de voltaje (12 V).

y el principio en que se basa para regular, es variando el ancho de pulso de la señal de salida (PWM). En la figura 3.5 se muestra el diagrama de conexión utilizado.

La frecuencia de operación de este modulador esta dado por $f = 1/1.1R_5.C$. Como $f = 1\text{Khz}$ y si el valor de R_5 es igual a 10 K el valor de C es 0.09 uf . Como no existe este valor en el mercado se compro un capacitor de 0.1 uf .

De aqui podemos observar que las resistencias R_1 y R_2 , sirve para obtener un voltaje de referencia (V_{10}), que se compara con el voltaje (V_{01}) para obtener una regulación del voltaje de salida V_o . Si V_{01} es superior a V_{10} el transistor de salida del LM 3524 se satura, y se bloquea si el voltaje V_{01} es inferior a V_{10} .

Para el calculo de los valores de resistencia se basa en lo siguiente:

$$V_{in} = V_{ref} \cdot \frac{R_2}{R_1 + R_2} \quad \text{y} \quad V_{ref} = 5 \text{ V.}$$

Si $R_1 = R_2 = 10 \text{ K}$ entonces $V_{in} = 2.5 \text{ V}$

Además

$$V_{in} = V_o \cdot \frac{R_3}{R_3 + R_4}$$

Y como $V_{in} = V_o$ y si a R_3 toma el valor de 10 K se tiene que:

$$R_4 = (4V_o - 10 \text{ V}) \text{ K / V}$$

Para un voltaje $V_o = 12 \text{ V}$ se tiene que el valor de resistencia es:

$$R_4 = 38 \text{ K}$$

- b) Modulador PWM digital.- Este modulador es particularmente útil para comandar los convertidores, que varían la impedancia variable para obtener la máxima potencia.

Este modulador se lo realiza con dos

contadores programables controlados por el microcomputador SDK-85 por medio de una interface (hardware y software). Un esquema inicial del circuito se muestra en la figura 3.6

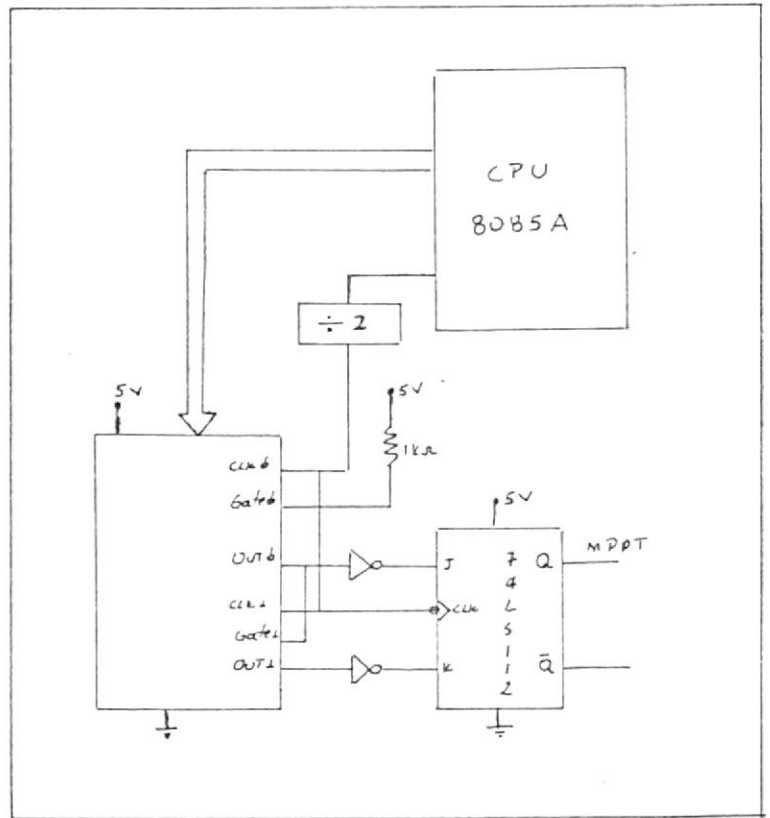


Fig. 3.6 Modulador PWM digital.

El circuito integrado 8257 de Intel que se utiliza para realizar este modulador, contiene tres contadores programables independientes de 16 bits (información adicional consultar Ref. 9).

Donde el contador #0, está programado para que funcione como generador de frecuencia (modo 2), mientras que el contador #1, está programado de tal manera que, cuando el contador #0 inicie la cuenta, éste empiece a contar (modo 5).

El principio de funcionamiento de este modulador es el siguiente:

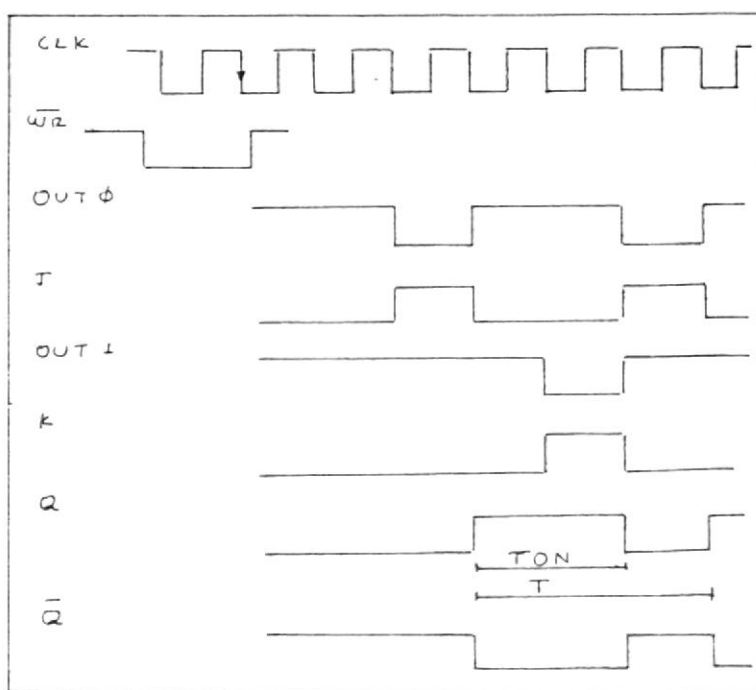


Fig. 7.7 Diagrama de tiempos del modulador PWM digital.

El contador #0 genera la frecuencia de

- a) Etapa 0.- En esta etapa nos encontramos con la situación que la potencia del generador es igual a cero (radiación luminosa ausente), y batería descargada.

Este caso se puede dar únicamente si las condiciones de dimensionamiento de la Central no ha sido la correcta.

Para saber si el generador fotovoltaico esta en condiciones de alimentar a la carga o no, procedemos periódicamente a una prueba de potencia. Dentro de esta etapa la carga no es alimentada.

- b) Etapa 1.- La potencia del generador es mayor que cero y la batería esta descargada.

Con esta condición la carga de la batería es prioritaria sobre la alimentación de la carga que es interrumpida, debido a que se necesita tener la batería cargada, para que pueda suministrar energía a la carga, cuando en periodos de poca iluminación (durante el día), el generador fotovoltaico no pueda hacerlo.

corte del convertidor a partir del reloj del microcomputador. En cada inicio de cuenta del contador #0, empieza la cuenta el contador #1, de tal manera que el contador #0 fija la frecuencia de operación del convertidor, y el contador #1 elabora el tiempo de apertura y cierre del interruptor (ver Fig. 3.7).

3.2 DISEÑO DEL CONTROLADOR DIGITAL

3.2.1 Funcionamiento del Sistema

Dentro de un sistema autónomo, los diferentes elementos que forman parte de éste, no funcionan al mismo tiempo. De acuerdo a esto, el algoritmo que se va a implementar en el microcomputador va a tener en cuenta las diferentes situaciones que se pueden presentar al controlar las diferentes elementos del prototipo de central fotovoltaica.

Así, el funcionamiento del sistema se compone de una serie de secuencias que lo vamos a conocer como etapas. En total se han definido seis etapas y son las siguientes.

- c) Etapa 2.- La potencia del generador es mayor que la potencia del receptor (carga), y la batería esta en proceso de carga.

Estamos en esta etapa cuando la batería este a un nivel de carga apropiado. Así la alimentación de la carga esta asegurada, y el excedente de potencia es enviado a la batería para su completa carga.

- d) Etapa 3.- La potencia del generador es mayor que la potencia de la carga, y la batería esta cargada.

En este caso el generador fotovoltaico produce suficiente potencia para alimentar a la carga, y el excedente de potencia que se pueda obtener no es utilizado.

- e) Etapa 4.- La potencia del generador es inferior a la potencia del receptor, y la batería cargada.

El suministro de potencia por parte del generador fotovoltaico es insuficiente para alimentar a la carga. Así la falta de potencia para el

receptor es suministrada por la batería.

- f) Etapa 5.- Potencia del generador igual a cero, y batería cargada.

Dado que el generador fotovoltaico no es capaz de alimentar a la carga (durante la noche), en este caso la batería alimenta totalmente a la carga.

En la tabla 3.1 se resume las seis etapas en las que se indica el funcionamiento del sistema.

Además note que los convertidores C2 y C3 no funcionan juntos jamás.

3.2.2 Conmutación de una etapa a otra

El paso de una etapa a otra, tendrá lugar, si ciertas condiciones dentro de cada etapa se cumplen. Un diagrama de conmutación de una etapa a otra se muestra en la figura 3.6.

De la figura observamos que solamente en las etapas 1, 2 y 4 el seguimiento del punto de máxima

TABLA 3.1 FUNCIONAMIENTO DEL SISTEMA

ETAPA	CONDICIONES	C1	C2	C3	M.P.P.T	ALIMENTACION DE LA CARGA
0	Bateria des- cargada	B	B	B	NO	NO
1	Bateria car- gandose	B	A	B	SI	NO
2	Bateria car- gandose	A	A	B	SI	SI
3	Bateria car- gada	A	B	B	NO	SI
4	Bateria des- cargandose	B	A	A	SI	SI
5	Bateria des- cargandose	B	B	A	NO	SI

Notacion:

Convertilores : C1, C2, C3

A: Activo

B: Bloqueado

M.P.P.T.: Seguimiento del punto de maxima potencia

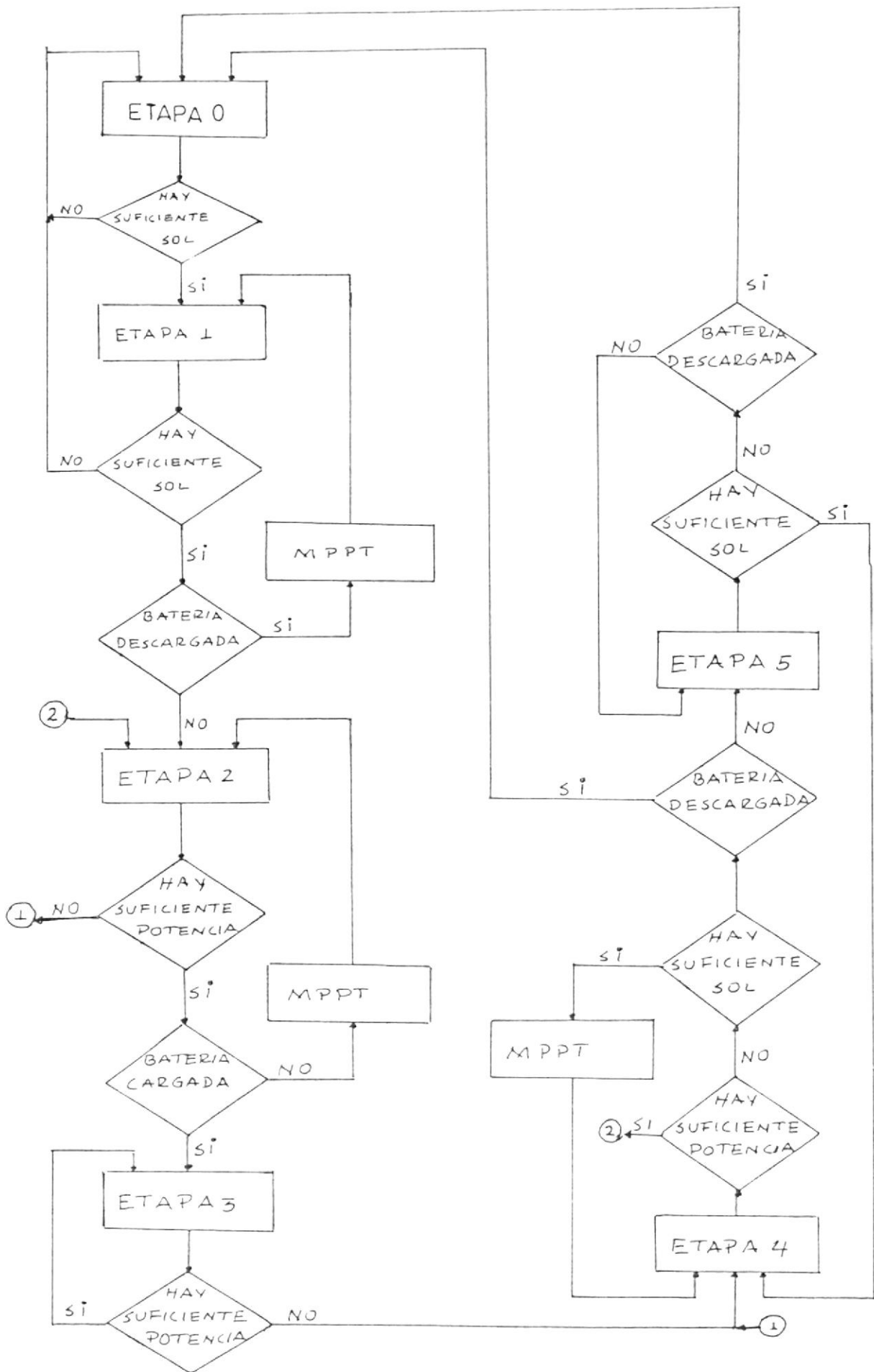


Fig. 3.8 Diagrama de conmutación de una etapa a otra

potencia (M.P.P.T.) se efectúa, lo que no ocurre en las etapas 0, 3 y 5. Ya que tal como se ha definido el modo de operación de cada etapa, tenemos que dentro de la etapa 0 el sistema está en reposo, implica que no hay producción de energía por parte del generador fotovoltaico.

En la etapa 3 la potencia suministrada por el generador fotovoltaico a la carga, a través del convertidor C1, es suficiente para alimentarla y por tanto no hay razón para realizar el seguimiento del punto de máxima potencia, y en la etapa 5 no hay producción de energía por parte del panel, por tanto la alimentación de la carga se la realiza por medio de las baterías.

3.2.3 Elección de la interface entre el microcomputador y los convertidores

3.2.3.1 Interface entre el microcomputador y el Convertidor 1

Para elegir el tipo de interface que va entre el microcomputador y convertidor, tenemos que darnos cuenta que, cumple con los requerimientos de funcionamiento del



convertidor, en las etapas 2, 3 y 4.

En las etapas 2 y 3 la función del convertidor C1 es la de mantener el voltaje de alimentación de la carga constante (12 voltios). El control de voltaje se lo realiza por medio del integrado LM 3524.

Por otro lado cuando la demanda de energía es tal, que el panel no puede suministrar (etapa 4), la función del convertidor C1 es la de simular una impedancia variable, para ubicar el punto de trabajo del panel en el punto que corresponda al de máxima potencia.

En la figura 3.9 se presenta la interface que acopla el panel con la carga a través del convertidor C1.

De la figura observamos que el control de la operación del convertidor en un modo u otro, lo realiza el microcomputador, canalizando las señales de control en torno del integrado MC 4016 (4 switches analógicos), que es el que va a dejar pasar las

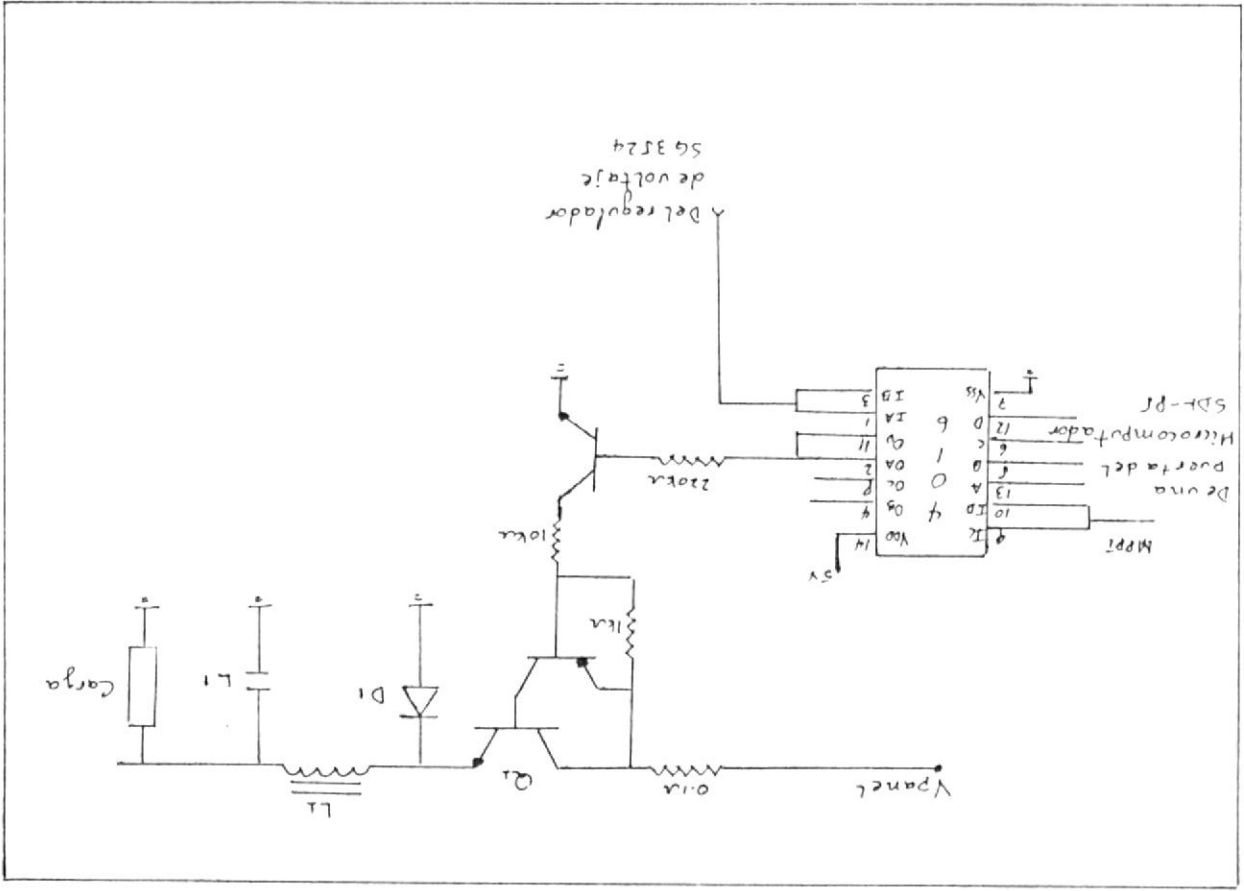


Fig.3.9 Diagrama de conexión entre el microcomputador y el convertidor 1

señales provenientes, tanto del regulador (LM 3542) como de la Unidad de control.

3.2.3.2 Interface entre el microcomputador y el Convertidor 2

El convertidor C2, funciona de igual manera en la etapa 1 y en la 2, es decir se lo utiliza para obtener máxima transferencia de energía de panel a batería. La única diferencia existente entre el modo de funcionamiento de una etapa y otra, es de que en la etapa 1, toda la energía producida por el panel va a cargar la batería, mientras que en la etapa 2, la potencia obtenida del panel se reparte a la batería y carga (a través del C1).

En las otras etapas (0, 3, 4 y 5) este convertidor no funciona. En la figura 3.10 se tiene el diagrama de conexión de la interface entre el microcomputador y convertidor C2.

De la figura observamos que la señal proveniente de la unidad de control, para

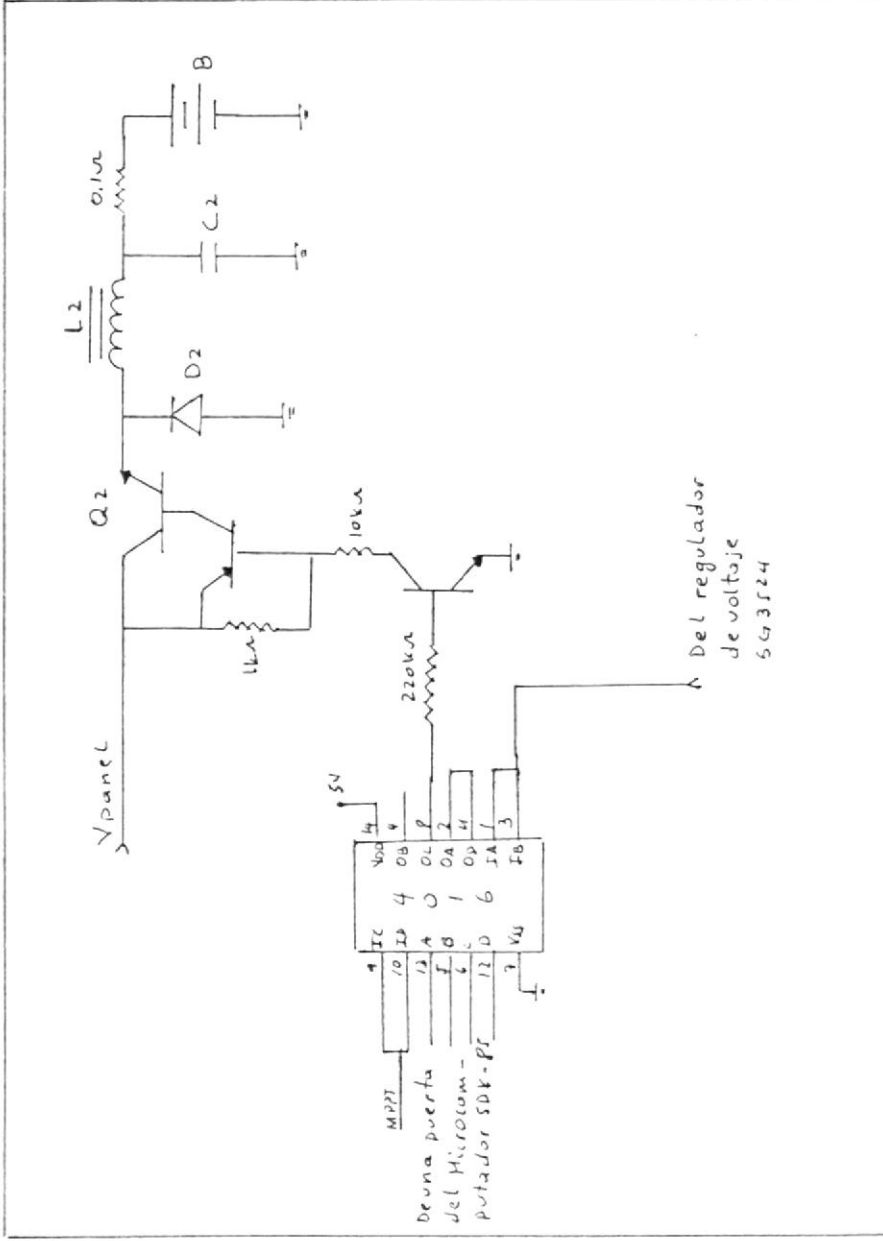


Fig. 3.10 Diagrama de conexión entre el microcomputador y el convertidor 2

realizar el seguimiento del punto de máxima potencia, se la utiliza para alimentar al convertidor C1 y al convertidor C2. La conexión de un convertidor u otro, se lo realiza dependiendo de la etapa en que esté funcionando el sistema.

3.2.3.3 Inteface entre el microcomputador y el Convertidor 3

La finalidad de utilizar el convertidor C3 es la de proporcionar una tensión regulada a la carga (12 voltios), cuando el caso lo amerite, es decir dentro de las etapas 4 y 5.

La conexión del convertidor C3 en la etapa 4, es para proporcionar la cantidad de energía que le falta al panel para cubrir la demanda de la carga, y la de fijar una tensión constante en los bornes de la carga.

Mientras que en la etapa 5, la conexión se lo realiza por cuenta de la producción de energía del panel (en las noches) y la

batería asume el suministro de potencia a la carga.

De acuerdo a estas consideraciones en la figura 3.11 se tiene la interface entre el microcomputador y el convertidor C3.

Hay que acotar que la señal de comando, proveniente del LM 3524 se utiliza tanto para alimentar al convertidor C1 como al C3, ya que de acuerdo a las diferentes etapas de funcionamiento del sistema, estos convertidores no funcionan de la misma manera, en una etapa dada.

3.3 CIRCUITO DE CONTROL

3.3.1 Consideraciones generales

En el desarrollo de la presente tesis, el circuito de control está formado por tres bloques principales (Figura 7.1), a saber: la unidad de control, los acondicionadores de señales y el banco de switches.

Acondicionadores de señales.- Proporcionan a la u-

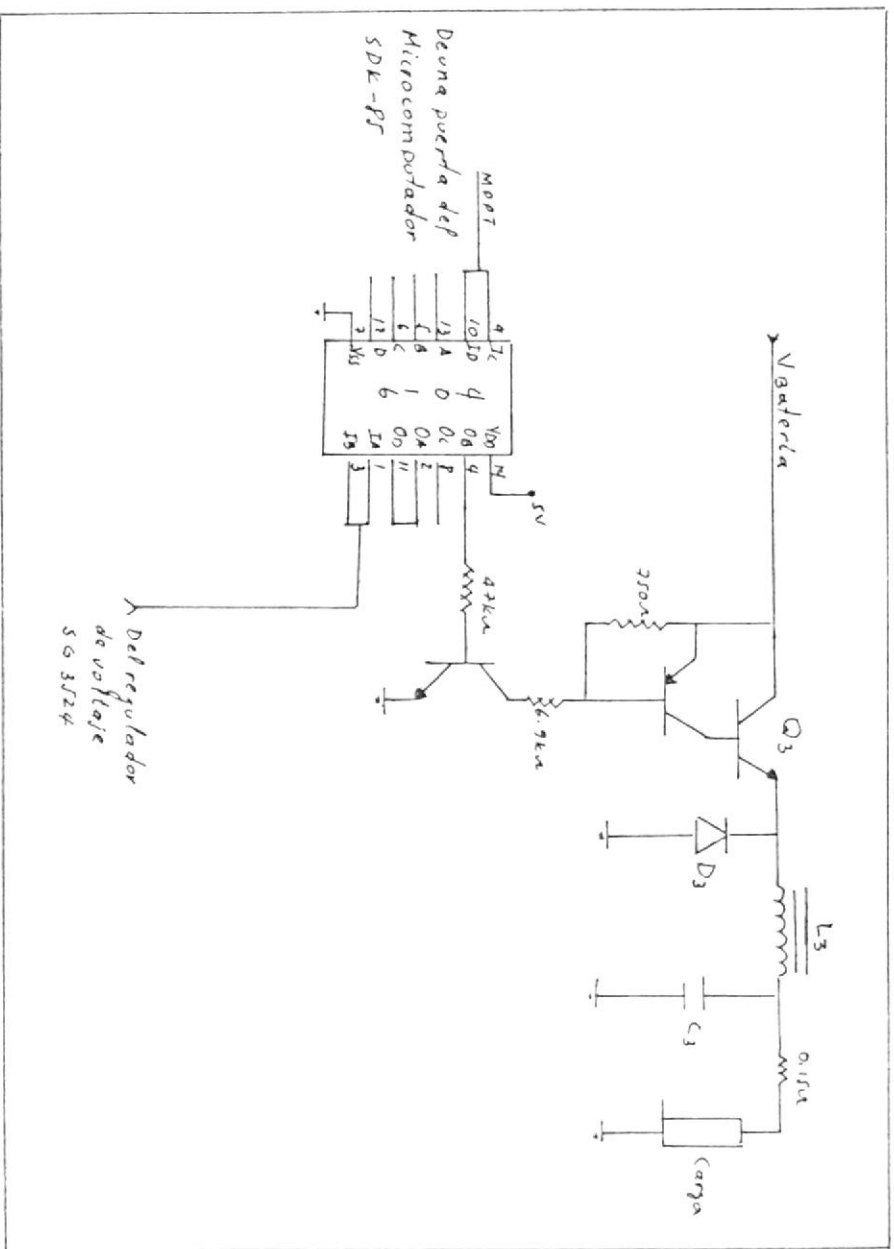


Fig. 3.11 Diagrama de conexión entre el microcomputador y el convertidor 3

nidad de control, las variables de control necesarias con valores apropiados para el buen funcionamiento del sistema.

Banco de switches.- Aquí están presentes las diferentes señales que alimentan a los convertidores, para que funcionen en un modo u otro, dependiendo de la etapa de funcionamiento.

Unidad de Control.- Se lo ha definido, como un sistema en que la acción de control es determinada por el microcomputador SDK-85 con un programa (software) almacenado en su memoria, y, con la circuitería (hardware) de soporte necesaria de tal manera que el control sea lo más funcional posible.

En este sistema es necesario entrar al microcomputador una información de las variables controladas en un formato binario. En términos generales si dicha información es inicialmente generada en forma analógica, su entrada al computador será a través de un convertidor analógico - digital.

3.3.2 Unidad de Control

Esta formada básicamente por un computador y otros

cuitos (hardware) y programas (software), que juntos realizan la acción de control.

En la figura 3.12 se presenta un diagrama de bloques de la unidad de control, con sus respectivos elementos. De la figura observamos que está básicamente de cuatro partes fundamentales.

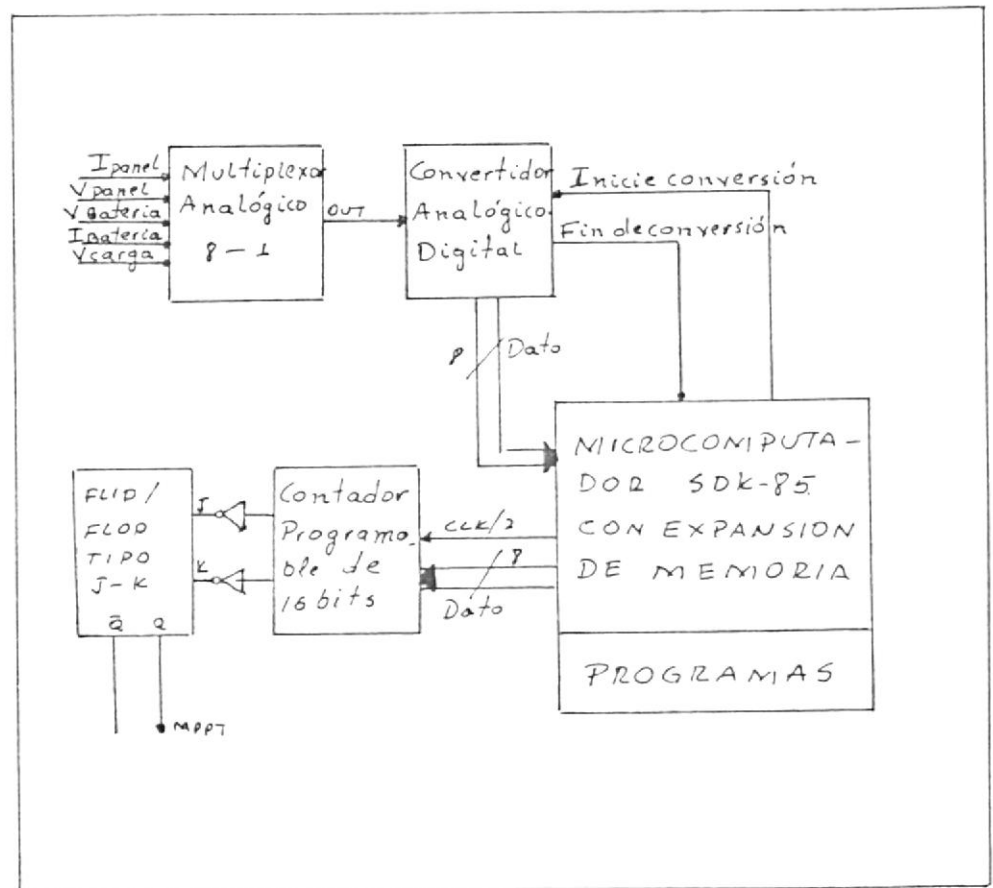


Fig. 3.12 Diagrama de bloques de la Unidad de Control.

a) El Microcomputador SDK-85 que controla el



controlador del sistema, siendo éste el que gobierna el comportamiento de todos los elementos.

- b) Los programas que van a estar almacenados en la memoria del microcomputador, tienen todos los algoritmos necesarios de la acción de control, que se va a realizar.
- c) El convertidor A/D junto con el multiplexor analógico, constituyen los elementos de adquisición de datos para introducir al microcomputador.
- d) El contador programable y el flip-flop J-K, son los elementos que con la interacción del microcomputador, forman el modulador de ancho de pulso digital, que sirve para realizar el seguimiento del punto de máxima potencia.

3.3.2.1 Modulación de ancho de pulso

En nuestro sistema para obtener un ancho de pulso de la señal codificada el convertidor que va a servir, con una impedancia variable, es necesario tener en

dulador de ancho de pulso controlabl .

Es por esta razón que utilizamos un circuito digital, que va a realizar esta función. El diagrama de conexión del modulador de ancho de pulso (PWM) se muestra en la figura 3.13.

De la figura observamos que este modulador esta compuesto de: un circuito integrado (8253) que contiene tres contadores programables, un flip-flop J-K (74LS112) y dos inversores (74LS04).

El reloj para los contadores y el flip-flop se obtiene a partir del reloj del 8085A. El fabricante sugiere que para un buen funcionamiento de los contadores, se utilice un reloj menor a 2 Mhz.

La señal de reloj que se utilizo es por lo tanto igual a 1.5 Mhz, es por esta razón que el reloj del 8085A lo dividimos para dos (por medio de un flip-flop tipo D).

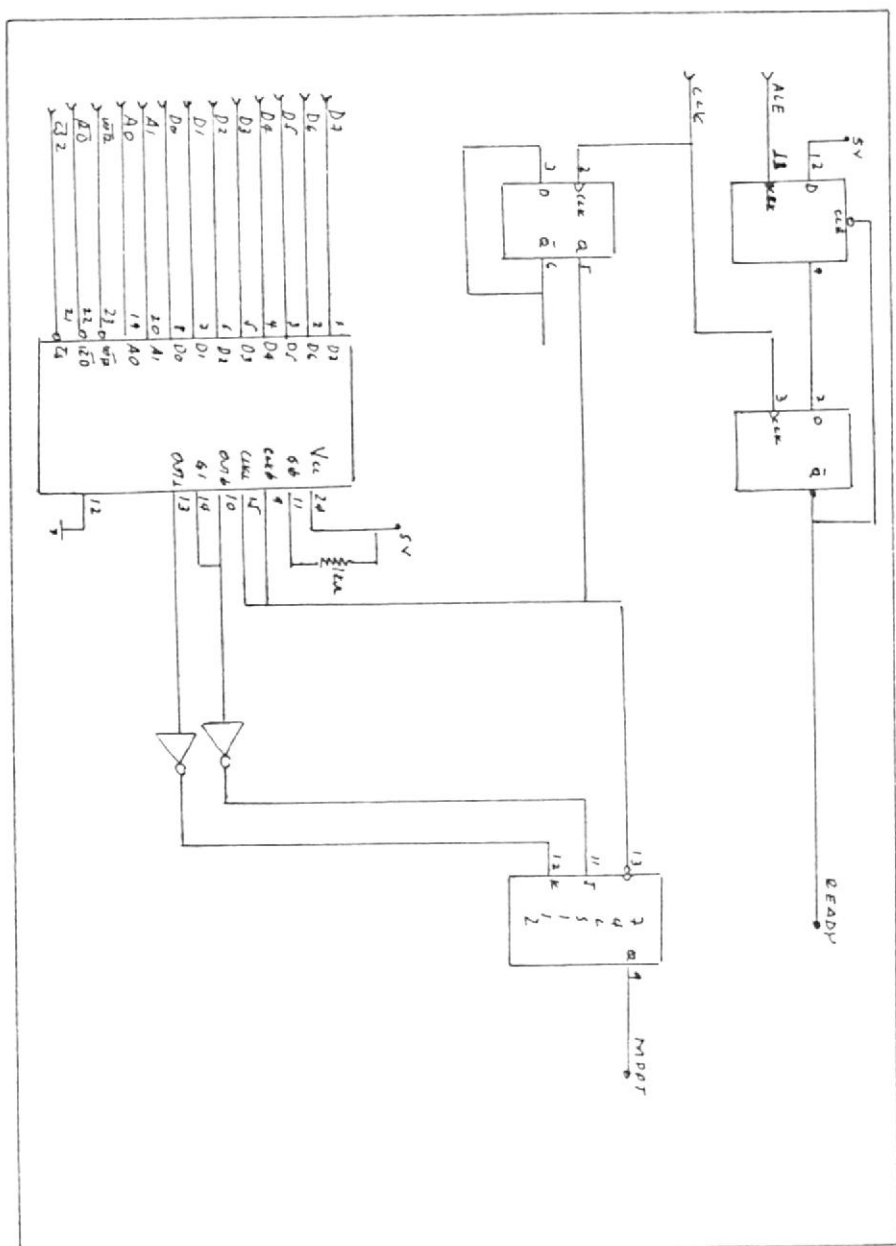


Fig. 3.13 Diagrama de conexión del modulador digital

Ahora se procederá a describir la forma en que se realizó la interface entre el 8253 y el microprocesador 80386.

Como se realizó una expansión de memoria en el microcomputador SDK-85 (ver apéndice A), a partir del rango de memoria 8000-97FF y dado que en todo este rango de 8 Kbytes, solamente se tomó 6 Kbytes (2 K para memoria RAM y 4 K para memoria ROM), la señal de selección del 74LS138 que habilita el rango de memoria 8800-8BFF que no es utilizada se tomó para habilitar (CS) a la pastilla 8253.

Esto quiere decir que al 8253 se lo ha tratado como si fuera un dispositivo de memoria, por lo tanto para programar este integrado se utilizaron instrucciones que tiene que ver con operaciones de memoria. Para una mayor facilidad de operación se utilizó la instrucción STA Dirección (8B 0-8BFF).

Además las señales A_0 y A_1 , que sirven para seleccionar a los contadores y para

indicar el modo de funcionamiento de ellos, se conectó a la barra de direcciones (A_0 y A_1) del microprocesador. De igual manera se conectó las señales D_0-D_7 al bus de datos D_0-D_7 del 8085A.

Queda por último indicar, que debido a la duración de las señales WR, RD y CS (del microprocesador) es muy corta, respecto del ancho de las señales WR, RD y CS del 8253 fue necesario utilizar un circuito sugerido por el fabricante (cuando se conectan dispositivos que se comportan como memoria lenta), para alargar la duración de las señales antes dichas generadas por el microprocesador y de esta manera poder programar el 8253.

3.3.2.2 Conversión Analógica - Digital

En un sistema de control digital programable, la señal controlada o de referencia, puede tener una forma analógica en su generación original, para lo cual nos debemos utilizar un convertidor analógico/digital, con el fin de ajustar dicha señal

continúa en el tiempo a un formato binario, para de esta manera poder evaluarla por medio del microcomputador.

Se ha seleccionado el convertidor analógico-digital ADC 0804 de National Semiconductor, el cual es del tipo de aproximaciones sucesivas, de 8 bit y compatible con un microprocesador (información adicional ver Ref. 10). Su configuración de pines está dado en la figura 3.14.

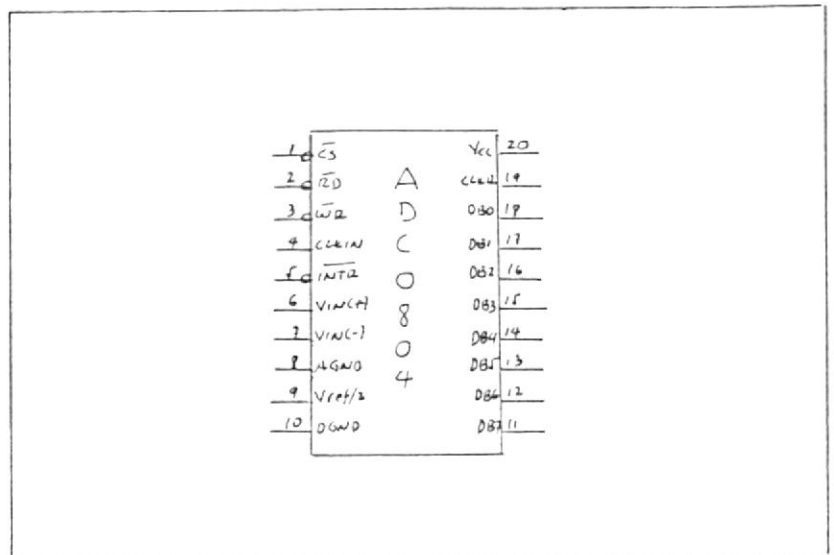


Fig. 3.14 Configuración de pines de convertidor A/D ADC0804

El reloj para el convertidor A/D, puede ser obtenida del reloj del BUSBA o por me-

dio de una red externa RC. El fabricante sugiere para una aplicación típica $R=10\text{ K}$ y $C=150\text{ pf}$, y este será el método adoptado para el presente caso, con el fin de obtener la señal de reloj correspondiente.

El proceso de conversión se inicia al enviar las señales a \overline{CS} y a \overline{WR} simultáneamente en estado bajo. Una vez que dicho proceso termine, se tendrá una señal activa en estado bajo en el pin 5 que corresponde a \overline{INTR} .

Para leer la salida digital, es necesario enviar las señales respectivas a \overline{CS} y a \overline{RD} simultáneamente en estado bajo, lo que causará que la lógica de tres estados habilite la salida del equivalente digital.

El rango de entrada analógico será ajustado de 0 - 5 voltios, y para conseguir esto el fabricante sugiere el siguiente arreglo circuital ilustrado en la figura 3.15.

Ahora se procederá a describir la forma en que se realizó la interface entre el con-

vertidor A/D y el microprocesador 8085A. La salida digital será conectada a una puerta de la pastilla 8155, cuya dirección es 21, la cual debe ser programada para que actúe como puerta de entrada.

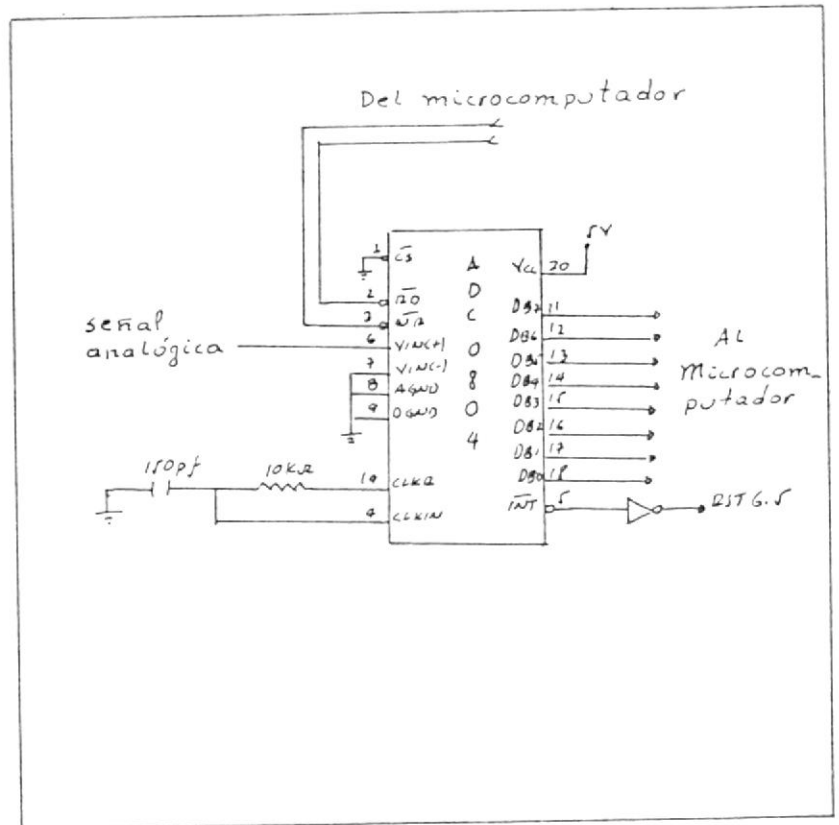


Fig. 7.15 Diagrama de conexión del convertidor analógico - digital.

La generación del pulso de inicio de conversión y lectura de datos se lo realiza a través de los pines 1 y 7 de la puerta decodificadora 21 del 8155, la cual debe ser

programada como puerta de salida.

Como el convertidor está conectado a una puerta de entrada - salida, la interfase entre dicho convertidor y el microprocesador sería de entrada por el acumulador para lo cual se utilizará la instrucción IN # puerta.

El pin 5, correspondiente a $\overline{\text{INTR}}$ en el convertidor donde se genera la señal de fin de conversión, será conectado a través de un inversor (1/6 74LS04) a la entrada de interrupción RST 6.5 del microprocesador 8085A, en cuya subrutina de servicio, se obtendrá el valor de salida digital del convertidor.

El diagrama completo del circuito de conversión analógico - digital se lo muestra en la figura T.17.

A continuación se muestra el programa de alto nivel para el programa figura T.17, el cual realiza la conversión de cada canal analógico (voltajes) de entrada, a un valor digital

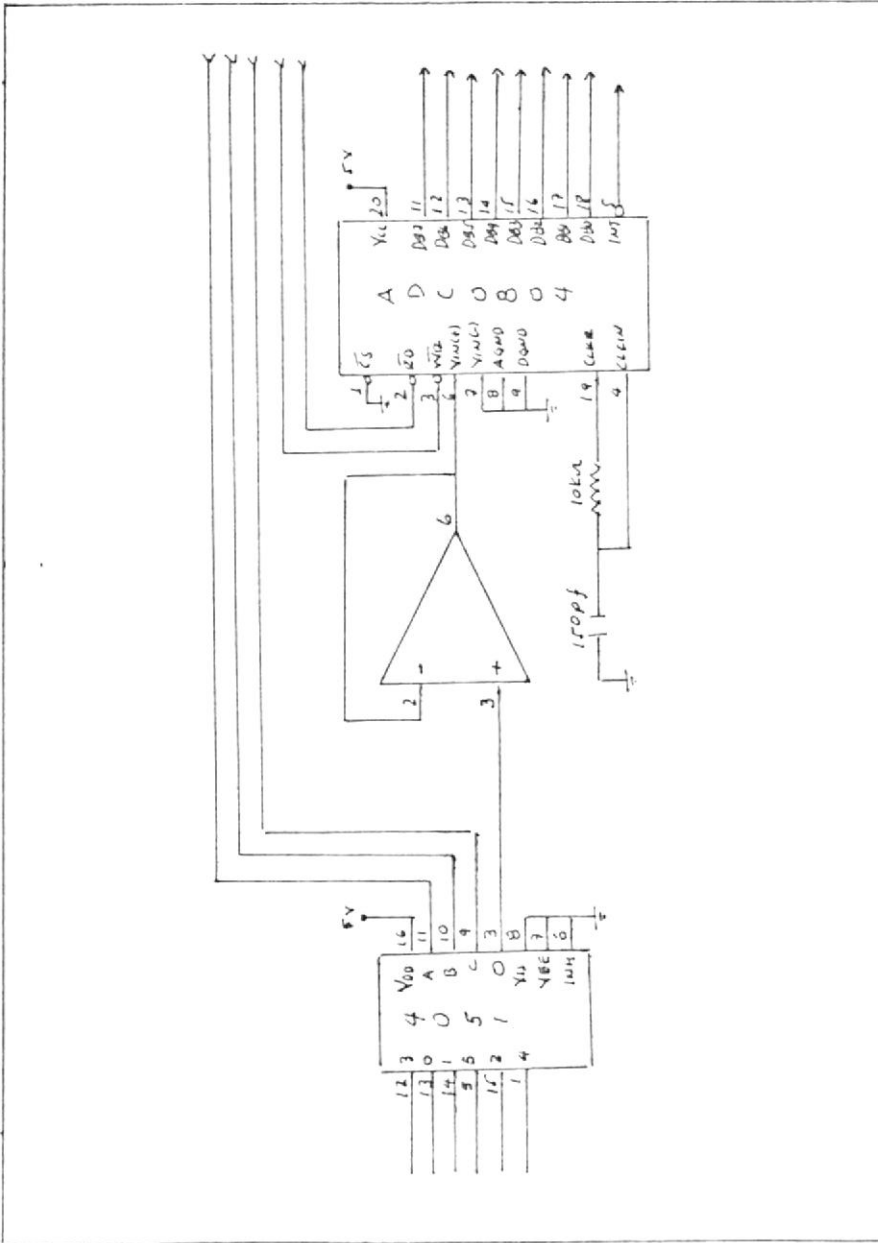


Fig. 3.16 Diagrama de conexión completa del convertidor A D

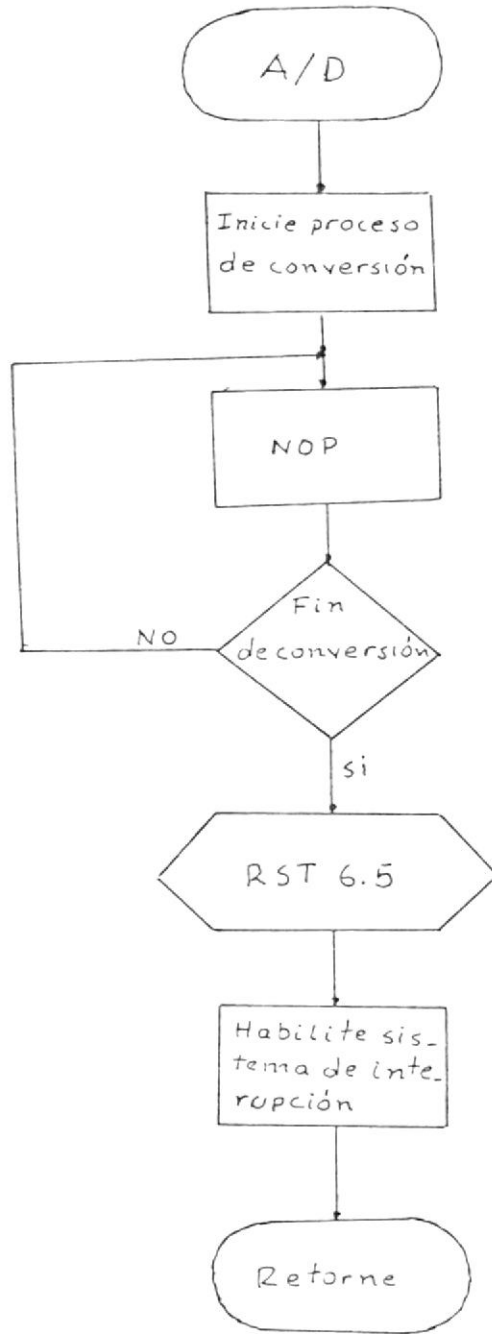
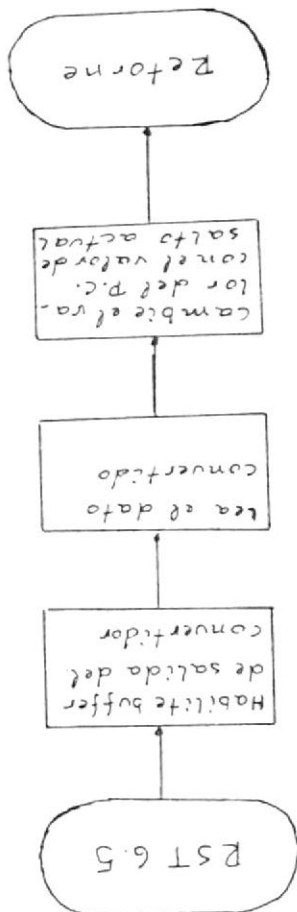


Fig.3.17 Diagrama de flujo de la Subrutina A D



Diagrama de flujo de la subrutina RST 6.5



(salida).

El programa se lo ha implantado de tal manera que la generación de los pulsos de \overline{WR} y \overline{RD} , se lo hace a través de la instrucción OUT # puerta.

Dentro de la subrutina de servicio RST 6.5 se realiza, la lectura del equivalente digital de la señal analógica que se va a convertir, por medio de la instrucción IN # puerta.

En base a este programa, se determino experimentalmente la siguiente tabla de conversión (ver tabla 3.2)

3.3.3 Algoritmo del Control Digital

En esta sección se describen los diferentes programas que se han implantado en el microcomputador 80-85.

La lógica empleada en la elaboración de los programas asegura el funcionamiento del sistema, tanto en lo que concierne a la conmutación de

etapas, como en el seguimiento del punto de máxima potencia.

3.3.3.1 Programa principal

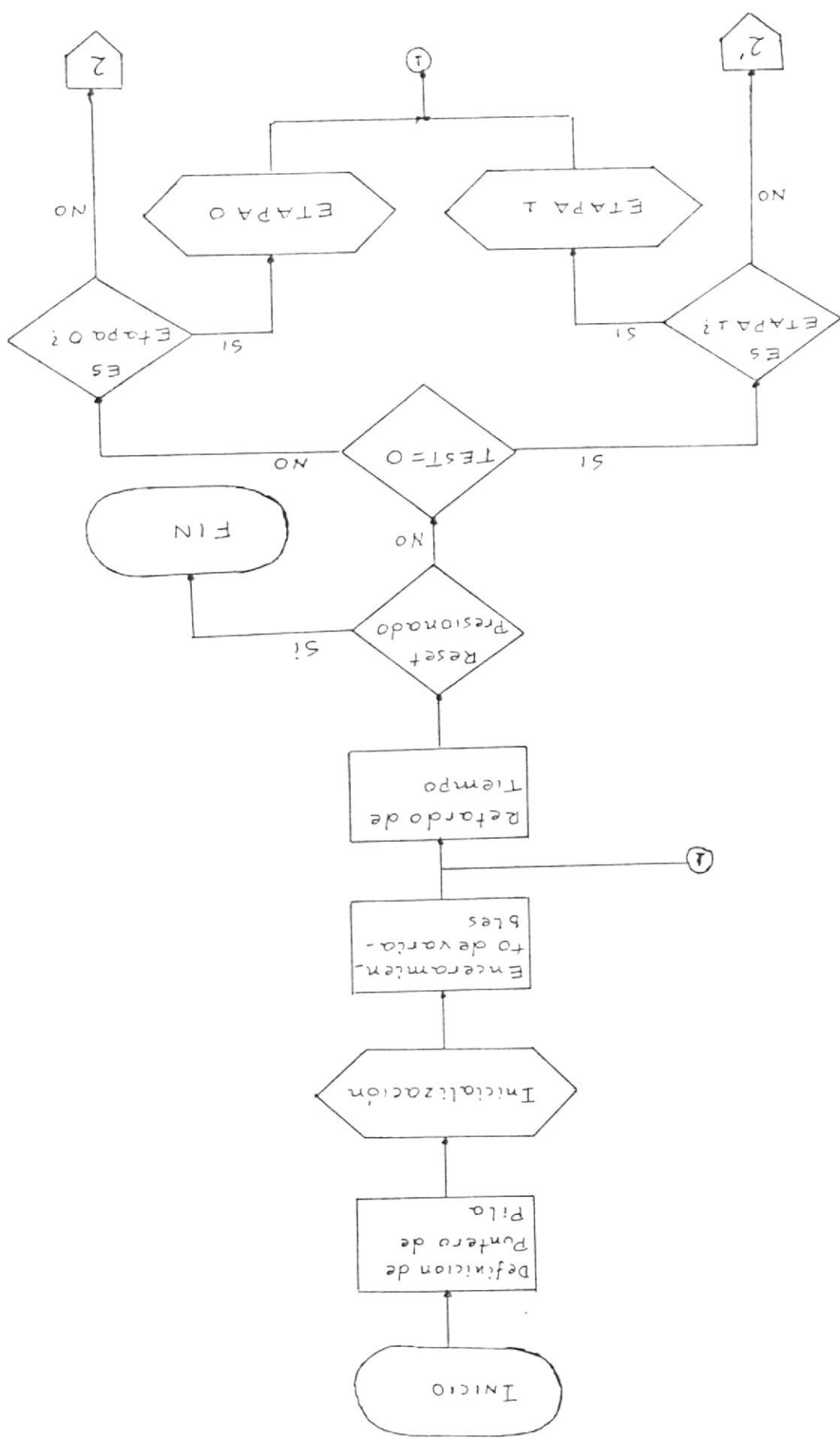
El diagrama de flujo de esta programa se presenta en la figura 3.18.

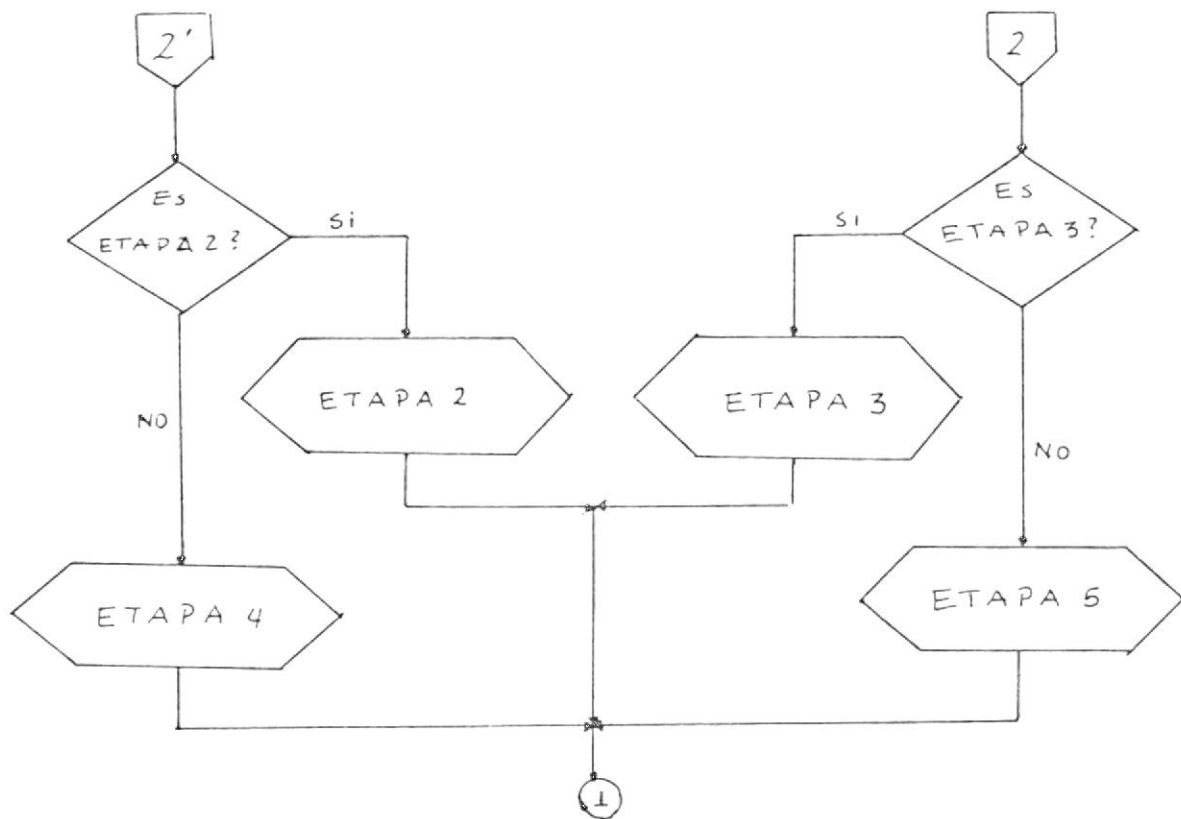
Este programa empieza inicializando el puntero de pila con la dirección a partir del cual (forma descendente) el microprocesador pone las direcciones de retorno de las subrutinas é interrupciones.

Despues llama a un programa de inicialización del sistema, cuya finalidad es la de definir los puertos de entrada - salida que se va a utilizar, así como también programar los contadores del integrado 8055 y habilitar la interrupción RST 6.5.

según de acuerdo al funcionamiento del sistema ya descrito, se tienen definidas las etapas en las que se realiza el seguimiento del punto de máxima potencia, por lo que en la implementación del diagrama

Fig. 3.18 Diagrama de flujo del Programa Principal





de flujo se tienen dos lazos bien marcados, el uno formado por las etapas 0, 3 y 5 que no contienen la subrutina MPPT, y el otro compuesto por las etapas 1, 2 y 4 donde se realiza la búsqueda del punto de máxima potencia.

El paso a uno u otro lazo depende de la variable TEST. Si TEST es igual a cero se ejecuta el lazo que contiene las etapas 1, 2 y 4, y si es diferente ejecuta el lazo formado por las etapas 0, 3 y 5.

Ahora el funcionamiento del sistema en una u otra etapa dependerá de que cumpla ciertas condiciones dentro de las mismas como por ejemplo: estado de carga de la batería, nivel de radiación solar, etc.

3.3.3.2 Subrutina Etapa 0

En la Figura 3.19 se tiene el diagrama de flujo de esta subrutina.

Conociendo las características de un panel solar, se puede hacer una prueba de la

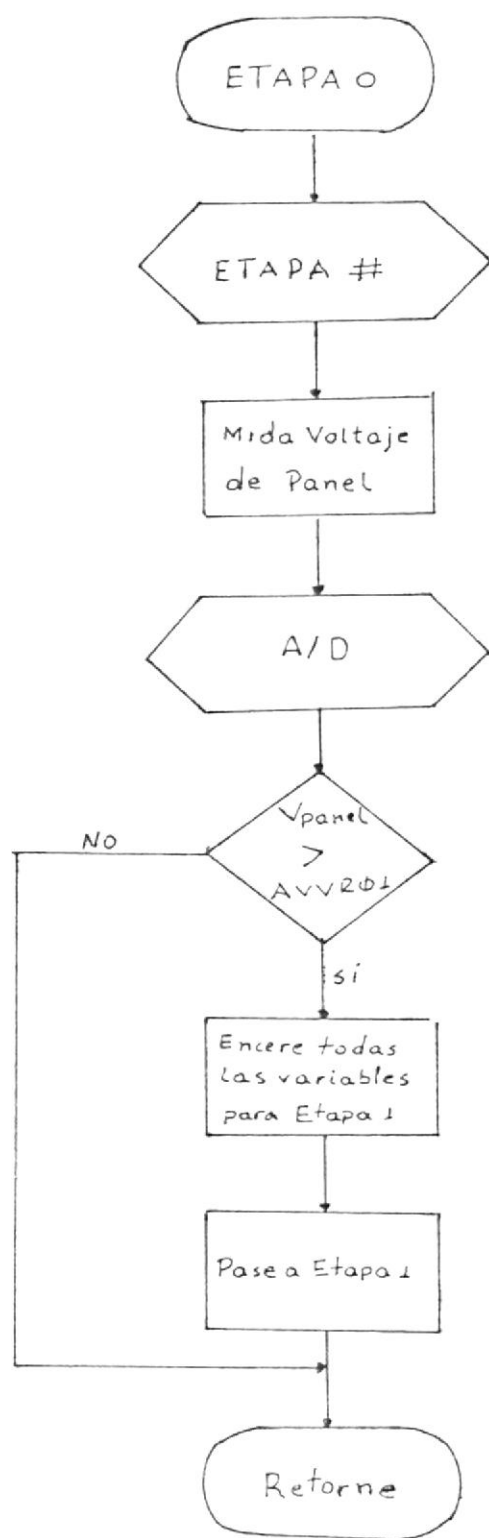


Fig. 3.19 Diagrama de flujo de la Subrutina Etapa 0

presencia de insolación, midiendo el voltaje de panel. En efecto ya que a cada nivel de insolación le corresponde una tensión de circuito abierto y una corriente de cortocircuito.

Dentro de esta etapa el panel funciona en vacío, es decir no tiene conectado ningún tipo de carga. la prueba de la presencia de radiación solar se la realiza, midiendo (muestreando) el voltaje de panel presente, para después compararlo con un voltaje de referencia almacenado en memoria (2807).

Si el valor medido es mayor que el almacenado en memoria, significa que se tiene un buen nivel de radiación solar (el panel produce suficiente energía para alimentar a la carga) presente, cuando cumple esta condición pasamos a la etapa 1, donde se procederá a cargar la batería.

En caso contrario, es decir cuando el valor medido es menor, se queda en esta etapa realizando estas mediciones.

Durante el paso a la etapa 1, encendamos todas las variables que se va a utilizar cuando se realice el seguimiento del punto de máxima potencia dentro de esta etapa.

3.3.3.3 Subrutina Etapa 1

Esta subrutina inicia, realizando una prueba de la tensión en los bornes de la batería, con el fin de conocer su estado de carga. Si la batería no esta cargada (descargada) y si el nivel de insolación es demasiado debil (ver fig 3.20. zona marcada), el control del sistema pasa a la etapa 0.

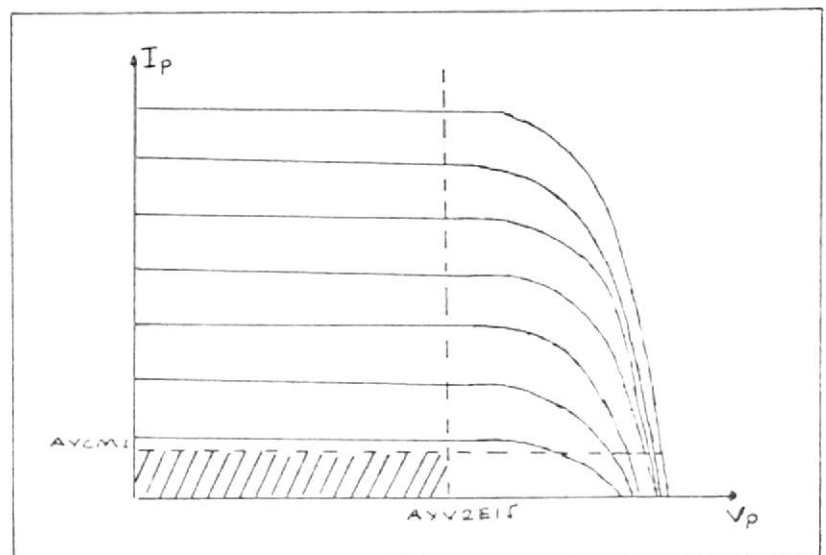


Fig. 3.20 Punto de trabajo del generador

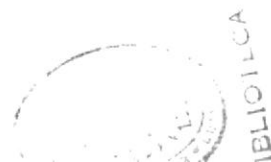
En caso contrario si la batería está descargada y si el punto de trabajo del generador solar se encuentra fuera de la zona marcada (fig. 3.20), se procede a realizar el seguimiento del punto de máxima potencia (Subrutina MPPT), para de esta manera forzar al generador a entregar la máxima energía y así asegurar la carga de la batería en forma rápida.

Cuando la batería alcanza un valor de tensión correspondiente al nominal, el control del sistema pasa a la etapa 2 donde se alimenta la carga.

En la figura 3.21 se tiene el diagrama de flujo de la etapa 1.

3.3.3.4 Subrutina Etapa 2

Después de este paso, el nivel de intensidad se genera cuando el voltaje de carga y el voltaje de la carga, en estas variables son incrementos o decrementos que se tienen almacenados en memoria (0827 y 0834) y que sirven de referencia, aplicada



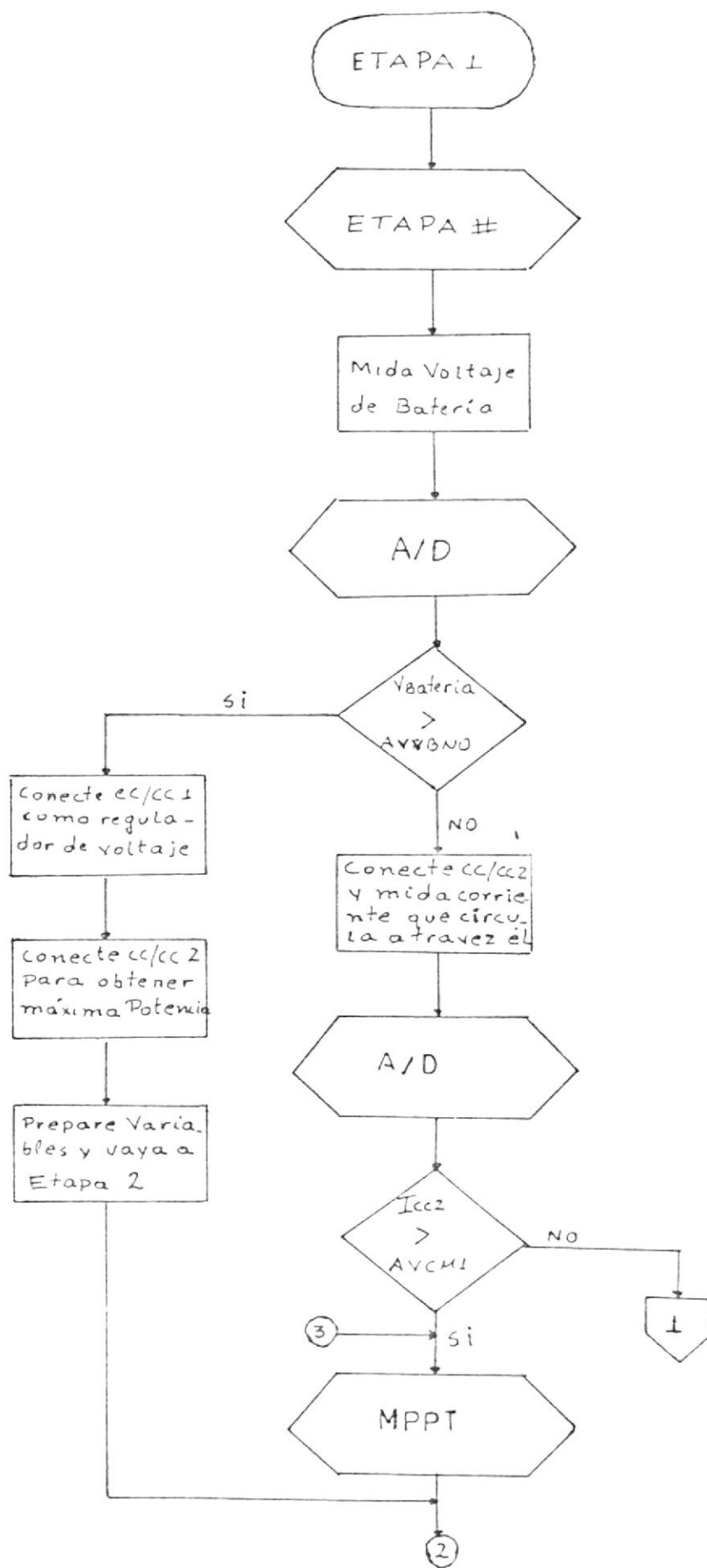
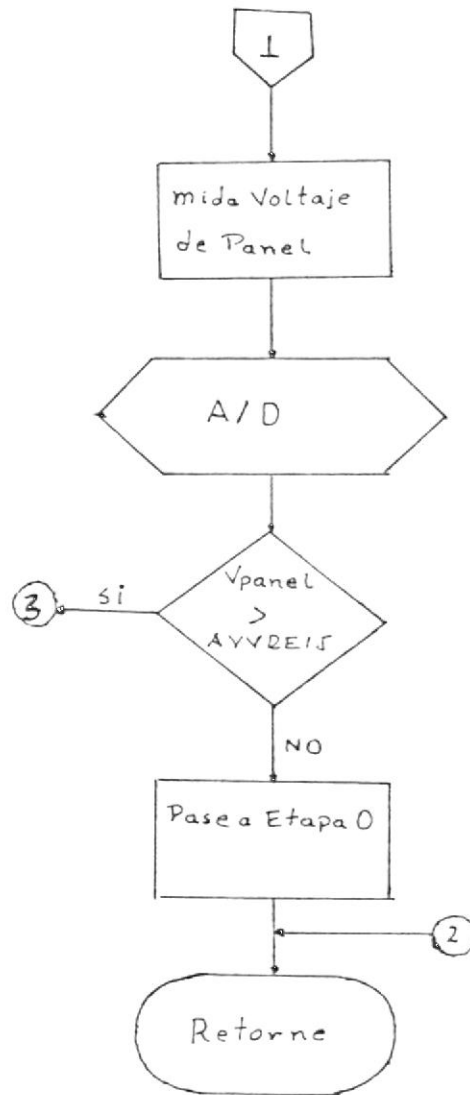


Fig. 3.21 Diagrama de flujo de la Subrutina Etapa 1



que se tiene una disminución en el nivel de radiación solar y como consecuencia el generador solar no puede cubrir la demanda de carga.

Para suplir esta falta de energía se conecta la batería, para de esta manera junto con el generador fotovoltaico alimentar la carga (Etapa 4).

Si los valores de tensión (panel y carga) son mayores a los de referencia (el panel cubre la demanda de energía), se procede a chequear el estado de carga de la batería. Si esta completamente cargada, se desconecta el circuito que alimenta la batería y se pasa a la etapa 3.

En caso contrario, es decir cuando la batería no está cargada se realiza el seguimiento del punto de máxima potencia, para que el elemento de potencia (que no consume energía) se la conduzca a la batería.

Así con todas estas condiciones en la figura 1.22 se presenta el diagrama de flujo

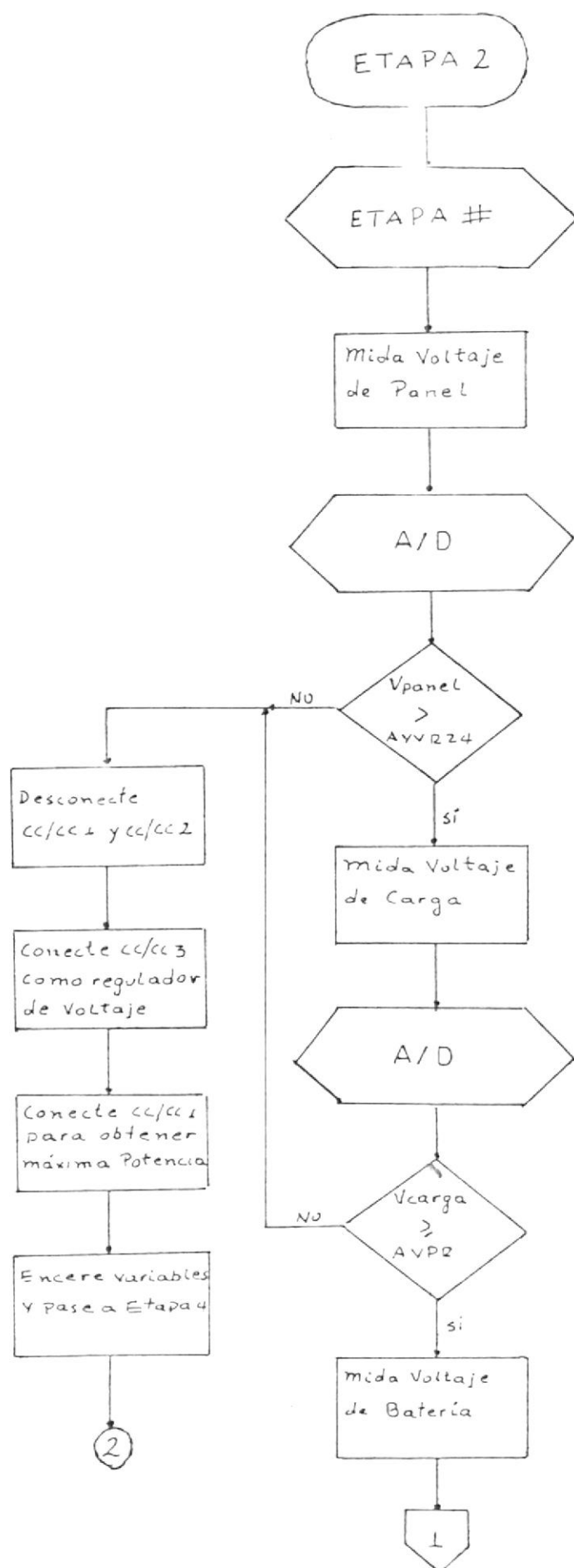
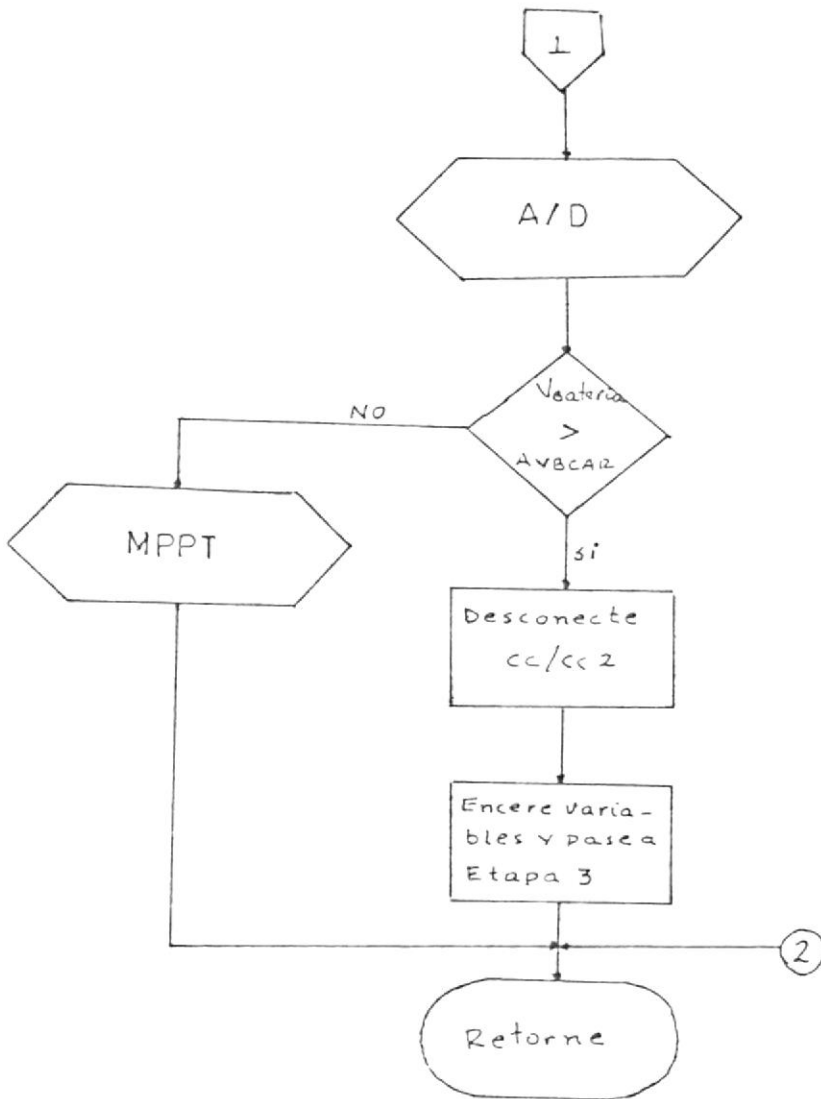


Fig. 3.22 Diagrama de flujo de la Subrutina Etapa 2



de esta subrutina.

3.3.3.4 Subrutina Etapa 3

En esta etapa no se realiza el seguimiento del punto de máxima potencia. La carga es alimentada directamente del panel a través del convertidor D1 a una tensión constante.

En la figura 3.23 se observa que cuando la carga se alimenta directamente, los puntos de funcionamiento del panel solar se encuentran sobre la hipérbola, que define la curva de potencia constante.

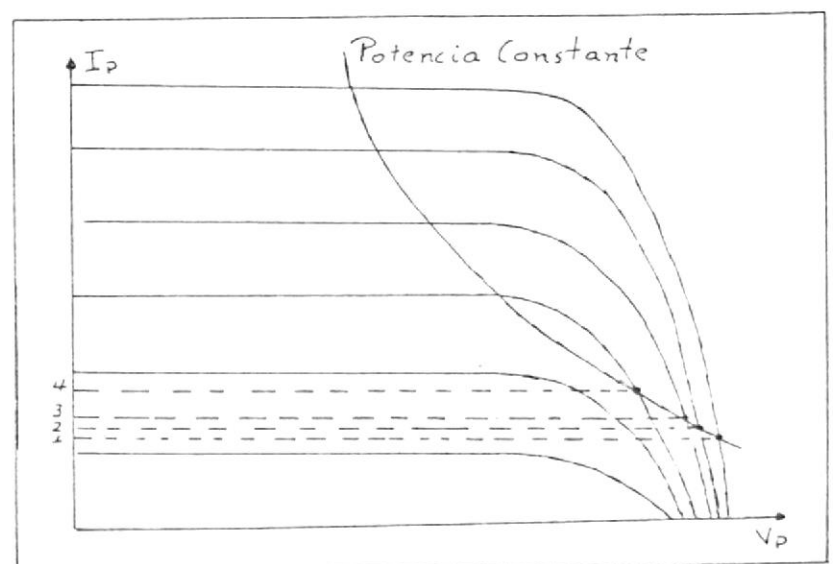


Fig. 3.23 Curva de potencia constante en un panel.

El paso a la etapa 4 se efectúa, midiendo la tensión del panel y comparandole con un voltaje de referencia (282A), se prueba si el nivel de radiación a disminuido.

Cuando se llega a un nivel de radiación tal que el generador fotovoltaico no es capaz de producir la potencia necesaria para alimentar la carga, se pasa a la etapa 4.

En la figura 3.24 se presenta el diagrama de flujo.

3.3.3.5 Subrutina Etapa 4

Las transiciones posibles a partir de la etapa 4 se producen a las etapas 2, 5 o 0. El nivel de radiación presente, se prueba midiendo la corriente de batería y se pasa por el conector CT en virtud de:

1. Si $I_{batería} > I_{lim}$

Del resto de corriente de carga I_{carga} , los será tanto que $I_{batería} > I_{lim}$ sea más

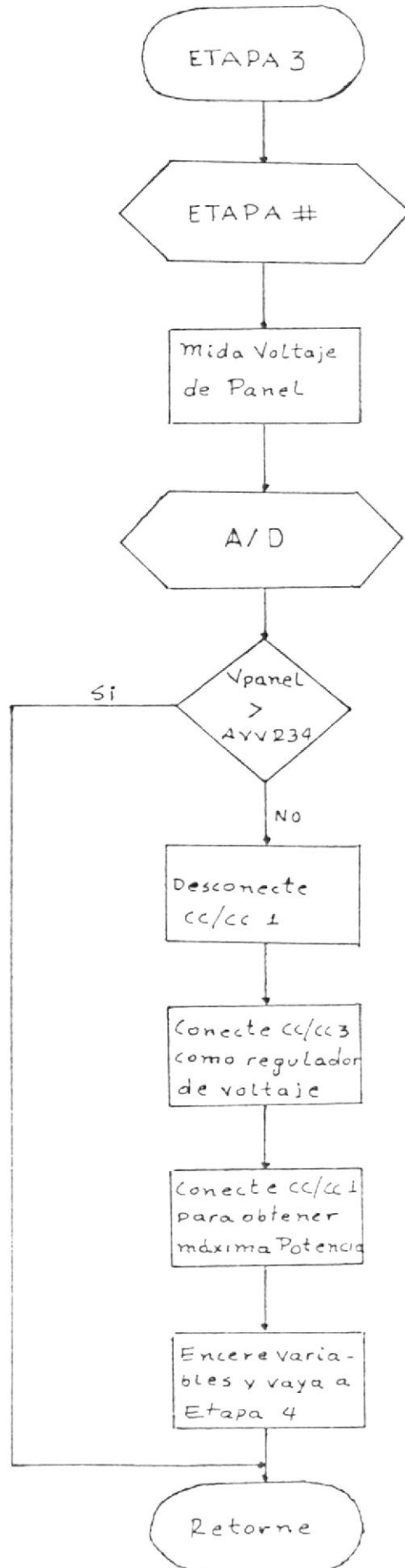


Fig. 3.24 Diagrama de flujo de la Subrutina Etapa 3

grande (por consiguiente el nivel de radiación).

Si la corriente de batería es inferior a la corriente de referencia (2623), se pasa a la etapa 2. En cambio si es mayor implica que el nivel de radiación solar a disminuido, seguidamente se realiza un chequeo del estado de carga de la batería y dependiendo si está cargada o no, el control del sistema pasa a la etapa 5 o etapa 0 respectivamente.

En la figura 3.25 se muestra el diagrama de flujo que representa a esta subrutina.

3.3.3.6 Subrutina Etapa 5

Dentro de esta etapa, no hay producción de energía de parte del generador fotovoltaico por lo que la demanda de energía es suministrada exclusivamente por la batería.

Por efectos de consumo de energía la batería se descarga, al funcionar todo del

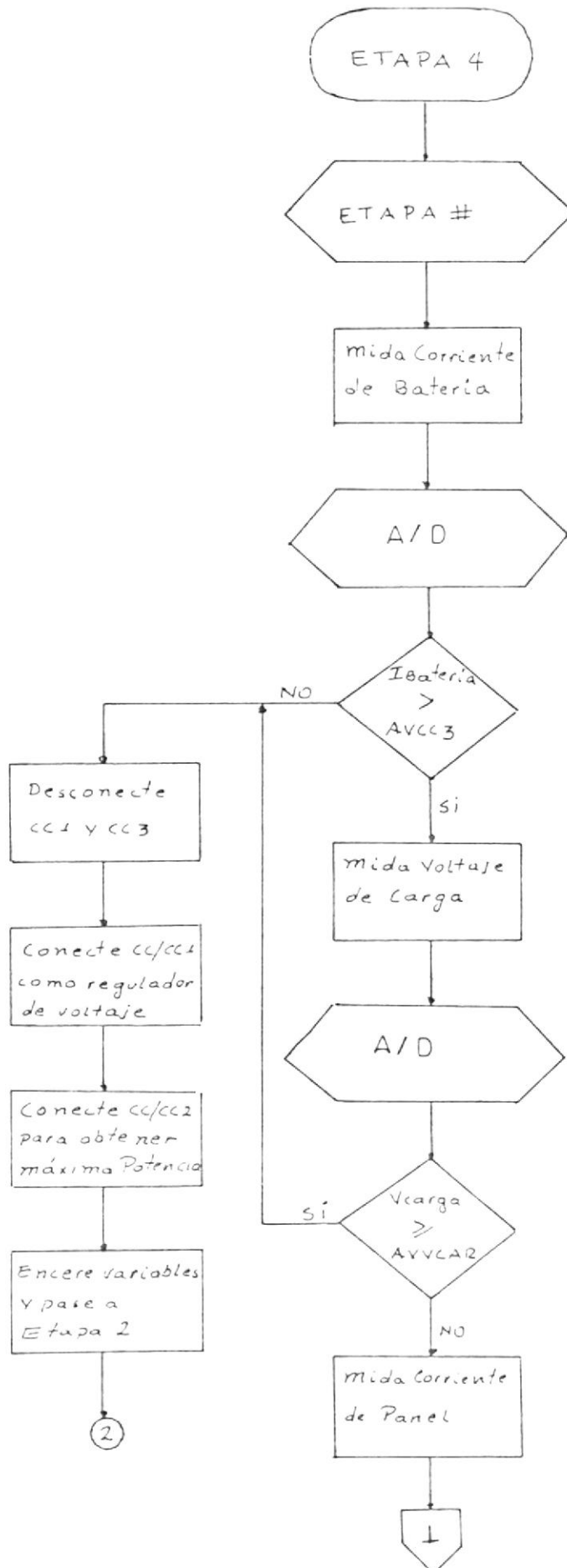
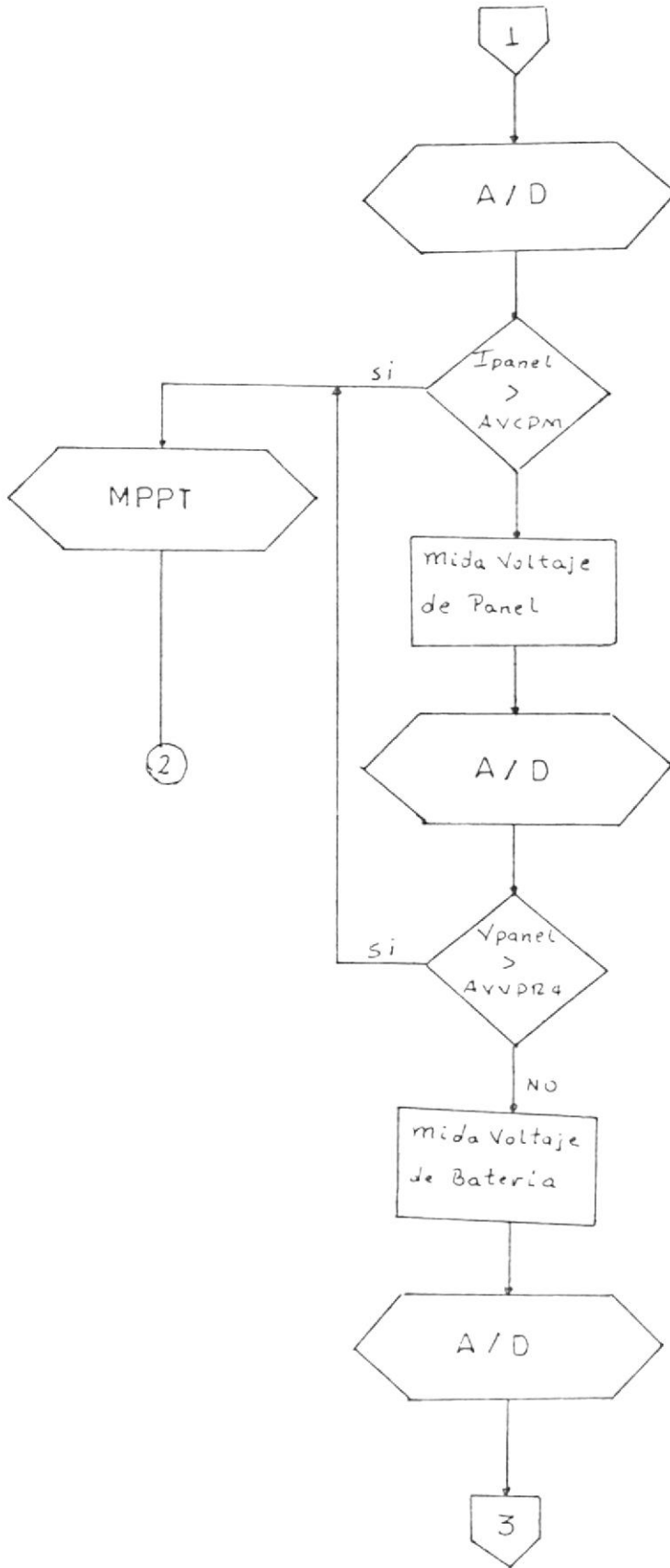
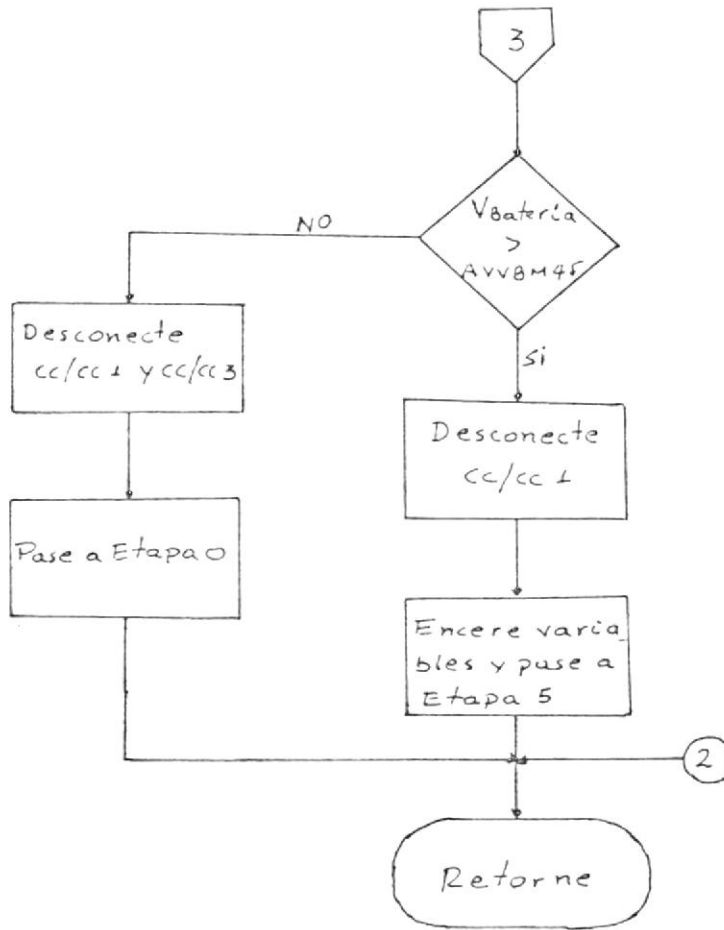


Fig. 3.25 Diagrama de flujo de la Subrutina Etapa 4





sistema pasa a la etapa 0.

En cambio si en la prueba de la tensión del panel, indica que el nivel de radiación presente produce suficiente energía para alimentar a la carga, se pasa a la etapa 4.

El diagrama de flujo que representa a esta subrutina se muestra en la figura 3.26.

3.3.3.7 Subrutina MPPT

Esta subrutina tiene como misión la de realizar el seguimiento del punto de máxima potencia, es decir forzar al generador solar a la entrega de la máxima cantidad de energía que pueda producir en cada instante.

El procedimiento que se sigue es el de realizar cada cierto intervalo de tiempo un muestreo de los valores de potencia e intensidad en los bornes del generador solar.

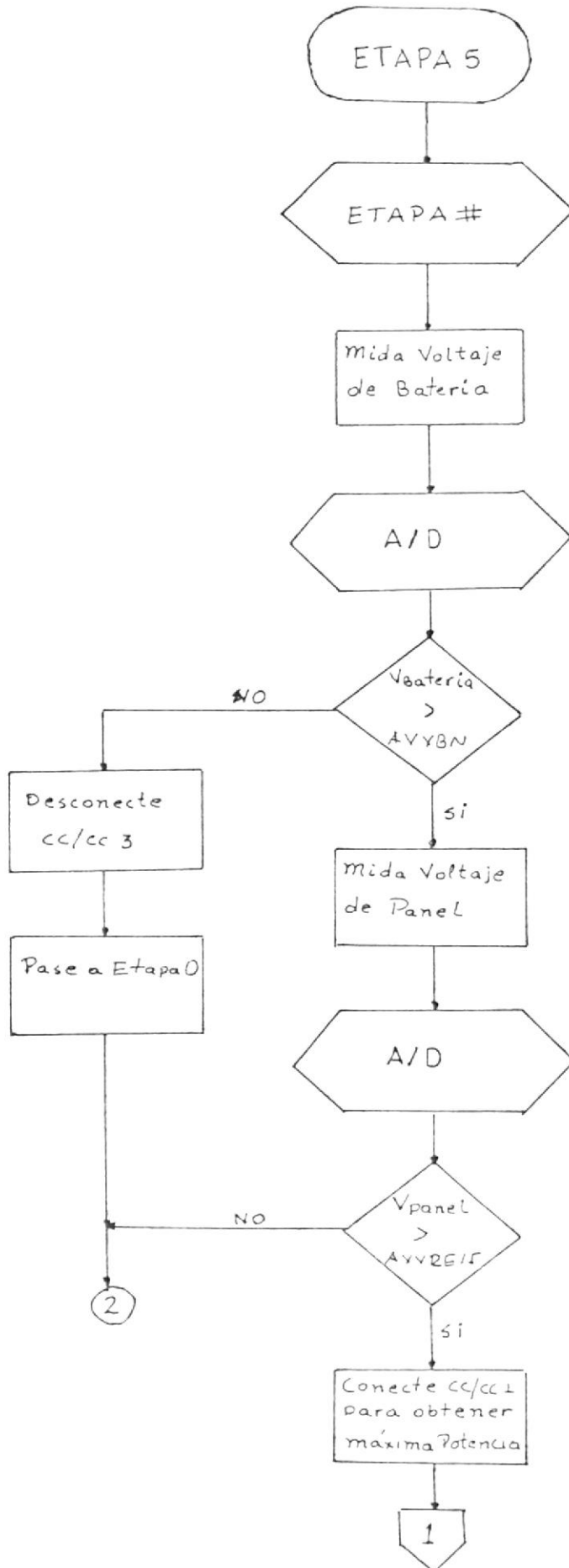
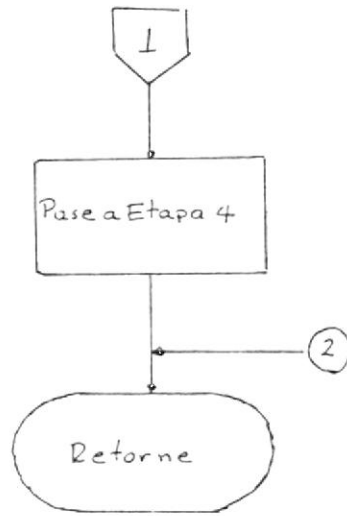


Fig. 3.26 Diagrama de flujo de la Subrutina Etapa 5



El muestreo tiene como finalidad determinar la evolución (aumento o evolución) relativa en el valor de ambas variables, evolución que como se verá más adelante es suficiente para realizar el control.

La comparación entre los valores de potencia e intensidad medidos, se los realiza en el microcomputador, para determinar si la variable en cuestión ha crecido o ha disminuido. Finalmente a partir del resultado de la comparación se elabora la orden que desplaza el punto de funcionamiento del generador.

Caractericemos mediante una variable "A" al aumento y "D" a la disminución de cualquiera de los dos parámetros, potencia o intensidad del generador solar. Y designemos con "R" a la zona situada a la derecha del punto de máxima potencia y con "L" la localizada a su izquierda (figura 3.27).

El funcionamiento del sistema en cualquiera de las dos zonas se resume en la tabla 3.7.

TABLA 3.3

ACCIONES DE CONTROL DEL SEGUIMIENTO DEL PUNTO DE MAXIMA POTENCIA

COMPARACION DE POTENCIA $P_{nue} - P_{vie}$	COMPARACION DE CUFRENTE $I_{nue} - I_{vie}$		REEMPLAZA		ZONA	ACCION TON
	$P_{nue} > P_{vie}$	$P_{nue} < P_{vie}$	$I_{nue} > I_{vie}$	$I_{nue} < I_{vie}$		
R		R	NO	NO	R	AUMENTE
R		R	SI	SI	R	AUMENTE
L		R	NO	SI	L	DISMINUYA
L		R	SI	NO	L	DISMINUYA

NOTA: P_{nue} , I_{nue} valores de potencia e intensidad en un tiempo n

P_{vie} , I_{vie} valores de potencia e intensidad en un tiempo n+1

Así entonces, el concepto básico del mando de este procedimiento puede entonces sintetizarse de la siguiente manera: conociendo la posición R o L del sistema, y de acuerdo a la acción de control definida en la tabla se elabora la orden que tienda a desplazar el punto de trabajo hacia la zona opuesta (L o R respectivamente).

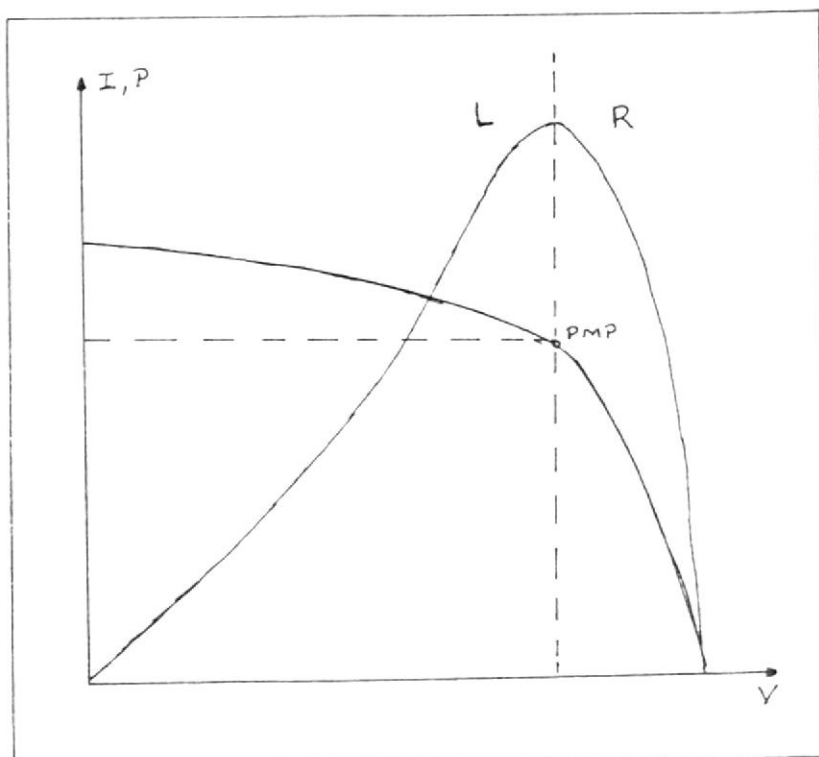


Fig. 7.27 Curva de potencia del generador.

En esas condiciones, el sistema no trabaja de forma continua en el punto estable de máxima potencia, sino que oscila

permanentemente en un entorno muy pequeño del mismo, entorno cuya amplitud se la puede controlar definiendo el valor de la variable DELTA, de tal manera que en la práctica el generador entregue toda la energía que es capaz de proporcionar en cada instante.

De acuerdo con las consideraciones precedentes, en la figura 3.28 se muestra un diagrama de flujo, basado en el método discutido.

3.3.3.8 Secuencia de Instrucciones

A continuación se presenta el programa completo, que realiza el control del funcionamiento general del sistema.

3.3.4 Acondicionadores de señales

Los caracteres del circuito de potencia que lo unidos se control desea medir, se presentan en forma de tensión o corriente (tensión y corriente del panel, tensión de batería y corriente de carga). Por esta razón se requieren de elementos de

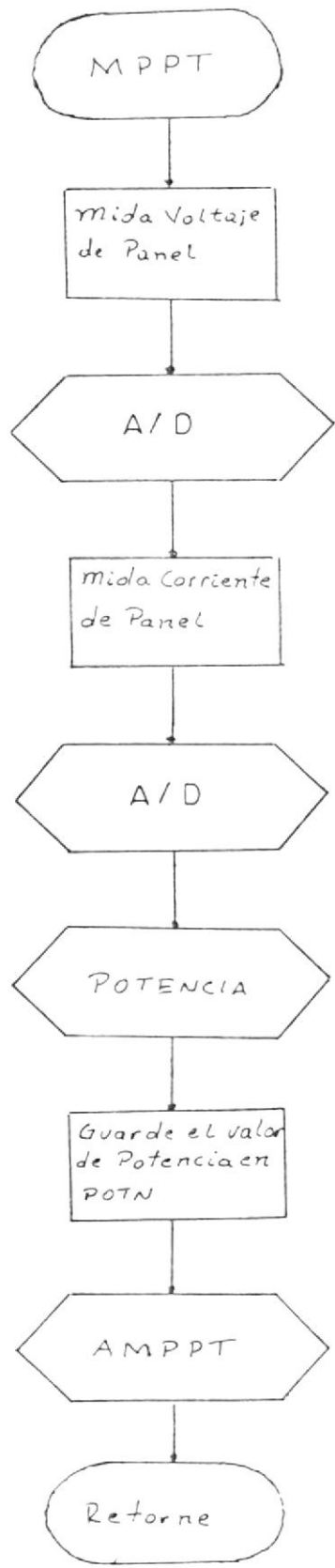


Fig. 3.28 Diagrama de flujo de la Subrutina MPPT

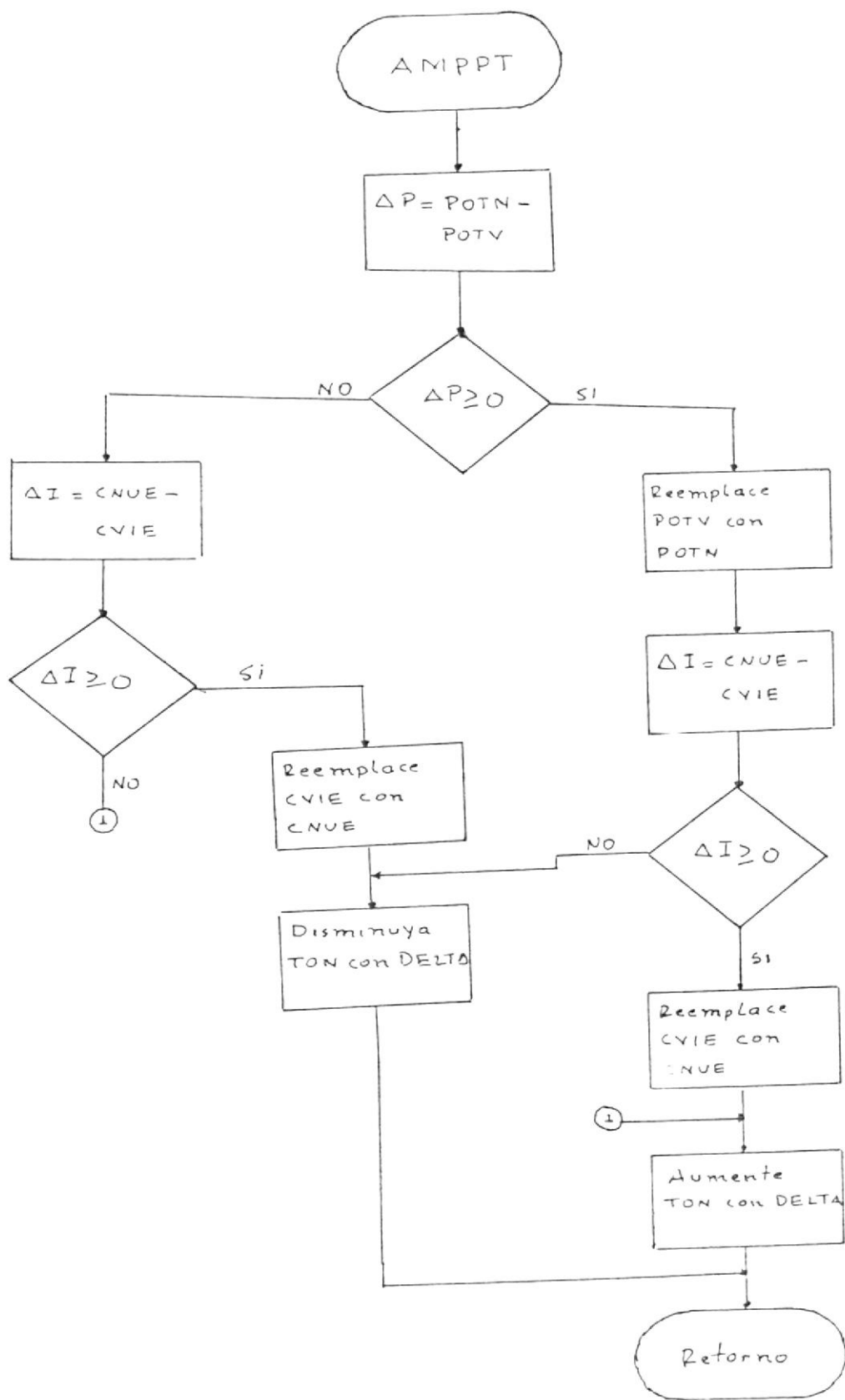


Diagrama de flujo de la subrutina AMPPT

SUBROUTINA A/D REALIZA LA CONVERSION DE TODA VARIABLE ANALOGICA PRESENTE, A SU EQUIVALENTE EN FORMA DIGITAL

DIR.	CODIGO		INSTRUCCIONES	COMENTARIOS
9000	3E01		MVI A,DAT01	Inicie conversión de la
02	D323		OUT 23	señal presente en el
04	3E03		MVI A,DAT02	convertidor A/D
06	D323		OUT 23	WR=0 y WR=1
08	00	*1	NOP	Quedese en el lazo hasta
09	C30890		JMP *1	que termina conversión
0C	FB	DSALT	EI	Habilite interrupción
0D	C9		RET	RST 6.5 y retorne
0E	3E02	*2	MVI A,DAT03	Habilite el buffer de-
10	D323		OUT 23	salida del convertidor
12	3E03		MVI A,DAT02	A/D. RD=0 y RD=1; é in-
14	D323		OUT 23	introduzcaio en el acur-
16	DB21		IN 21	mulador
18	D1		POP D	Cambie la dirección del
19	110C90		LXI D,DSALT	PC, para habilitar la-
1C	D5		PUSH D	interrupción RST 6.5 y
1D	C9		RET	retorne

=====

2008 DIRECCION DONDE SE ATIENDE INTERRUPCION RST 6.5 CUANDO SE PRESENTA

2008 CICERO 6.5 748 *2 Acepta interrupción 6.5

=====

SUBROUTINA ETAPA # MUESTRA EN EL DISPLAY EL MENSAJE " ETAPA
" DONDE, # REPRESENTA 0,1,2, ,5

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
9020	0680	MVI B,80	
22	210028	LXI H,PUNTI	Dirección donde se en-
25	78	*3 MOV A,B	cuentra el mensaje a mos-
26	320019	STA 1900	trar, programando el 8279
29	7E	MOV A,M	que es el que controla el
2A	320018	STA 1800	teclado y el display.
2D	7D	MOV A,L	Luego de que termina de-
2E	FE 05	CPI 05	mostrar el mensaje, re-
30	C8	RZ	torne
31	04	INR B	
32	2C	INR L	
33	C32590	JMP *3	

=====

SUBROUTINA MULTIPLICACION REALIZA EL PRODUCTO DE VOLTAJE Y
CORRIENTE PARA OBTENER POTENCIA

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
9040	0600	MVI B,00	Encara al reg. B donde
42	1E0F	MVI E,0F	se va a guardar el MSB
44	79	*4 MOV A,C	del resultado, e iniciar
45	1F	RAR	lize el reg. E con R
46	4F	MOV C,A	Desplace el bit 4.33 del

47	ID	DCR E	multiplicador y almacene
48	CA5590	JZ *5	el nuevo resultado, de-
4B	78	MOV A,B	cremente el contador. Si
4C	D25090	JNC *6	es cero termino la mul-
4F	82	ADD D	tiplicación, si no con-
50	1F	*5 RAR	tinue sumando y despla-
51	47	MOV B,A	zando
52	C34490	JMP *4	
55	C9	*5 RET	

=====

SUBROUTINA INICIALIZACION SIRVE PARA DEFINIR PUERTAS DE EN-
TRADA Y SALIDA ASI COMO TAMBIEN PARA INICIALIZAR LOS CONTA-
DORES PROGRAMABLES

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
9058	3E0E	MVI A,0E	Define las puertas 00,
5A	D320	OUT 20	22 y 23 como salida y la
5C	3EFF	MVI A,FF	21 como entrada
5E	D302	OUT 02	
60	3E74	MVI A,74	Programa el contador 0,
62	32072B	STA 8803	para que opere en modo 2
65	3E12	MVI A,DAT05	Cargue el valor de
67	32073B	STA 8807	cuenta (frecuencia
6A	3E06	MVI A,5A706	
6C	32073B	STA 8800	
6F	3E7A	MVI A,DAT07	Programa el contador 1,

```

71 320388 STA 8803      para que opere en modo 5
74 C08090 CALL CONTA#1
77 3E0D   MVI A,0D      Habilite la interrupción
79 30     SIM          RST 6.5
7A C9     RET

```

```

=====
SUBROUTINA CONTA#1 SE INICIALIZA EL CONTADOR #1 (TIMER 8253
PROGRAMABLE)

```

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
9080	210A28	LXI H,AVLSBC#1	Carga e el contador 1 con
83	7E	MOV A,M	el valor de Ton, que se
84	320188	STA 8801	encuentra en memoria,
87	2C	INR L	cuya dirección esta dada
88	7E	MOV A,M	por DCON#1
89	320188	STA 8801	
8C	C9	RET	

```

=====
SUBROUTINA ETAPA #0 EN ESTA ETAPA SE ANALIZA SI LA PRESENCIA
DE RADIACION SOLAR NOS DA LA SUFICIENTE ENERGIA COMO PARA
CARGAR EL BANCO DE BATERIAS O PARA ALIMENTAR LA CARGA CONECT-
CONECTADA AL PANEL SOLAR

```

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
9090	7A1428	LDA FLAG	Si +flag es verdadero
93	A7	ANA A	resta en la unidad de

94	CA9A90	JZ SA01	despliegue visual el
97	CD2090	CALL ETAPA#	mensaje Etapa 0
9A	3A1328 SA01	LDA PASO	Si paso es falso mida
9D	A7	ANA A	voltaje de panel y com-
9E	C2D690	JNZ SA02	pare con voltaje de re-
A1	3E01	MVI A,DAT08	ferencia que se encuen-
A3	D322	OUT 22	tra en memoria, cuya di-
A5	CD0090	CALL A/D	rección esta dada por
A8	210728	LXI H,AVVR01	AVVR01.
AB	BE	CMP M	Si el voltaje medido es
AC	D2BA90	JNC SA03	menor que voltaje de re-
AF	3EFF	MVI A,FF	ferencia, preparese para
B1	321328	STA AVPASO	una nueva medición. En
B4	3E00	MVI A,00	caso contrario encere
B6	321428	STA AVFLAG	todas las variables que
B9	C9	RET	se van a utilizar en la
BA	210E28 SA03	LXI H,AVFOTV	Etapa 1.
BD	CDE990	CALL ENDERE	
C0	211028	LXI H,AVFOTN	
C3	CDE990	CALL ENDERE	
C6	3E3F	MVI A,3F	
C9	7205C8	STA AVTEST	
CB	7205C8	STA AVETAPA	
CE	211228	LXI H,AVVGEN 9	
D1	CDD890	CALL ZERO	
D4	C9	RET	

```

D5  3EFF  SA02 MVI A,00
D7  321328      STA AVPASO
DA  321428      STA AVFLAG
DD  C9          RET

```

=====

SUBROUTINA ZERO SIRVE PARA ENDEPAR LAS VARIABLES QUE SE VAN
A UTILIZAR EN LAS DIFERENTES ETAPAS

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
90DE	1E05	MVI E,05	
E0	CDE990 SA04	CALL ENCIERE	
E3	2C	INR L	
E4	ID	DCR E	
E5	C2E090	JNZ SA04	
E8	C9	RET	

=====

SUBROUTINA ENCIERE SIRVE PARA PONER CEROS EN LAS MEMORIAS DA-
DAS POR LAS DIRECCIONES ESPECIFICADAS EN EL REGISTRO PAR HL

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
90E9	3E00	MVI A,00	A partir de la memoria
E8	77	MOV M,A	dada por la direccion
EC	2C	INR L	especificada en el reg.
ED	77	MOV M,A	par HL, encera (poner
EE	C9	RET	ceros)

=====

SUBROUTINA POTENCIA SIRVE PARA CALCULAR EL PRODUCTO DE VOLTAJE Y CORRIENTE, Y DE ESTA MANERA SABER EL VALOR DE POTENCIA QUE ESTA ENTREGANDO EL PANEL

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
9160	0E40	MVI C,DAT09	Se carga el # de muestras que se van a realizar, en Reg. C y se procede a medir voltaje y corriente.
62	2D	SA20 DCR L	
63	7E	MOV A,M	
64	D322	OUT 22	
66	CD0090	CALL A/D	
69	E5	PUSH H	
6A	211628	LXI H,ASVLSB	Dirección de memoria donde se va a guardar la suma de las muestras de voltaje
6D	CDA091	CALL SUMA	
70	E1	POP H	
71	2C	INR C	
72	7E	MVI A,M	Mida corriente y guarda la suma de las muestras, que se realizan a partir de la dirección de memoria dada por ASVLSB
73	D322	OUT 22	
75	CD0090	CALL A/D	
78	E5	PUSH H	
79	211628	LXI H,ASCLS8	Dirección de memoria dada por ASCLS8
7C	CD4091	CALL SUMA	
7F	E1	POP H	
80	0D	DCR C	numero total de muestras, saque el promedio tanto de voltaje como de corriente, call
81	CD5291	CALL SA20	
84	211708	LXI H,ASVMSB	
87	CD8491	CALL PROMEDIO	

8A	4F	MOV C,A	ra finalmente realizar
8B	211928	LXI H,ASCMSB	el producto de las dos
8E	CDB091	CALL PROMEDIO	variables medidas
91	57	MOV D,A	
92	CD4090	CALL MULTIPLICACION	
95	C9	RET	

=====

SUBROUTINA SUMA REALIZA LA ADICION DE LAS MUESTRAS DE VOLTAJE
Y DE LAS MUESTRAS DE CORRIENTE

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
91A0	86	ADD M	Suma el valor actual
A1	77	MOV M,A	medido al valor almace-
A2	D2AA91	JNC SA21	nado en memoria (LSB), y
A5	2C	INR L	si hay sobrecarga suma
A6	3E00	MVI A,00	el valor de 0 con el
A8	8E	ADC M	transporte al valor que
A9	77	MOV M,A	que hay en memoria (MSB)
AA	C9	SA21 RET	

=====

SUBROUTINA PROMEDIO SIRVE PARA OBTENER EL PROMEDIO DE LAS VA-
RIABLES QUE SE MUESTRAN

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
91B0	1E06	MVI E,DAT010	
B2	7E	SA22 MOV A,M	

```

B3  1F          RAR
B4  77          MOV M,A
B5  2D          DCR L
B6  7E          MOV A,M
B7  1F          RAR
B8  77          MOV M,A
B9  2C          INR L
BA  1D          DCR E
BB  C25291     JNZ 5A22
BE  C9          RET

```

=====

SUBROUTINA RESTA REALIZA LA SUBSTRACCION DEL VALOR DEL CONTADOR ALMACENADO EN MEMORIA CON UN VALOR DELTA

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
9100	7E	MOV A,M	El valor que se encuentra en memoria se resta
C1	93	SUB E	con el valor que esta en el reg. E. El valor modificado se almacena en
C2	77	MOV M,A	la misma posicion de memoria.
C3	D20B91	JNC 5A23	
C6	2C	INR L	
C7	7E	MOV A,M	
C8	1E09	SBI 00	
CA	77	MOV M,A	
CE	C9	5A23 RET	

=====

SUBROUTINA AUMENTE TON SIRVE PARA AUMENTAR EL VALOR ACTUAL DE TON CON UN VALOR DELTA ALMACENADO EN UNA POSICION DE MEMORIA

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
91D0	3A2028	LDA ADELTA	Ponga en el acumulador
D3	210A28	LXI H,AVLSBC#1	el valor de delta y su-
D6	CDA091	CALL SUMA	me al valor almacenado
D9	CD8090	CALL CONTA#1	en memoria cuya direc-
DC	C9	RET	ción es DCON#1

=====

SUBROUTINA DISMINUYA TON DIRVE PARA DISMINUIR EL VALOR DE TON CON UN VALOR DELTA ALMACENADO EN UNA POSICION DE MEMORIA

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
91E0	3A2028	LDA ADELTA	Ponga en el acumulador
E3	5F	MOV E,A	el valor de delta y res-
E4	210A28	LXI H,AVLSEC#1	te al valor almacenado
E7	CDC091	CALL RESTA	en memoria cuya direc-
EA	CD8090	CALL CONTA#1	ción es DCON#1
ED	CF	RET	

=====

SUBSPUTINA COMPARACION DE CORRIENTE REALIZA LA COMPARACION DE DOS VALORES DE CORRIENTE QUE ESTAN ALMACENADAS EN DOS POSICIONES DE MEMORIA

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
91F0	211B28	LXI H,AVCNUE	El valor de corriente

F3	7E	MOV A,M	nueva se compara con el
F4	2C	INR L	valor anterior (vieja).
F5	2C	INR L	el resultado se refleja
F6	BE	CPM M	en las banderas Cy y Z.
F7	C9	RET	

=====

SUBROUTINA COMPARACION DE POTENCIA REALIZA LA COMPARACION DE DOS VALORES DE POTENCIA, CUYOS VALORES OCUPAN CUATRO POSICIONES DE MEMORIA

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
91F9	7E	MOV A,M	
F4	2D	DCR L	
F5	2D	DCR L	
FC	BE	CMP M	
FD	C9	RET	

=====

SUBROUTINA ALGORITMO DE MPPT REALIZA LA COMPROBACION DE SI EL PUNTO DE TRABAJO DEL PANEL CORRESPONDE AL DE MAXIMA POTENCIA

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
9200	011028	LXI H,AVPOTN	
03	00F9A1	CALL COMPOTE	
05	0A1E9C	JZ BA24	
09	022792	JNC BA25	
0C	00F091	SAL7 CALL COMPOTE	

0F D21692 JNC SA26
 12 CDD091 SA30 CALL AUMENTETON
 15 C9 RET
 16 3A1828 SA26 LDA AVENUE
 19 77 MOV M,A
 1A CDE091 SA29 CALL DISMINUTON
 1D C9 RET
 1E 211128 SA24 LXI H,AVPOTN
 21 CDF991 CALL COMPOTE
 24 DA0C92 JC SA27
 27 210F28 SA25 LXI H,AVPOTV
 2A 3A1128 LDA AVPOTN
 2D 77 MOV M,A
 2E 2D DCR L
 2F 3A1028 LDA AVPOTN
 32 77 MOV M,A
 33 CDF091 CALL COMPCCR
 36 DA1A92 JC SA29
 39 3A1828 SA28 LDA AVENUE
 3C 77 MOV M,A
 3D C310F2 JMP SA30

=====
 SUBROUTINA ENDEFE CONTADOR #1 SE PROCEDE A INICIALIZAR EL
 VALOR DE TON, CARGANDO UN VALOR DE CUENTA EN EL CONTADOR #1

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
9240	CE00	MVI A,00	Se encarga el contador #1

```

42 320A28 STA AVLS8C#1 con el valor de (0300)H,
45 3E03 MVI A,03 durante el paso del con-
47 320B28 STA AVMS8C#1 trol del sistema a la
4A CDB090 CALL CONTA#1 etapa 2.
4D C9 RET

```

=====

SUBROUTINA ETAPA #3 EN ESTA ETAPA REALIZAMOS LA PRUEBA DE PRESENCIA DE RADIACION Y DE ESTA MANERA OBTENER ENERGIA PARA ALIMENTAR LA CARGA

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
9250	3A1428	LDA AVFLAG	Se muestra en el display
53	A7	ANA A	el mensaje Etapa 3. para
54	C25A92	JNZ BA1	entonces proceder a medir
57	CD2090	CALL ETAPA#	el voltaje de panel.
5A	3E01 SA1	MVI A,DAT08	Si el valor medido es
5C	D322	OUT 22	menor que el de referen-
5E	CD0090	CALL A/D	cia (AVVR34) se pasa a
61	212A28	LXI H,AVVR34	la etapa 4. en caso con-
64	BE	CMR M	trario se queda en esta
65	D46E92	JC BA2	etapa.
68	7EFF	MVI A,FF	
6A	3C1428	STA AVFLAG	
6D	C9	RET	
6E	3E0F BA2	MVI A,0F	Se desconecta todos los
70	D100	OUT 00	convertidores, para con-

72	3E0D	MVI A,0D	nectar primero el C3 y
74	D300	OUT 00	luego el convertidor 1
76	3E05	MVI A,05	
78	D300	OUT 00	
7A	3E99	MVI A,99	Enceramos la variable
7C	320628	STA AVTEST	que permite el paso a la
7E	320528	STA AVETAPA	etapa 4.
82	3E00	MVI A,00	
84	321428	STA AVFLAG	
87	09	RET	

=====

SUBROUTINA ETAPA#2 REALIZA EL CONTROL DE ENERGIA A LA CARGA Y BATERIA, ADEMAS EFECTUA EL SEGUIMIENTO DEL PUNTO DE MAXIMA POTENCIA

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
9290	3A1428	LDA AVFLAG	Muestra en el display el
93	A7	ANA A	mensaje Etapa 2.
94	CA9A9C	JZ SA1	
97	0DC09C	CALL ETAPA#	
9A	7E01	SA1 MVI A,DAT08	Realiza el muestreo de
9C	B32E	OUT 00	la señal correspondiente
9E	0D019C	CALL AVE	al voltaje de panel y se
A1	310528	LXI H,AVVFC04	lo compara con el de refer
A4	EE	CMR M	erencia (AVVFC04). Si es
A5	D2039C	JNC SA2	mayor pasa a SA2.

AB	3E0F	SA5	MVI A,0F	Desconecte los converti-
AA	D300		OUT 00	dores.
AC	3E0D		MVI A,0D	Conecte el convertidor 3
AE	D300		OUT 00	
B0	3E05		MVI A,05	Conecte el convertidor 1
B2	D300		OUT 00	
B4	211228		LXI H,AVVGEN	Encene todas la variar-
B7	CDDE90		CALL ZERO	bles que se va a utili-
BA	3E99		MVI A,99	zar en la etapa 4.
BC	320628		STA AVTEST	
BF	320528		STA AVETAPA	
C2	C9		RET	
C3	212128	SA2	LXI H,AVMV	Mida el valor de voltaje
C6	3605		MVI M,DAT015	de carga y el valor de
C8	2C		INR L	corriente que circula
C9	3604		MVI M,DAT014	por ella, para calcular
CB	0DA095		CALL POTENCIA1	su potencia.
CE	2D		DCR L	El valor de potencia
CF	211E28		LDA AVL6EPR	calculado comparel6 con
D2	5E		CMR M	el de referencia (AVPR)
D5	0ADD92		JZ 8A3	Si es menor vaya a 8A4 y
D6	0AE492		JC 8A4	si es menor vaya a 8A5
D8	0CAB92		INR 8A5	
DC	2C	8A7	INR L	
DD	211F28		LDA AVH6EPR	
E0	5E		CMR M	

E1	D2A892	JNC SA5	
E4	3E00	SA4 MVI A,DAT011	Mida voltaje de batería
E6	D322	OUT 22	y compárelo con el valor
E8	CD0090	CALL A/D	de referencia (AVBCAR).
EB	211D28	LXI H,AVBCAR	Si es mayor significa
EE	8E	OMP M	que la batería está car-
EF	D2FB92	JNC SA5	gada (va a SA6). si es
F2	3E00	SA7 MVI A,00	menor continúe realizan-
F4	321428	STA AVFLAG	do MPPT.
F7	CDC095	CALL MPPT	
FA	09	RET	
FB	3E0E	SA6 MVI A,0E	Desconecte convertidor 2
FD	D300	OUT 00	y prepare variables que
FF	211228	LXI H,AVVGEN	que se utilizan en la
9302	CDDE90	CALL ZERO	Etapa 3.
05	3E00	MVI A,00	
07	320628	STA AVTEST	
0A	3E0B	MVI A,0B	
0C	320528	STA AVETAPA	
0D	09	RET	

=====

SUBROUTINA ETAPA#5 REALIZA LA CONEXION DE LA BATERIA A LA CARGA Y LA PRUEBA DEL NIVEL DE TENSION DE ESTA Y DEL PANEL

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
9330	3A1428	STA AVFLAG	

33	A7		ANA A	
34	C23A93		JNZ SA1	
37	CD2090		CALL ETAPA#	
3A	3E00	SA1	MVI A,DAT011	Mide el nivel de tensión
3C	D322		OUT 22	de la batería y se lo
3E	CD0090		CALL A/D	compara con el valor de
41	212F28		LXI H,AVV5N	referencia AVVEN. Si es
44	BE		CMP M	menor vaya a SA2, en ca-
45	DA6A93		JC SA2	so contrario, mida el
48	3E01		MVI A,DAT08	voltaje de panel y com-
4A	D322		OUT 22	parelo con el referencia
4C	CD0090		CALL A/D	(AVVRE15). Si es menor
50	211C28		LXI H,AVVRE15	vaya a SA3 en caso con-
53	BE		CMP M	trario conecte el con-
54	DA7793		JC SA3	vertidor 1 y vaya a
57	3E05		MVI A,05	Etapa 4, encendiendo todas
59	D300		OUT 00	las variables que se van
5B	211228		LXI H,AVVQEN	a utilizar en esta etapa
5E	CDDE90		CALL ZERO	
61	7E99		MVI A,99	
63	000508		STA AVETAPA	
66	709508		STA AVTEST	
69	0F		RET	
6A	7E0F	SAC	MVI A,0F	Desconecte el convert-
6C	D300		OUT 00	tidor 2 y vaya a la
6E	7E0C		MVI H,0C	Etapa 0.

```

70 320528 STA AVETAPA
73 321428 STA AVFLAG
76 C9 RET
77 3EFF SA3 MVI A,FF
79 321428 STA AVFLAG
7C C9 RET

```

```

=====
SUBROUTINA ETAPA#4 REALIZA LA CONEXION DE LA BATERIA PARA
CUBRIR EL FALTANTE DE ENERGIA QUE EL PANEL NO PUEDE SUMINIS-
TRAR A LA CARGA

```

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
9380	3A1428	LDA AVFLAG	
83	A7	ANA A	
84	028A93	JNZ SA1	
87	0D2090	CALL ETAPA#1	
8A	212228 SA1	LXI H, AVMC	Mida valor de corriente
8D	3602	MVI M,DAT012	que circula por el con-
8F	0D6895	CALL CORRIENTE	vertidor 3 y comparelo
92	212328	LXI H,AVC03	con el de referencia
95	8E	CMP M	(AVC03). Si es mayor var-
96	028A93	JNC SA2	va a SA2 en caso contra-
99	3E0F SA3	MVI A,3F	rio desconecte todos los
9B	0306	OUT 00	convertidores y enciende
9D	0D4092	CALL ENCERSEC#1	el contador programable
A0	3E0E	MVI A,0E	Conecte el convertidor 1

A2	D300		OUT 00	y el convertidor 2. Y
A4	3E0A		MVI A,0A	se prepara al sistema
A6	D300		OUT 00	para el paso a la etapa
AB	211228		LXI H,AVVDEN	2.
AB	CDDE90		CALL ZERO	
AE	3E4A		MVI A,4A	
B0	320528		STA AVETAPA	
B3	320628		STA AVTEST	
B6	321428		STA AVFLAG	
B9	C9		RET	
BA	3E05	SA2	MVI A,DAT015	Mida voltaje de carga
BC	D322		OUT 22	y comparelo con el de
BE	CD0090		CALL A/D	referencia (AVVDAR). Si
C1	212028		LXI H,AVVDAR	es mayor vaya a SA3 en
C4	BE		CMF M	caso contrario mida volt-
C5	D29993		JNC SA3	taje de panel y almacene
C8	3E01		MVI A,DAT08	en AVOLME, luego se mide
CA	D322		OUT 22	la corriente que circula
CC	CD0090		CALL A/D	por el convertidor 1 y
CF	320028		STA AVOLME	se compara con el de re-
D2	212228		LXI H,AVMC	ferencia AVCFM.
D5	3604		MVI M,DAT014	Si es menor salta a SA3
D7	CD6895		CALL CORRIENTE	en caso contrario contin-
DA	212828		LXI H,AVCFM	ue realizando el segui-
DD	BE		CMF M	miento del punto de má-
DE	DAA993		JC SA3	xima potencia.

E1	3EFF	SA4	MVI A,FF	
E3	211428		STA AVFLAG	
E6	CDC095		CALL MPPT	
E9	C9		RET	
EA	3A0C28	SA3	LDA AVOLME	El valor de tensión al-
ED	212D28		LXI H,AVVPR4	macenado en AVOLME se
F0	BE		CMF M	compara con el de refer-
F1	D2E193		JNC SA4	encia AVVPR4. Si es ma-
F4	3E00		MVI A,DAT011	yor vaya a SA4 en caso
F6	D322		OUT 22	contrario mida voltaje
FB	CD0090		CALL A/D	de batería y comparelo
FB	210D28		LXI H,AVVBM45	con AVVBM45. Si es me-
FE	0D		CMF M	nor vaya a SA5 en caso
FF	DA1B94		JC SA5	contrario, desconecte
9402	3E0F		MVI A,0F	todos los convertidores
04	D300		OUT 00	para preparar al sistema
06	3E0D		MVI A,0D	cuando pase a la etapa 5
08	D300		OUT 00	Conectando el converti-
0A	3E29		MVI A,29	dor 3.
0C	320528		STA AVETAPA	
0F	3E00		MVI A,00	
11	320628		STA AVTEST	
14	211028		LXI H,AVVOCEN	
17	CD0E90		CALL ZERO	
1A	C9		RET	
1B	3E0F	SA5	MVI A,0F	Desconecte todos los

```

1D  D300      OUT 00      convertidores y vaya a
1F  3E0C      MVI A,0C      la etapa 0.
21  320528    STA AVETAPA
24  321428    STA AVFLAG
27  3E00      MVI A,00
29  320628    STA AVTEST
2C  C9        RET

```

```

=====
SUBROUTINA ETAPA#1  REALIZA LA CARGA DE BATERIAS, MEDIANTE EL
SEGUIMIENTO DEL PUNTO DE MAXIMA POTENCIA

```

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
9430	3A1428	LDA AVFLAG	
33	A7	ANA A	
34	C23A94	JNZ SA1	
37	CD2090	CALL ETAPA#	
3A	3E00	SA1 MVI A,DAT011	Mida el voltaje de ba-
3C	D322	OUT 22	teria y comparelo con el
3E	CD0090	CALL A/D	de referencia (AVVBND).
41	C10828	LXI H,AVVBND	Si es menor vaya a SA2
44	BE	CMP M	en caso contrario encere
45	045894	JC SA2	el contador #1 y pase a
48	CD4092	CALL ENDEREC#1	la etapa 2, encerrando
4B	3E0A	MVI A,0A	todas las variables que
4D	D300	OUT 00	se utilizaran dentro de
4F	3E4A	MVI A,4A	esta etapa.

51	320528	STA AVETAPA			
54	321428	STA AVFLAB			
57	C9	RET			
58	3A1528	LDA AVSWITCH	SA2		
58	A7	ANA A			
5C	026894	JNZ SA3			
5F	3EFF	MVI A,FF			
61	321528	STA AVSWITCH			
64	3E08	MVI A,08			Conecte el convertidor 2
66	0300	OUT 00			y mida voltaje de panel
68	3E01	MVI A,DAT08	SA3		
6A	D322	OUT 22			
6C	CD0090	CALL A/D			
6F	320C28	STA AVOLME			Almacene el valor medido
72	212228	LXI H,AVMC			en AVOLME y mida la co-
75	3603	MVI M,DAT013			riente que circula por
77	CD6895	CALL CORRIENTE			el convertidor 2.
7A	210928	LXI H,AVCM1			Compare con el valor da-
7D	BE	CMP M			do por AVCM1. Si es ma-
7E	D29D94	JNC SA4			yor vaya a SA4, si es
81	1A0C28	LDA AVOLME			tenor compare el voltaje
84	211C28	LXI H,AVVETS			almacenado en AVOLME con
87	BE	CMP M			AVVETS.
88	D29D94	JNC SA4			Si es mayor vaya a SA4.
88	3E00	MVI A,00			y si es menor encere las
8D	320628	STA AVETS			variables y vaya a la

90	3E0C	MVI A,0C	Etapa 0.
92	320528	STA AVETAPA	
95	321428	STA AVFLAG	
98	3E0F	MVI A,0F	
9A	D300	OUT 00	
9C	C9	RET	
9D	CDC095 SA4	CALL MPPT	Realize el seguimiento
A0	C9	RET	del punto de MPPT.

=====

PROGRAMA PRINCIPAL REALIZA LA COORDINACION Y EL CONTROL DE LAS DIFERENTES ETAPAS

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
9500	31C220	LXI H,2002	Defina el puntero de pila.
03	CD5890	CALL INICIALI.	Prepara al sistema para que inicie el trabajo en la Etapa 0.
06	210528	LXI H,AVETAPA	
09	360C	MVI M,0C	
0B	2C	INR L	
0C	3600	MVI M,00	Se encera TEST
0E	7EFF	MVI A,FF	
10	321428	STA AVFLAG	Se asegura que los convertidores esten desconectados y se habilita el sistema de interrupcion.
13	D300	OUT 00	
15	FB	EI	
16	1100F0 SA12	LXI D,F000	
19	0DF105	CALL DELAY	
1C	3A0628	LDA AVTEST	Si TEST es diferente de

1F	A7	ANÁ A	cero vaya a SA10 en caso
20	C24295	JNZ SA10	contrario se verifica
23	3A0528	LDA AVETAPA	en que etapa se encuen-
26	FE0C	CPI 0C	tra, 0, 3 ó 5.
28	C23195	JNZ SA11	
2B	CD9090	CALL ETAPA#0	Ejecute Etapa 0
2E	C31695	JMP SA12	
31	FE0B SA11	CPI 0B	
33	C23C95	JNZ SA13	
36	CD5092	CALL ETAPA#3	Ejecute Etapa 3
39	C31695	JMP SA12	
3C	CD3093 SA13	CALL ETAPA#5	Ejecute Etapa 5
3F	C31695	JMP SA12	
42	3A0528 SA10	LDA AVETAPA	Se pregunta en que etapa
45	FE9F	CPI 9F	se encuentra 1, 2 ó 4.
47	C25095	JNZ SA14	
4A	CD3094	CALL ETAPA#1	Ejecute Etapa 1
4D	C31695	JMP SA12	
50	FE4A SA14	CPI 4A	
52	C25B95	JNZ SA15	
55	CD9092	CALL ETAPA#2	Ejecute Etapa 2
58	C31695	JMP SA12	
5B	CD809C SA15	CALL ETAPA#4	Ejecute Etapa 4
5E	C31695	JMP SA12	

=====

SUBROUTINA CORRIENTE REALIZA LA MEDICION DE CORRIENTE ESPECIFICADA POR LA VARIABLE AVMC

DIR.	CODIGO		INSTRUCCIONES	COMENTARIOS
9568	E5		PUSH H	
69	212828		LXI H, AVAT	
6C	CDE990		CALL ENCERE	
6F	E1		POP H	
70	0E40		MVI C,40	
72	7E	SA1	MOV A,M	
73	D322		OUT 22	
75	CD0090		CALL A/D	
78	E5		PUSH	
79	212828		LXI H,AVAT	
7C	CDA091		CALL SUMA	
7F	E1		POP H	
80	0D		DCR C	
81	C27295		JNZ SA1	
84	212928		LXI H,AVAT1	
87	CDB091		CALL PROMEDIO	
8A	C9		RET	

SUBROUTINA ENCEREVI SIRVE PARA PREPARAR A LAS VARIABLES DONDE SE ALMACENA TANTO VOLTAJE COMO CORRIENTE PARA TOMAR NUEVOS VALORES

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
9590	E5	PUSH H	
91	211628	LXI H,ASVLSB	
94	CDE990	CALL ENCERE	
97	2C	INR L	
98	CDE990	CALL ENCERE	
9B	E1	POP H	
9C	C9	RET	

=====

SUBROUTINA POTENCIA1 REALIZA EL CALCULO DE LA POTENCIA QUE ESTA CONSUMIENDO LA CARGA

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
95A0	CD6091	CALL POTENCIA	
A3	212628	LXI H,AVFLMSB	
A6	70	MOV M,B	
A7	2C	INR L	
A8	71	MOV M,C	
A9	CD9095	CALL ENCEREVI	
AC	C9	RET	

=====

SUBROUTINA POTENCIA0 REALIZA EL CALCULO DE LA POTENCIA QUE EL

PANEL ESTA ENTREGANDO EN ESE MOMENTO

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
95B0	CD6091	CALL POTENCIA	
B3	211028	LXI H,AVPOTN	
B6	70	MOV M,B	
B7	2C	INR L	
B8	71	MOV M,C	
B9	C9	RET	

=====

SUBROUTINA MPPT REALIZA EL SEGUIMIENTO DEL PUNTO DE MAXIMA POTENCIA CONJUNTAMENTE CON LA SUBROUTINA ALGORITMO DE MPPT (AMPPT)

DIR.	CODIGO	INSTRUCCIONES	COMENTARIOS
95C0	212128	LXI H,AVMV	
C3	3601	MVI M,DATOS	
C5	2C	INR L	
C6	3603	MVI M,DAT013	
C8	CD6091	CALL POTENCIA	
CA	211028	LYI H,AVPOTN	
CD	70	MOV M,B	
CE	2C	INR L	
CF	71	MOV M,C	
D0	CD0092	CALL AMPPT	
D3	CD0095	CALL ENCERVI	
D6	C9	RET	

transformación, que básicamente transformen o acondicionen las señales medidas, a valores apropiados.

3.3.4.1 Acondicionadores de Voltaje

Dado que los valores de las señales medidas, es un poco alta, el circuito que se utiliza debe asegurar la conversión del valor de tensión a medir, de tal manera que sea compatible con la tensión máxima de entrada al convertidor A/D que es de 5 voltios.

En nuestro caso utilizamos un circuito reductor, que consiste en tomar la tensión de referencia (panel, batería o carga), y dividirla por medio de resistencias (figura 3.29).

Tanto la tensión del panel, como de la batería y de la carga que van al convertidor A/D, pasa primero por un multiplexor analógico de 8 canales, y cuando es seleccionada pasa al A/D, a través de un amplificador operacional de ganancia uno con el

fin de acoplar impedancias entre las señales a medir y el convertidor (figura 3.29)

3.3.4.2 Acondicionadores de Corriente

La medida de corriente del panel, de la batería y de la carga es expresada en forma de voltaje, haciendola circular a través de una resistencia (shunt).

Esta caída de tensión es amplificada por medio de un circuito operacional en un rango de 0 - 5 voltios, para de esta manera pueda ser convertida.

En la figura 3.30 se tiene la configuración de los diferentes acondicionadores de corriente (corriente del panel, corriente de batería y corriente de carga).

De la figura los capacitores constituyen los filtros para eliminar las frecuencias parásitas, debido a la conmutación de los transistores de potencia (convertidores).

3.3.5 Banco de switches



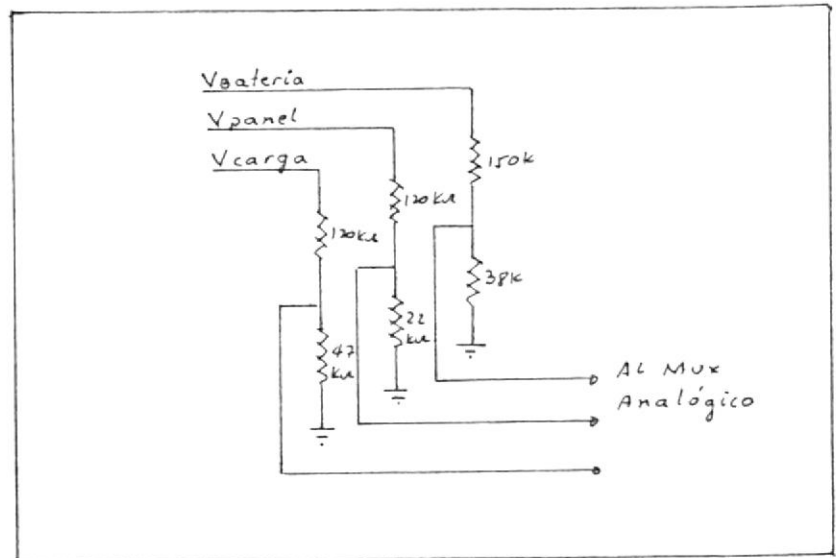


Fig. 3.29 Acondicionadores de voltaje

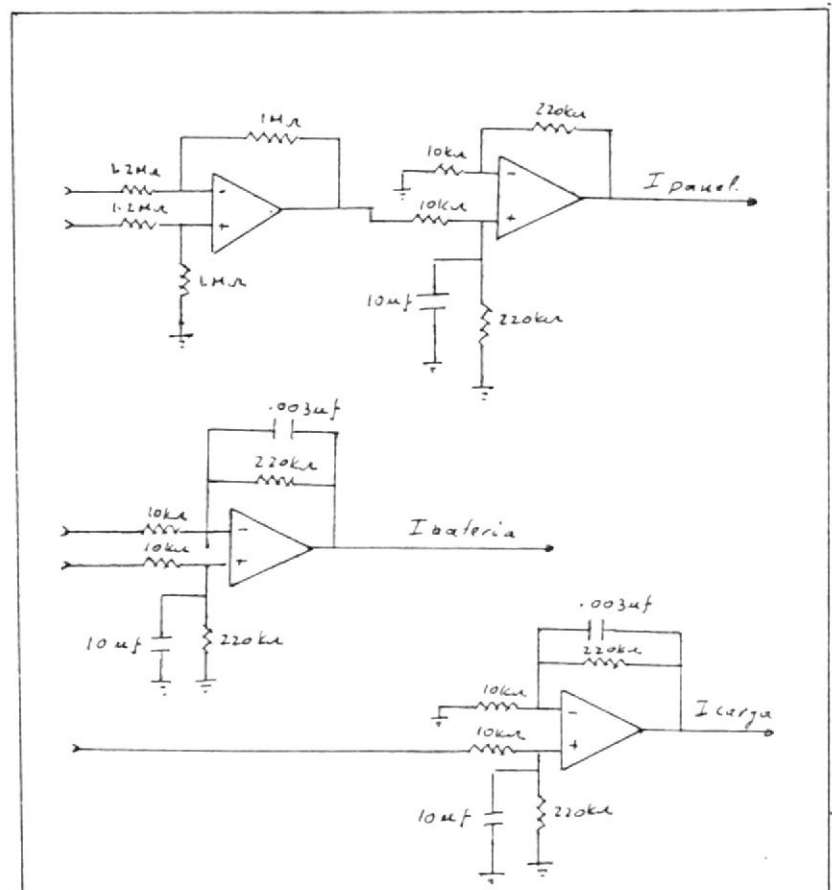


Fig. 3.30 Acondicionadores de corriente

Esta básicamente conformado por el circuito integrado MC 4016 y es el que va a servir para controlar las diferentes señales provenientes del regulador de voltaje (LM 3524) o del modulador de ancho de pulso digital, que van a alimentar a un convertidor dado.

De acuerdo a los posibles modos de funcionamiento de cada convertidor se realizó el diagrama de conexión de conexión que se muestra en la figura 3.31.

Así las salidas A y D se las utiliza para alimentar al convertidor C1, mientras que las salidas B y C sirven para excitar a los convertidores C3 y C2 respectivamente.

Las señales de control que permiten el cierre de los switches y de esta manera dejar pasar las diferentes señales a los convertidores, son generadas en el microcomputador GDK-85 y enviadas por la puerta O del 8355, por medio de la instrucción OUT.

3.4 CIRCUITO DE POTENCIA

En la figura 3.32 se muestra el esquema detallado del

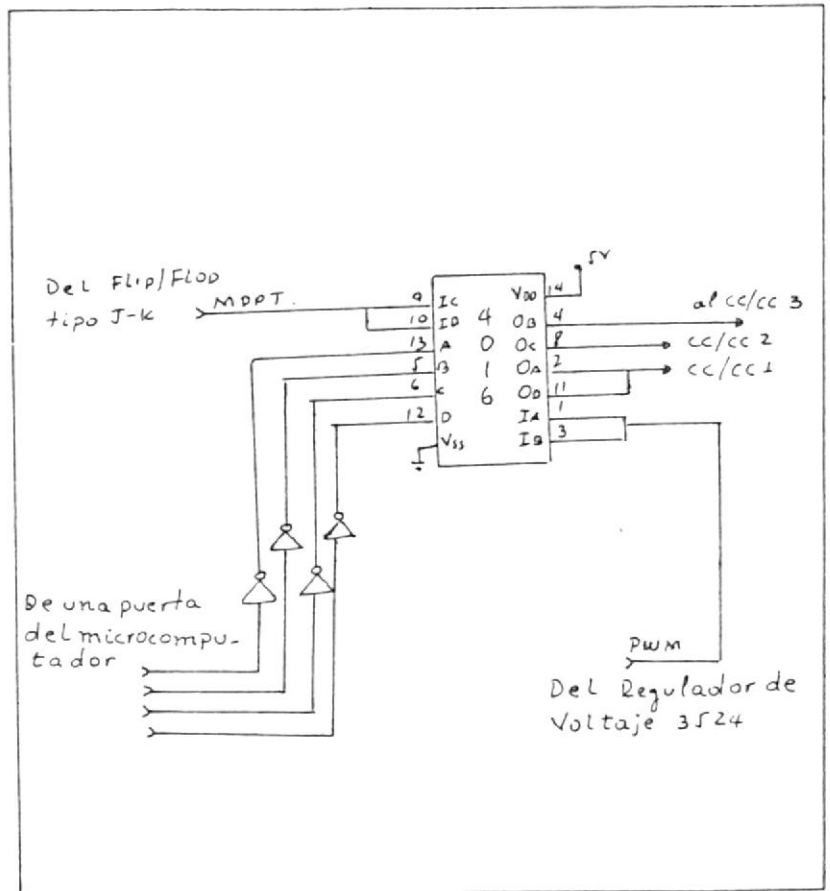


Fig. 3.31 Diagrama de conexión del MC 4016

sistema de potencia utilizado, el núcleo básico lo constituyen los tres transistores Q_1 , Q_2 y Q_3 , las inductancias L_1 , L_2 y L_3 , y, los condensadores C_1 , C_2 y C_3 , cuyos valores se determinarán más adelante aplicando las formulas anteriormente establecidas.

Los transistores de potencia son atacados individualmente por una etapa preamplificadora (corriente y voltaje), con la finalidad de obtener una buena conmutación y por consiguiente una buena transferencia de energía.

Como datos de partida para la determinación de los componentes que forman el circuito de potencia se consideraran los siguientes:

$$V_p = 30 \text{ V.}$$

$$V_o = \text{Voltaje de carga} = 12 \text{ V.}$$

$$f = 1000 \text{ Hz.}$$

$$I_o = \text{Corriente de carga} = 3 \text{ A.}$$

$$V_b = 12 - 15 \text{ V.}$$

$$V_r = \text{rizado de } V_o = 10 \text{ mV.}$$

En función de estos datos se realizó el calculo de los siguientes elementos:

a) Inductores

Con los datos y la aplicación de la formula 1.3 se calculó los valores de L_1 , L_2 y L_3 de la siguiente

manera:.

$$L_1 = \frac{2.5 \cdot (30 - 12) \cdot 12}{3 \cdot 30 \cdot 1000} \quad L_1 = 6,0 \text{ mH}$$

$$L_2 = \frac{2.5 \cdot (30 - 15) \cdot 15}{3 \cdot 30 \cdot 1000} \quad L_2 = 6.25 \text{ mH}$$

$$L_3 = \frac{2.5 \cdot (15 - 12) \cdot 12}{3 \cdot 15 \cdot 1000} \quad L_3 = 2,0 \text{ mH}$$

Los valores que se utilizarón en la practica fuerón:

$$L_1 = 6.2 \text{ mH} \quad L_2 = 6.9 \text{ mH} \quad L_3 = 2 \text{ mH}$$

b) Condensadores

Para el cálculo de los condensadores se utilizó los valores de los inductores ya calculados y los datos definidos, de tal manera que los reemplazamos en la fórmula 3.4 de la siguiente manera:.

$$C_1 = \frac{(30 - 12) \cdot 12 \cdot (0.001)^2}{8 \cdot 0.1 \cdot 30 \cdot 3 \cdot 10^{-3}}$$

$$C_2 = \frac{(30 - 15) \cdot 15 \cdot (0.001)^2}{8 \cdot 0.1 \cdot 30 \cdot 6.25 \cdot 10^{-3}}$$

$$C_3 = \frac{(15 - 12) \cdot 12 \cdot (0.001)_2}{8.0,1.15.2.10^{-3}}$$

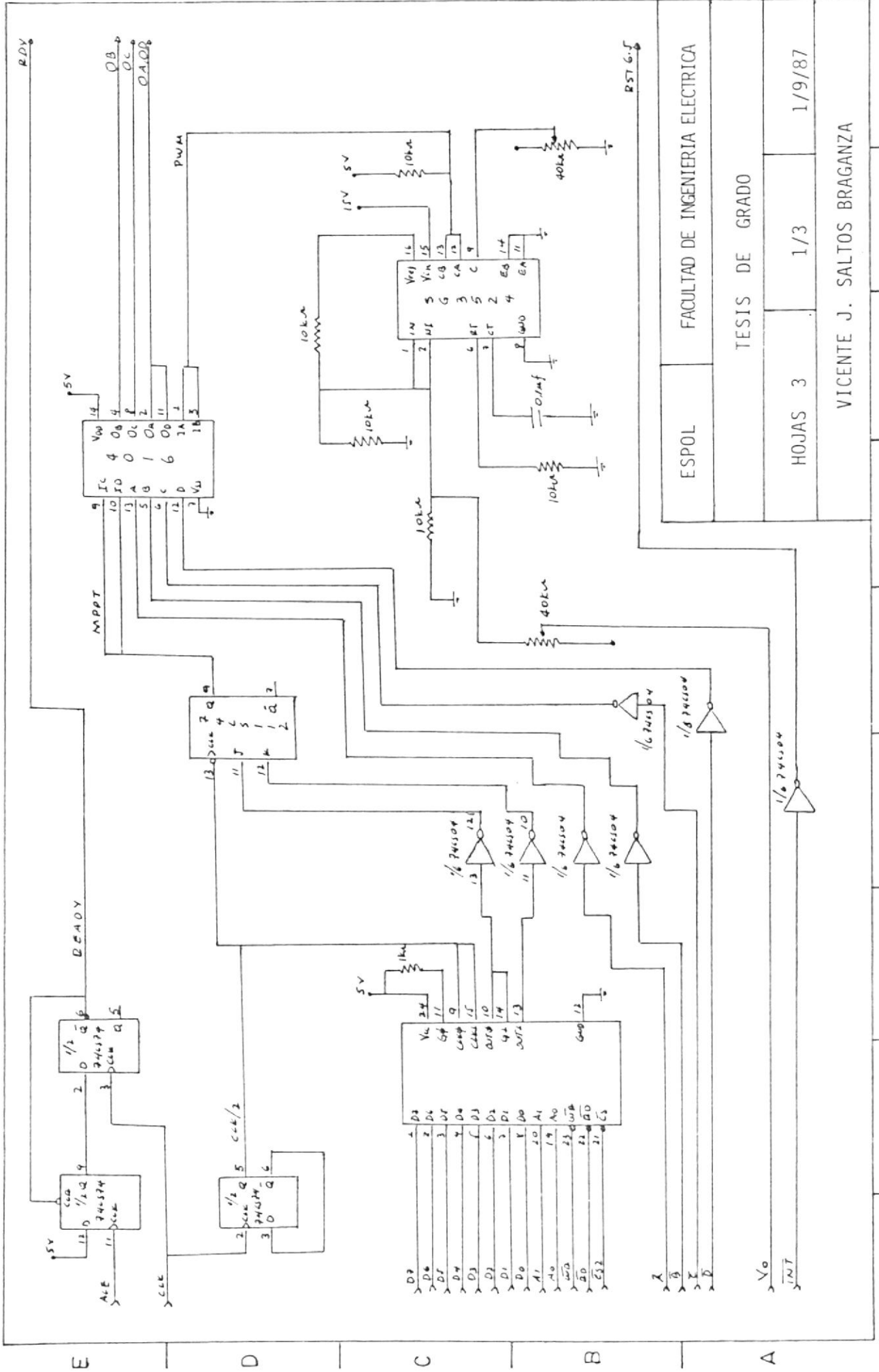
Los valores que en la practica se utilizarón fueron los siguientes:

$$C_1 = 2000 \text{ mF} \quad C_2 = 2000 \text{ mF} \quad C_3 = 1000 \text{ mF}$$

c) Transistores y Diodos

El calculo de estos elementos se realizó en base a los datos ya descritos, y tomando en consideración que este trabajo será de uso del Laboratorio de Energía Solar se sobredimensionó los valores, de tal manera que su utilización no comprometa el daño de uno de aquellos.

A continuación se presenta el diagrama esquemático que representa tanto al circuito de control como al circuito de potencia del presente trabajo.



ESPOL

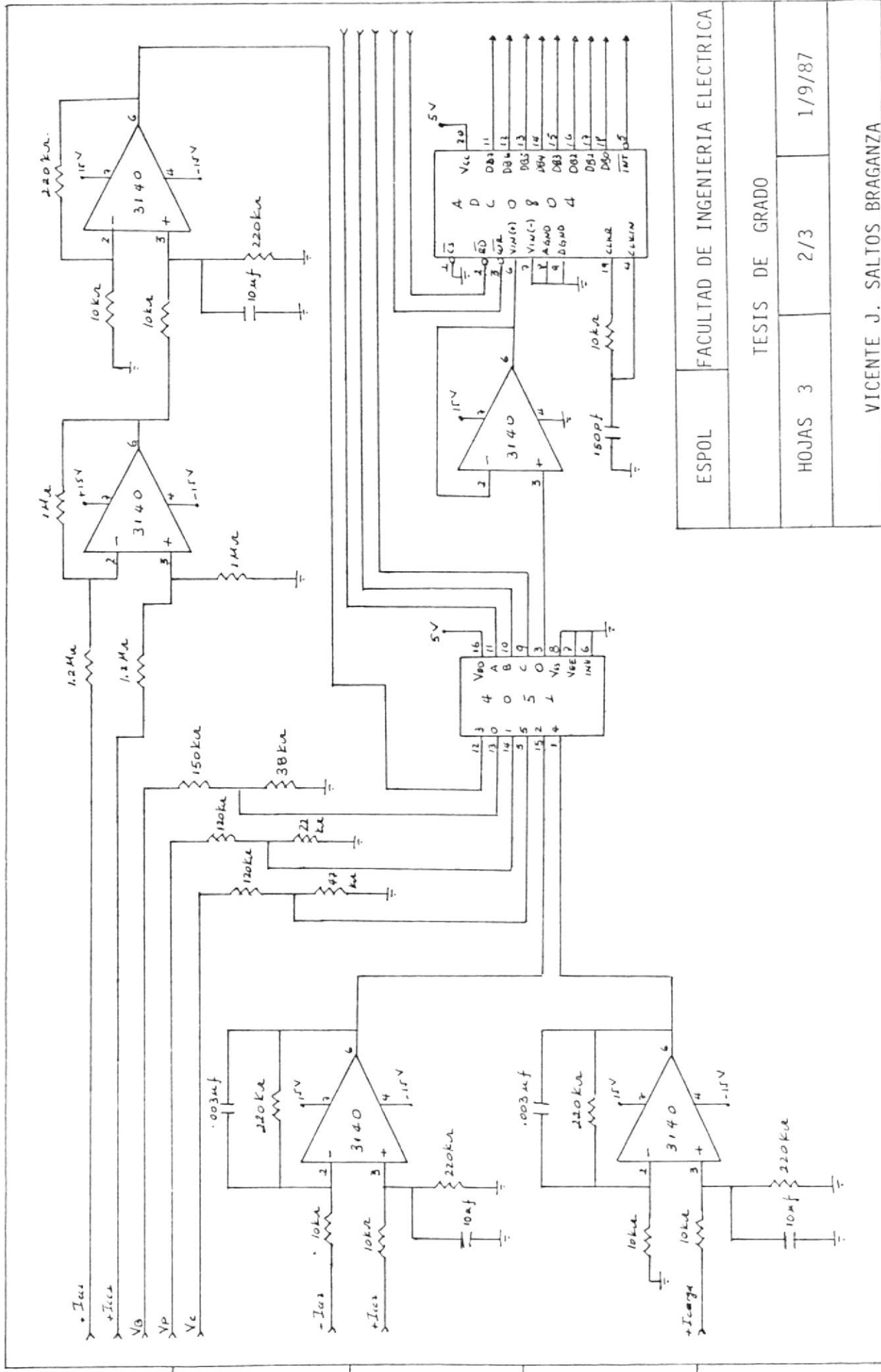
FACULTAD DE INGENIERIA ELECTRICA

TESIS DE GRADO

HOJAS 3 1/3 1/9/87

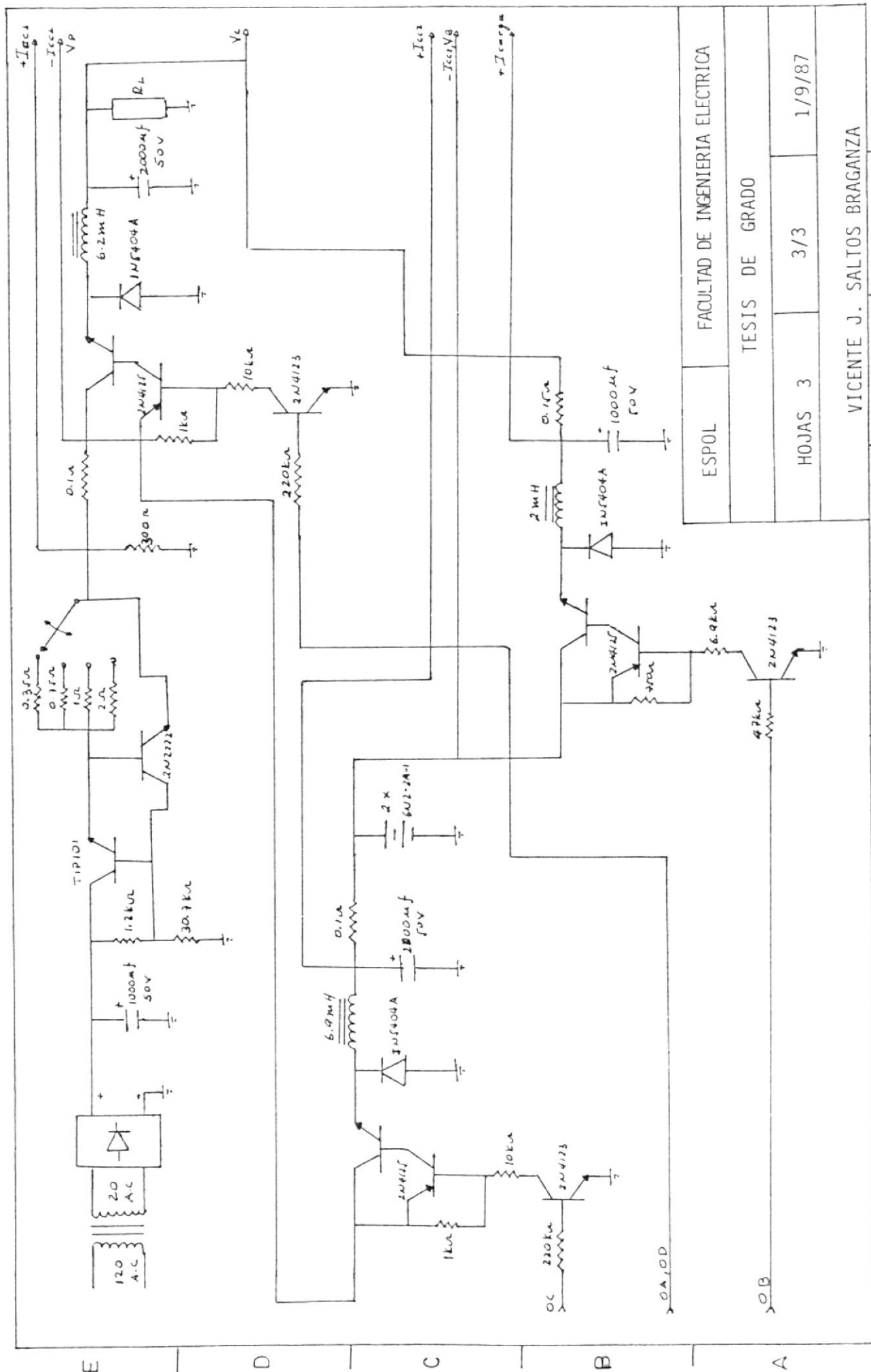
VICENTE J. SALTOS BRAGANZA

1 2 3 4 5 6 7 8 9



ESPOL	FACULTAD DE INGENIERIA ELECTRICA	
TESIS DE GRADO		
HOJAS 3	2/3	1/9/87
VICENTE J. SALTOS BRAGANZA		

9 | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1



ESPOL	FACULTAD DE INGENIERIA ELECTRICA	
HOJAS 3	3/3	1/9/87
VICENTE J. SALTOS BRAGANZA		

1
2
3
4
5
6
7
8
9

CAPITULO IV

CONSTRUCCION DEL SISTEMA

En este capitulo se presenta el presupuesto de cada circuito construido, el cual tiene como intención reflejar el aspecto económico que involucra la elaboración de este tipo de tesis. Además se describe la forma como han sido construidos, los diferentes circuitos diseñados durante el desarrollo de la presente Tesis.

4.1 LISTA DE MATERIALES Y PRESUPUESTO

CANT.	DESCRIPCION	NUMERO DE CATALOGO	PRECIO UNITARIO (DOLARES \$)
4	Memoria de acceso aleatorio de 1024 palabras de 4 bits cada una.	2114N-2	1.50
1	Decodificador binario de alta velocidad.	74LS138	0.89
1	Tres puertas NAND de tres entradas.	74LS10	0.49

Segue

10	Condensadores de Tantalio TM.22 f 35 Voltios.		0.20
3	Seis inversores	74LS04	0.49
4	Zócalo para circuito integrado de 18 pines.	18 pin WW	0.99
3	Zócalo para circuito integrado de 16 pines.	16 pin TWW	0.55
8	Zócalo para circuito integrado de 14 pines.	14 pin WW	0.65
10	Condensadores de cerámica 0.1 f 50 Voltios.		0.15
2	Puertas de entrada - salida de 8 bits.	8212	1.95
5	Refortadores y elevadores de corriente de 4 bits.	8216	1.59
3	Dual flip-flop tipo D	74LS74	0.59
1	Cuatro puertas AND	74800	0.35
2	Zócalo para circuito integrado de 24 pines.	24 pin LP	0.31
5	Zocalo para circuito integrado de 16 pines.	16 pin LP	0.17
2	Zócalo para circuito integrado de 14 pines.	14 pin LP	0.17
1	Dual flip-flop J-K	74LS112	0.89

Sigue

1	Cuatro switch analógico	CD4016	0.60
1	Multiplexor analógico de 8 a 1.	CD4051	0.65
1	Temporizador programable	8253C	1.95
1	Memoria de lectura solamente de 4096 palabras de 8 bits cada una.	2732A	3.95
5	Amplificadores operacionales.	CA3140E	0.79
1	Convertidor analógico-digital de 8 bits.	ADC0804	3.19
1	Zócalo para circuito integrado de 20 pines.	20 pin WW	0.99
5	Zócalo para circuito integrado de 8 pines.	8 pin WW	0.59
2	Baterías de 6 Voltios	6N2-2A-1	15.00
3	Transistores NPN	2N4123A	0.70
3	Transistores PNP	2N4125A	0.70
3	Tarjetas	64P44XXP	2.19
5	Pies de cable plano	171.50	1.00
200	Postes plateados	T46	4.95 x.
200	Postes porta resistencias.	T49	4.25 x.
3	Diodos	1N5404A	0.30

Sigue

3	Transistores NPN de potencia.	1.50
10	Conectores tipo hembra de 10 pines c/u.	0.79
Total		\$165.43

Nota: * representa el precio por cada cincuenta.

4.2 TARJETAS DE LAS DIFERENTES PARTES DEL SISTEMA, MONTAJE Y DISPOSICION DE LAS MISMAS

Antes de presentar físicamente, cada una de las tarjetas del sistema, haré un breve relato del desarrollo de éste trabajo.

En la etapa de experimentación se fueron armando cada uno de los bloques tratando de seccionar el sistema, de tal manera que el trabajo sea paulatino y secuencial.

Una vez que se obtuvo resultados satisfactorios de cada una de las partes, se procedió al ensamblaje del conjunto y finalmente a la prueba del mismo. La figura 4.1 muestra una fotografía de la etapa de prueba del sistema completo.

El circuito que representa la interfase entre el sistema controlador y controlado fue construido en dos tarjetas cuyas dimensiones son:

La técnica de conexión dentro de este circuito es la de alambre enroscado (Wire Wrap); la cual será utilizada en la construcción de todos los circuitos estudiados en el

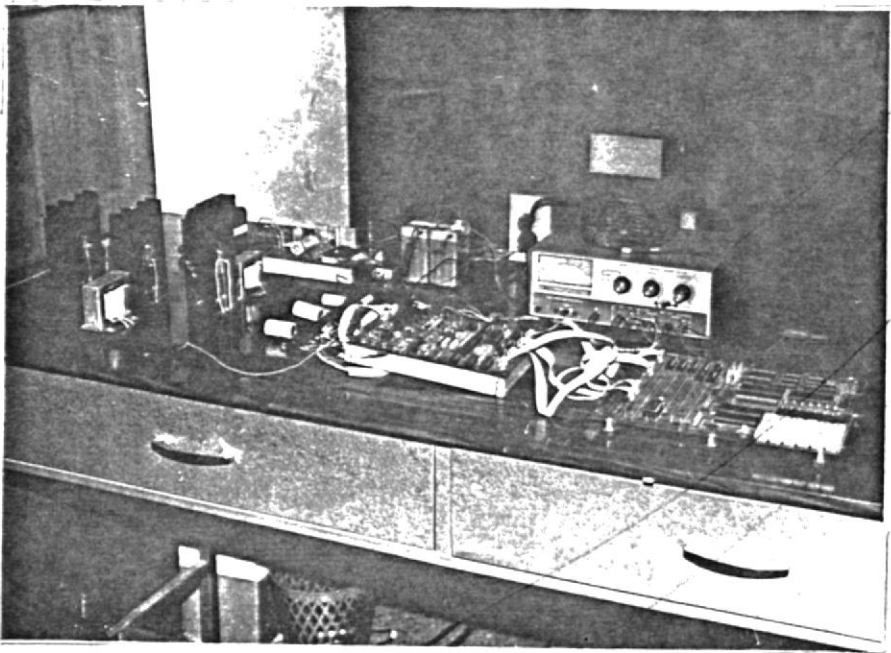


Fig. 4.1 Fotografía de la etapa de experimentación.

presente trabajo, a excepción del circuito de convertidores.

Se ha seleccionado la técnica de conexión por alambre enroscado, ya que permite un ensamblaje en forma rápida y eficaz de tarjetas que contengan una alta densidad de circuitos integrados. Además permiten que se realicen modificaciones del circuito con relativa facilidad.

Para la modalidad de conexión por alambre enroscado, existen comercialmente zócalos especiales para circuitos integrados, provistos de terminales tipo poste; así como también terminales de tipo poste individuales para conectar componentes tales como: resistencias, condensadores, diodos, etc. De igual manera existen tarjetas, para la implantación de los circuitos, con perforaciones cuyos diámetros deben ajustarse a los de los terminales tipo poste.

Para la conexión de la interfase con el sistema controlador y controlado se utilizaron conectores tipo header de 10 pines cada uno.

En las figuras 4.2 a 4.6 se tienen las fotografías, que muestran la disposición de los elementos en las diferentes tarjetas.

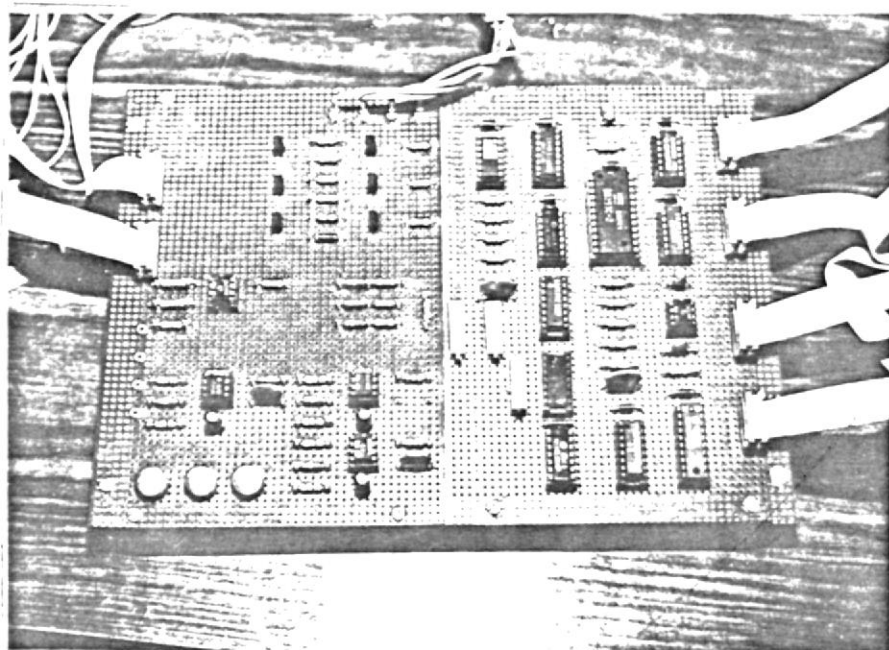


Fig. 4.2 Fotografía de la tarjeta que contiene la interfaz entre el sistema controlador y controlado.

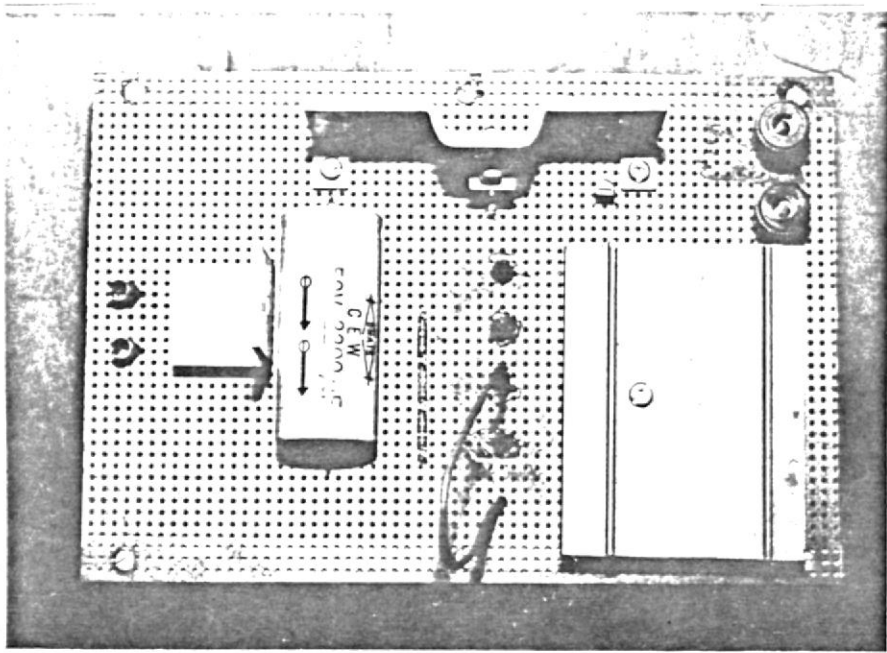


Fig. 4.1 Fotografía de la tarjeta que contiene el simulador de panel solar fotovoltaico.

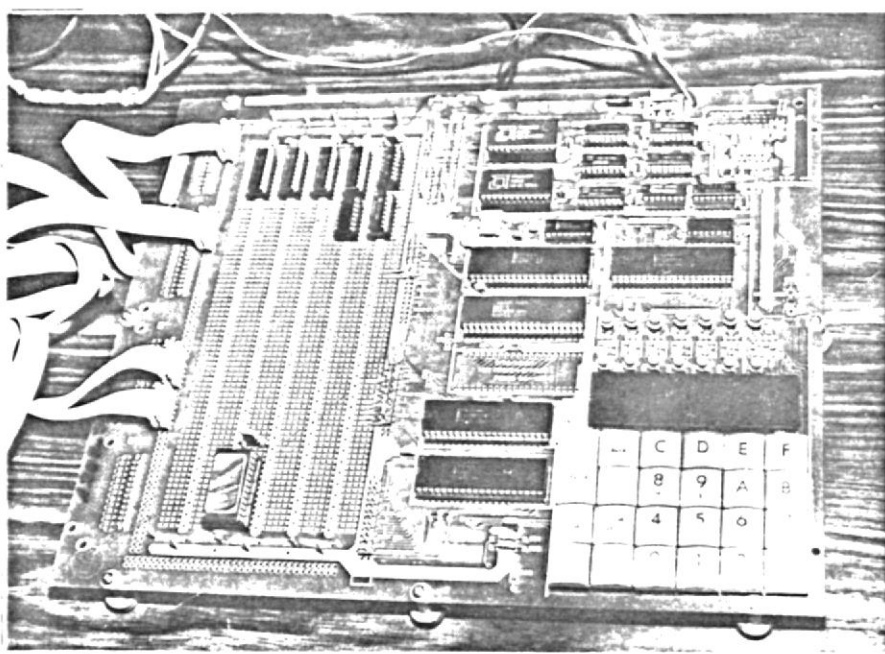


Fig. 4.4 Fotografía del microcomputador 60-165 que contiene la expansión de memoria y el EPROM donde se encuentra el programa que forma parte del sistema controlador.

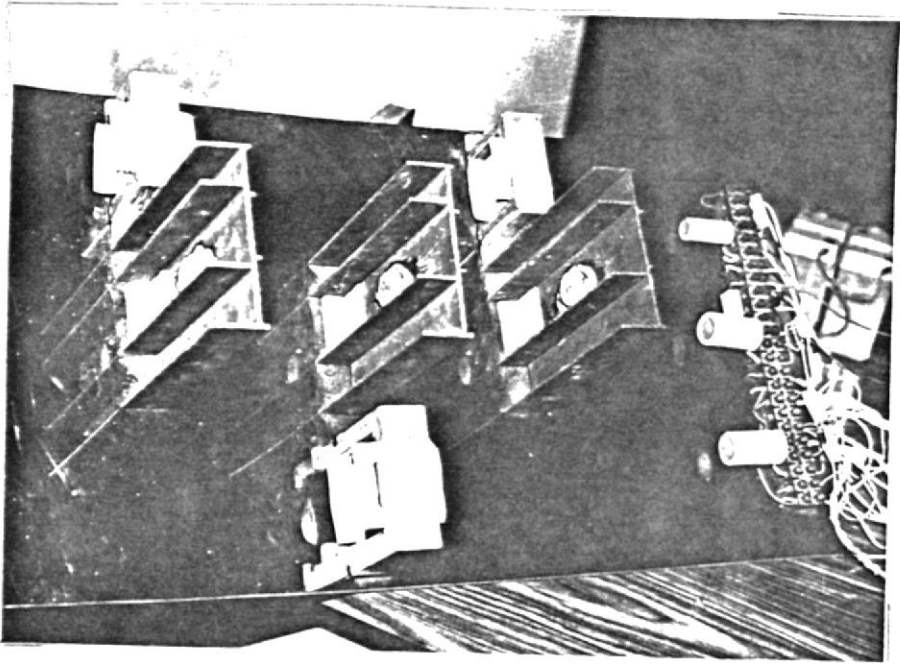


Fig. 4.5 Fotografía de la placa que contiene los tres convertidores DC/DC.

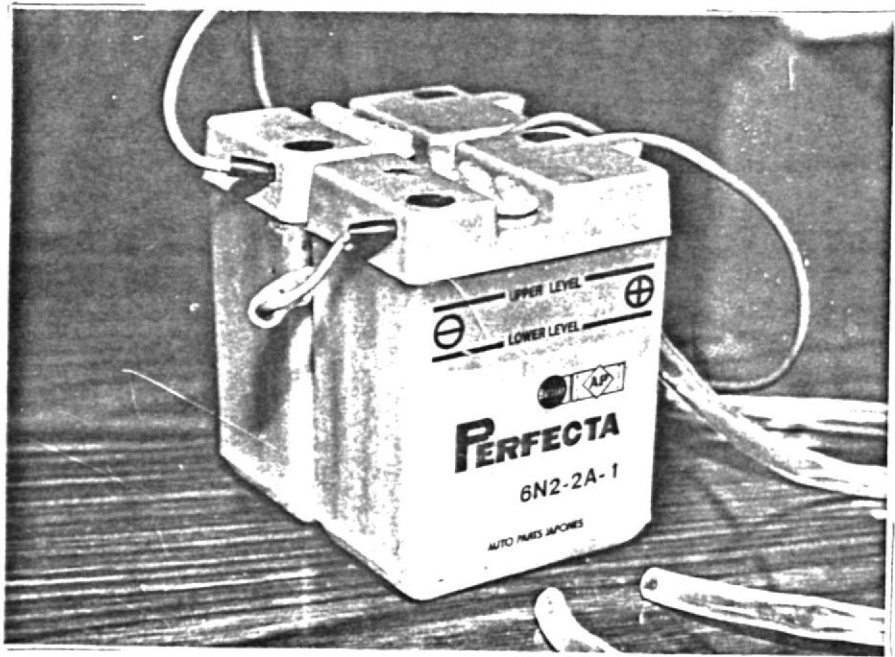


Fig. 4.6 Fotografía de las baterías que forman parte del prototipo de Central Solar Fotovoltaica.

CAPITULO V

PRUEBAS Y RESULTADOS OBTENIDOS CON NUESTRO PROTOTIPO

5.1 CURVA CARACTERISTICA DEL SIMULADOR DE PANEL SOLAR

Con el propósito de obtener de obtener la curva del simulador de panel solar se implementó el circuito que se muestra en la figura 5.1

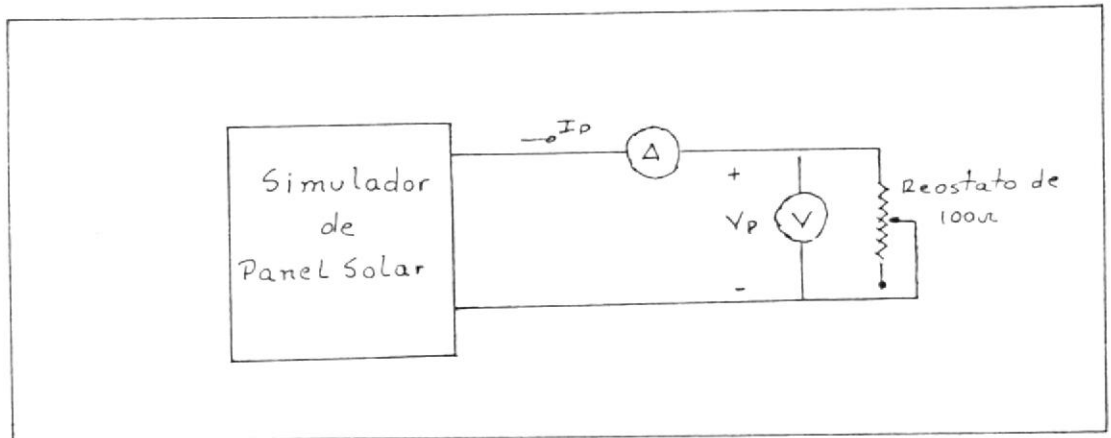


Figura 5.1 Circuito para medir características del simulador de panel solar.

A medida que se varia el valor del reóstato R , se tomo lectura tanto de voltaje como de corriente. Los datos estan tabulados en la tabla 5.1.

TABLA 5.1

VALORES DE VOLTAJE Y CORRIENTE DEL SIMULADOR DE PANEL SOLAR PARA UN VALOR FIJO DE R_s (SIMULA EL NIVEL DE INSOLACION), Y VARIANDO LA CARGA (REOSTATO R) CONECTADA AL SIMULADOR.

$R_s = 2 \Omega$		$R_s = 1 \Omega$		$R_s = 0.75 \Omega$		$R_s = 0.35 \Omega$	
I (mA)	V (V)	I (mA)	V (V)	I (mA)	V (V)	I (mA)	V (V)
0	28.2	0	28.2	0	28.2	0	28.2
18	28	180	27.4	25	28.1	25	28.1
100	27	255	27	180	27.6	180	27.8
225	24.6	270	26.9	250	27.2	250	27.5
255	23.5	315	26.7	360	26.8	360	27.1
265	22.7	350	26.5	500	26.2	630	26.3
285	19.8	420	26.1	675	25	900	25.6
300	16.3	510	24.5	810	22.9	1275	24.3
315	13.5	630	21	895	15.3	1740	21.8
340	9.3	675	13.8	910	11.6	1950	19
360	4.5	710	6	950	6.3	2070	9.8
370	1	750	2	975	4	2150	5.5
380	0	760	0	995	0	2180	0

Con los datos de la tabla 5.1 se hizo el grafico de voltaje del simulador de panel solar versus corriente (figura 5.2). Como se observa en el grafico de la figura 5.2, la curva característica del simulador de panel solar se asemeja a la característica real de un panel solar.

5.2 PRUEBAS Y RESULTADOS DEL FUNCIONAMIENTO DEL SISTEMA EN LAS ETAPAS 0, 1, 2, 3, 4 Y 5

Las pruebas que se realizaron fue en base al prototipo de Central Solar Fotovoltaica anteriormente descrito.

Como carga exterior se conectó una resistencia de 22 - 20W y una de 11 /20W.

El nivel de radiación (ver fig. 5.1.c) presente en ese momento se seleccionó, tomando un valor de $R_s = 0.75$ (controla la corriente de cortocircuito del simulador).

El paso de una etapa a otra se da cuando se cumplan ciertas condiciones, las cuales han sido previamente almacenadas en las posiciones de memoria reservadas con este proposito. Dichos valores para efectos de pruebas se los ha definido de tal manera, poder tomar las fotos que representen el funcionamiento del sistema en cada

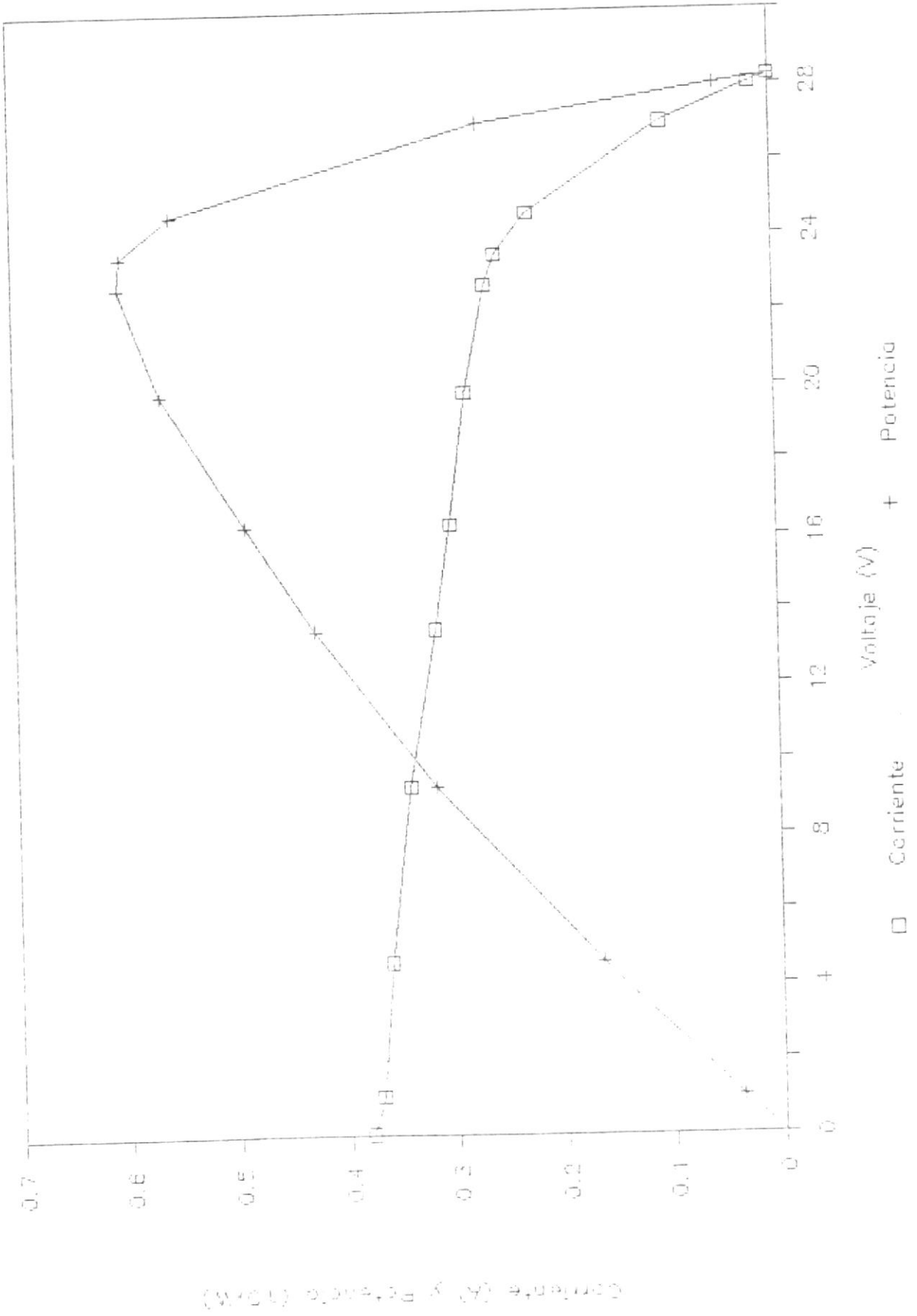


Fig. 5.2.a Característica del simulador de panel solar para $R_s=2 \Omega$

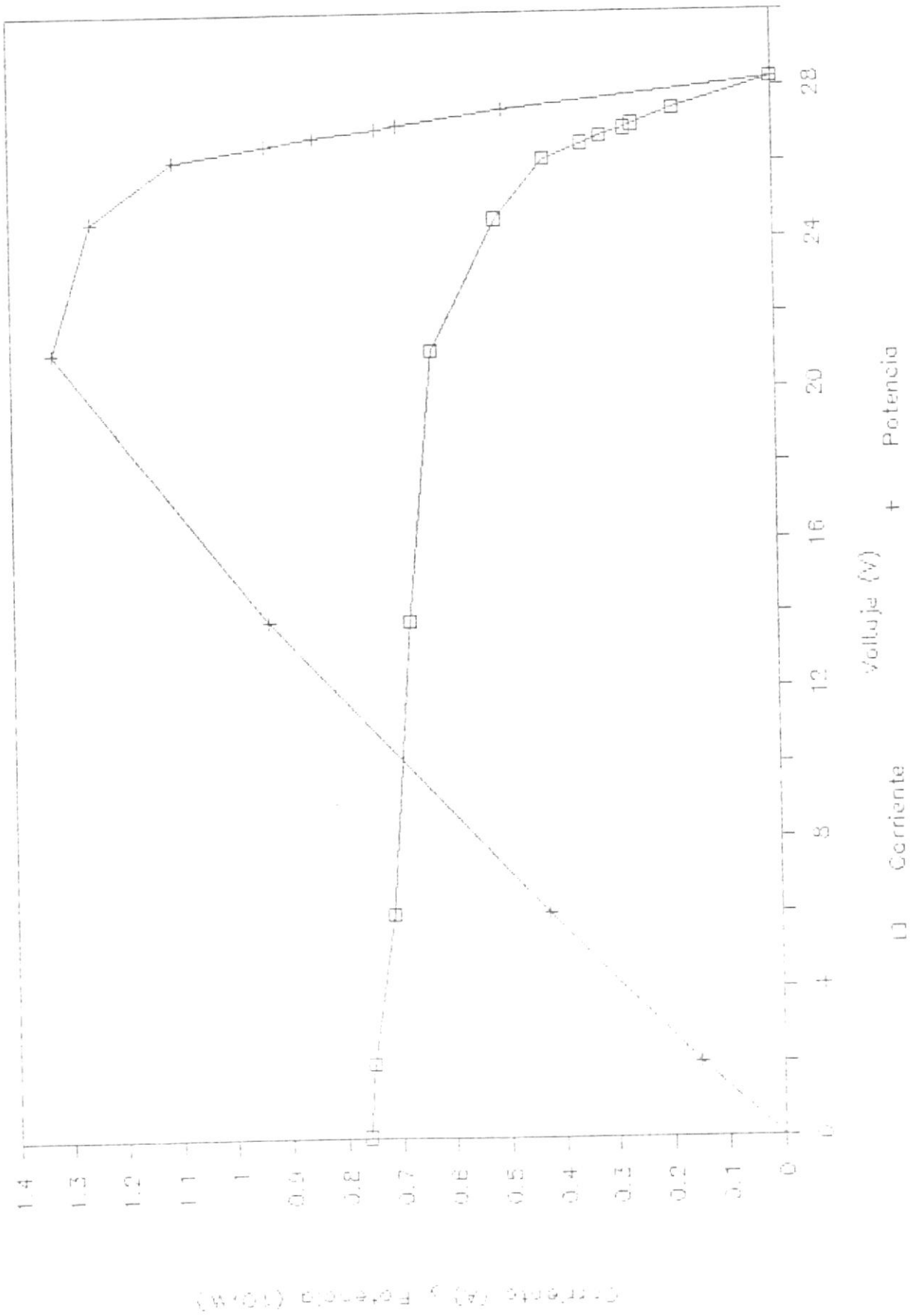


Fig. 5.2.b Característica del simulador de panel solar para $R_s=1\Omega$

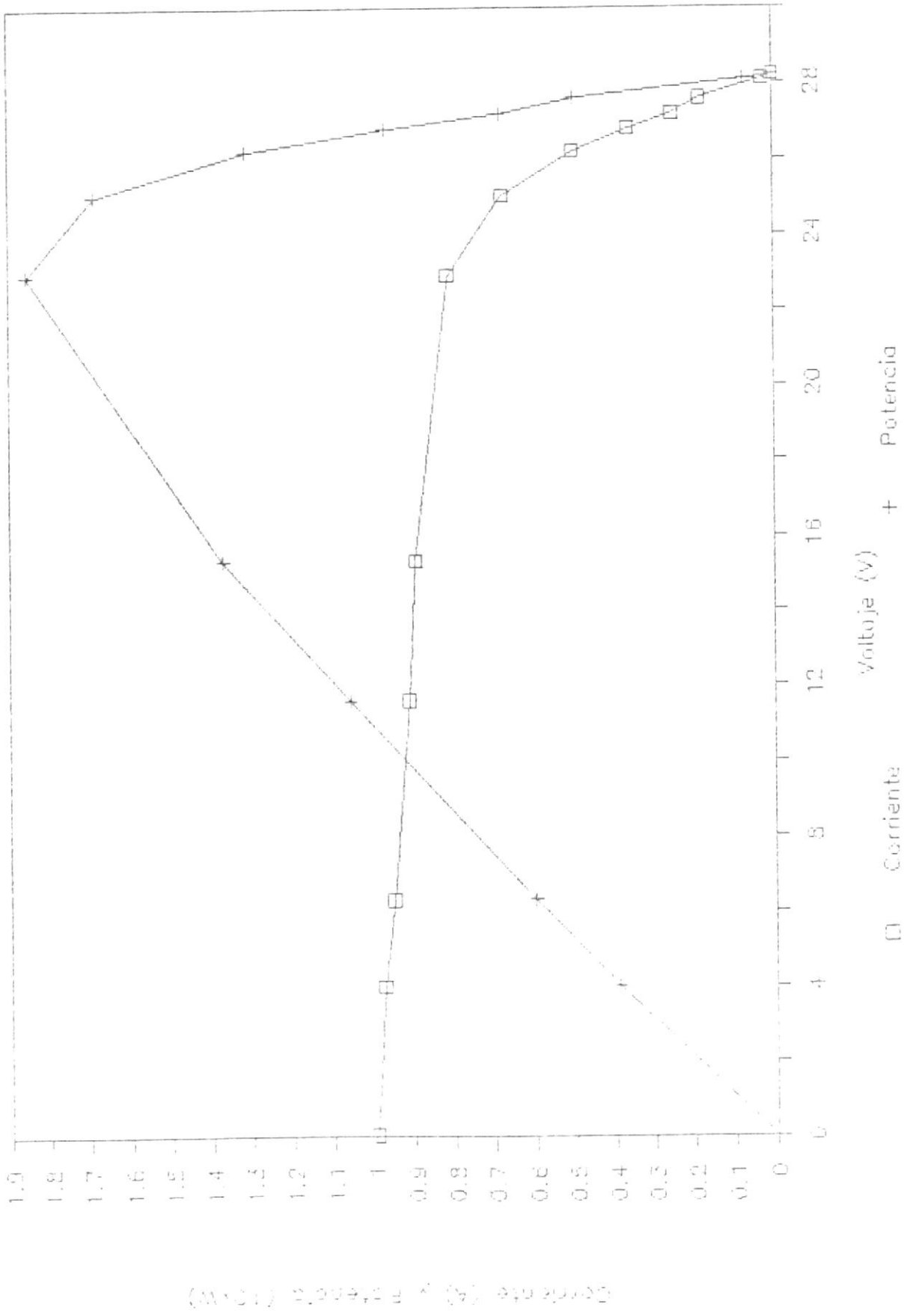


Fig. 5.2.c. Característica del simulador de panel solar para $R_s=0.75\Omega$

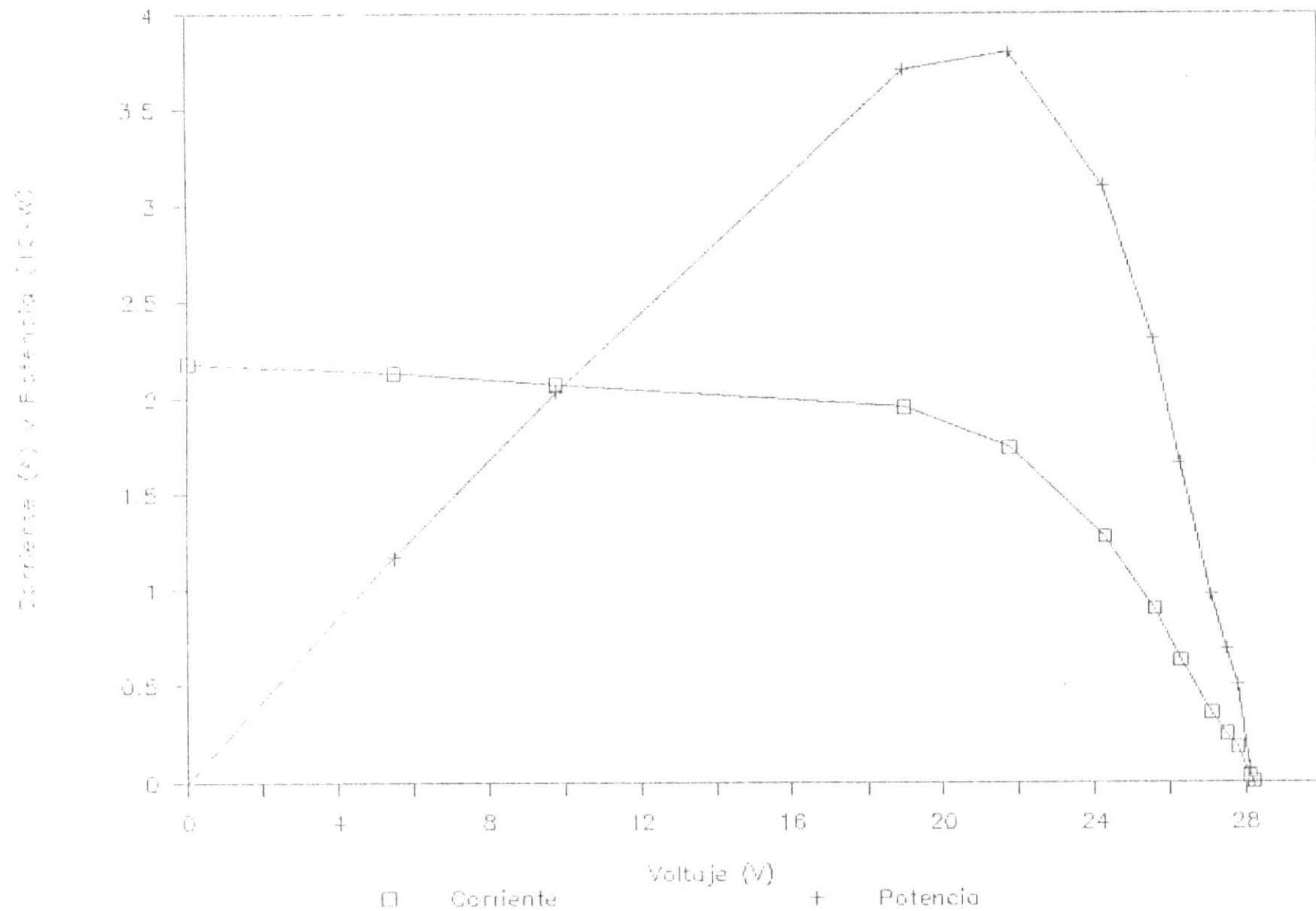


Fig. 5.2.d Característica del simulador de panel solar para $R_s=0.35 \Omega$

etapa.

Así el funcionamiento del sistema se refleja en los siguientes resultados.

Dentro de la etapa 0, el sistema se encuentra en "reposo", es decir como no hay suficiente nivel de radiación solar ni suficiente potencia en la batería, la alimentación a la carga está bloqueada.

Es por esta razón que todos los resultados obtenidos fué a partir de la etapa 1.

a) Etapa 1

Con la ayuda de un osciloscopio se logró grabar las señales representativas del funcionamiento del sistema en esta etapa. Así las figuras 5.3.a y 5.3.b muestran las señales correspondientes al voltaje de emisor del convertidor 2 (C2) y al voltaje de base del circuito preamplificador del convertidor en mención, mientras que en la figura 5.3.c se muestra la corriente que circula por la bobina L2, medida sobre una resistencia de 1 Ω .

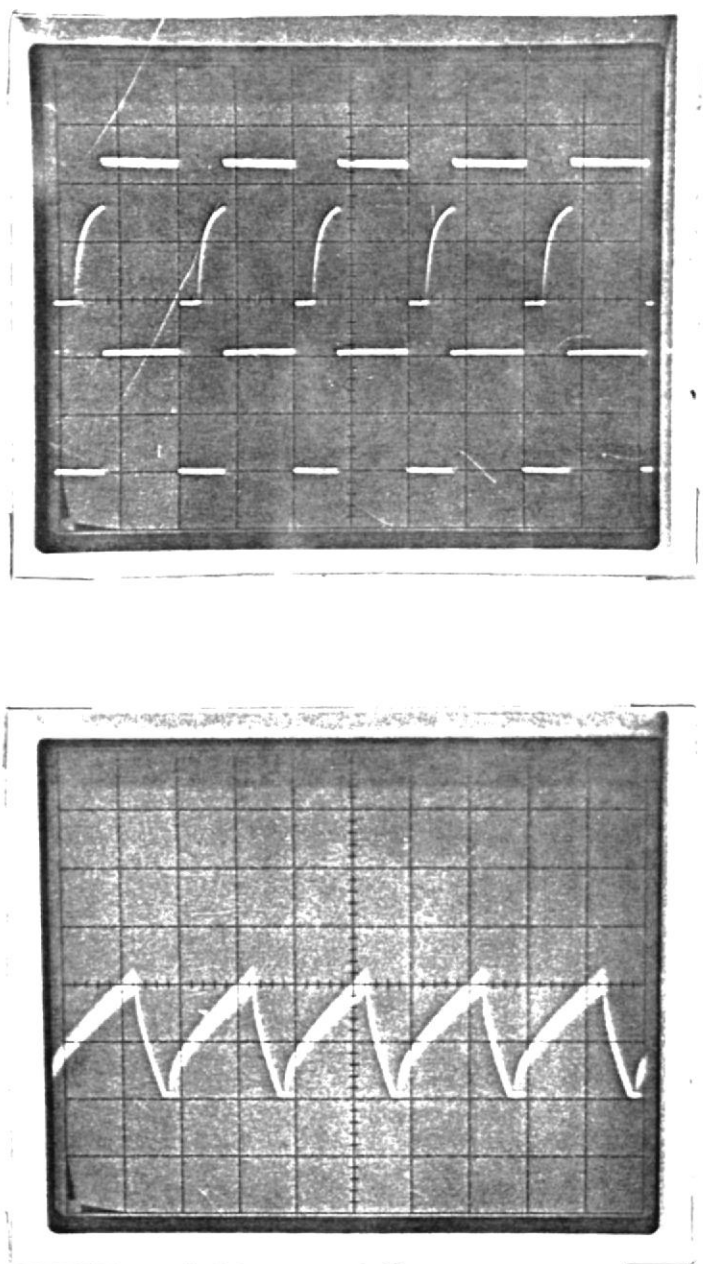


Fig. 5.3 Fotografía que representa el funcionamiento del sistema en la etapa 1.

- a) Voltaje de emisor del transistor del convertidor 2 (escala Y - 10 V/div., X - 0.5 mseg/div.).
- b) Voltaje del circuito preamplificador del convertidor 2 (escala Y - 10 V/div., X - 0.5 mseg/div.).
- c) Corriente que circula a través de la bobina L2 del convertidor 2 (escala Y - 0.5 V/div., X - 0.5 mseg/div.).

b) Etapa 2

En esta etapa, tanto el convertidor 1 (C1) como el convertidor 2 (C2) están funcionando, C2 alimentando a la batería y C1 a la carga.

En la figura 5.4.a y 5.4.b aparecen las señales tomadas en el emisor del transistor Q1 (C1) y en el emisor del transistor Q2 (C2), teniendo 24 V. aproximadamente en saturación y -0.7 V. en corte (debido a la caída en el diodo cuando se polariza en sentido directo).

La figura 5.5 reproduce el voltaje en el emisor del transistor del convertidor 2 (tomado un tiempo después de la fotografía de la figura 5.4.b) y la señal correspondiente al voltaje aplicado a la base del circuito preamplificador de este convertidor (señal generada por el circuito PWM digital).

Comparando las dos figuras es decir fig. 5.4.b y 5.5.a vemos que el ancho del pulso aumentó. lo que concuerda con la teoría del seguimiento del pulso de máxima potencia.

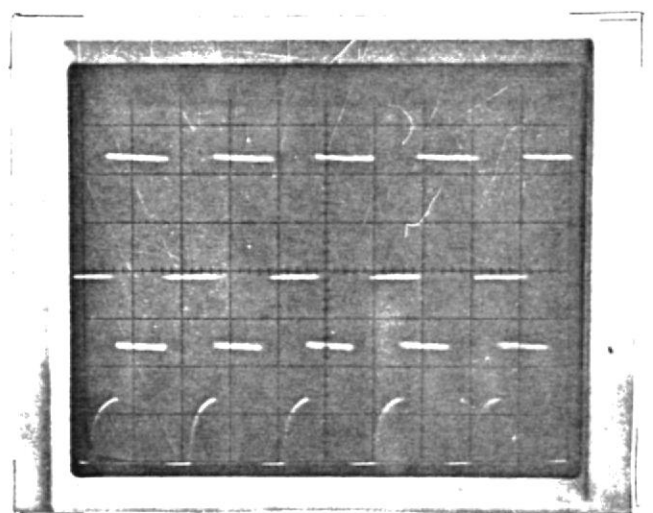


Fig. 5.4 Fotografía que representa el funcionamiento del sistema en la etapa 2.

- a) Voltaje de emisor del transistor del convertidor 1 (escala Y - 10 V/div., X - 0.5 mseg/div.).
- b) Voltaje de emisor del transistor del convertidor 2 (escala Y - 10 V/div., X - 0.5 mseg/div.).

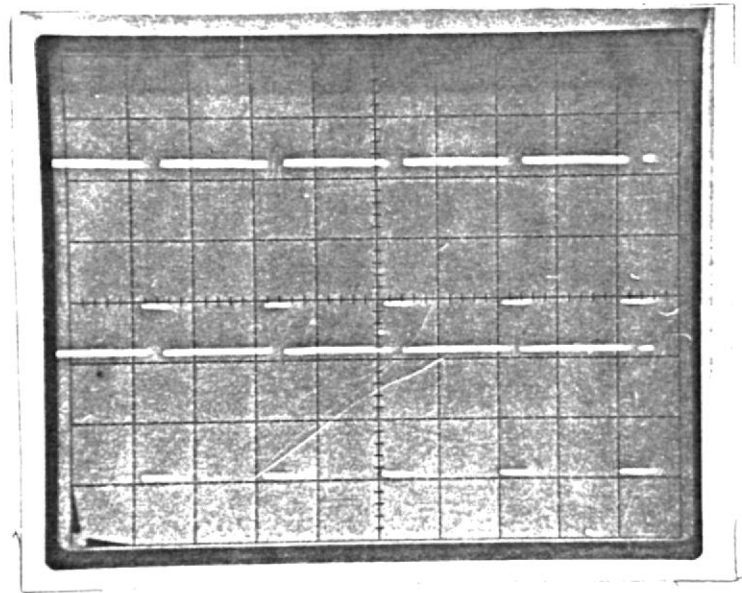


Fig. 5.5 Fotografía que representa el funcionamiento del sistema en la etapa 2.

- a) Voltaje de emisor del transistor del convertidor 2 (escala Y - 10 V/div., X - 0.5 mseg/div.).
- b) Voltaje del circuito preamplificador del convertidor 2 (escala Y - V/div., X - 0.5 mseg/div.).

c) Etapa 3

La figura 5.6 recoge la tensión de emisor del transistor del convertidor 1 y la tensión en la carga que se mantiene prácticamente constante e igual a 12 V.

Mientras que la figura 5.7 reproduce la corriente que circula a través de la bobina L1, medida sobre un shunt de 1 Ω . Notesé como la forma de onda coincide con lo expuesto en la teoría.

d) Etapa 4

El control del sistema se encuentra en esta etapa, cuando la producción de corriente del generador fotovoltaico no es suficiente para alimentar la carga, por consiguiente la batería suministra el faltante de energía.

La figura 5.8 muestra la señal correspondiente tanto al voltaje de emisor del transistor Q3, así como la señal aplicada al circuito preamplificador del convertidor Q3.

De la figura se puede notar que el tiempo de bloqueo del transistor Q3 tiene un valor cercano a cero, lo

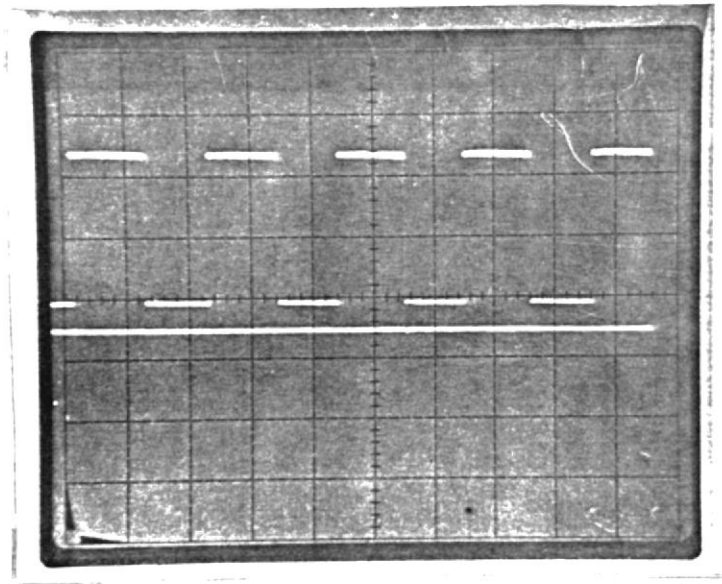


Fig. 5.6 Fotografía que representa el funcionamiento del sistema en la etapa 3.

- a) Voltaje de emisor del transistor del convertidor 1 (escala Y - 10 V/div., X - 0.5 mseg/div.).
- b) Voltaje aplicada a la carga (escala Y - 5 V/div., X - 0.5 mseg/div.).

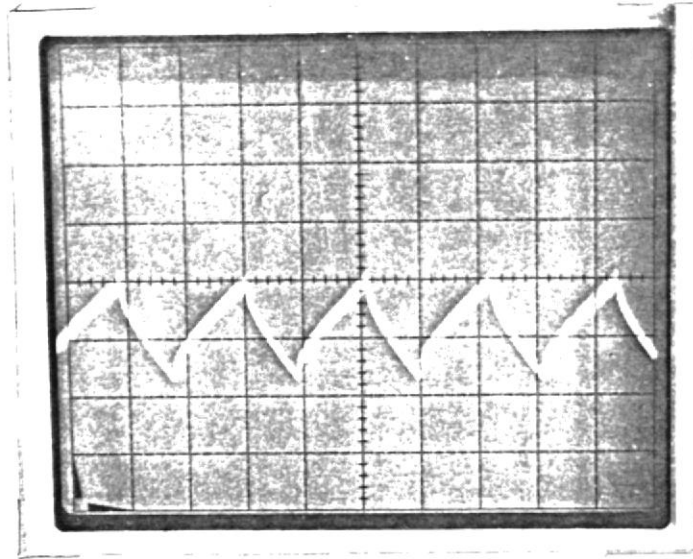


Fig. 5.7 Fotografía que representa a la corriente que circula por la bobina L_1 del convertidor 1 (escala Y - 0.5V/div., X - 0.5 mseg/div.).

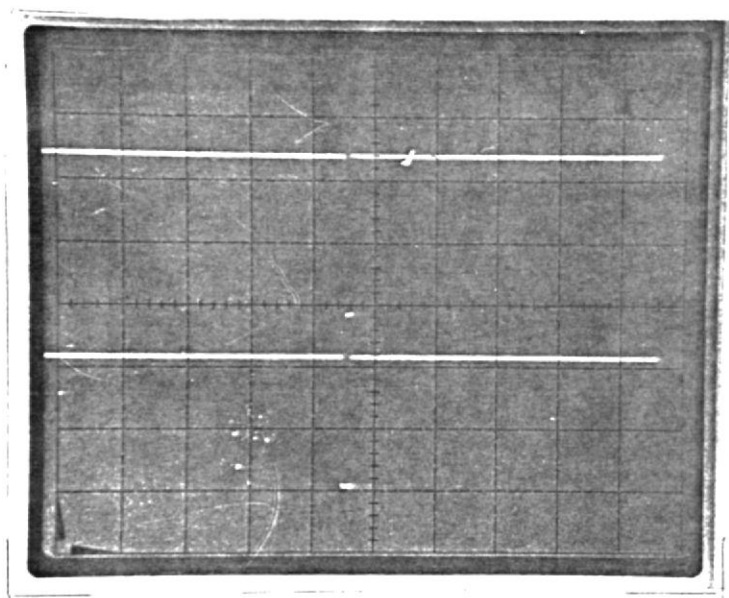


Fig. 5.8 Fotografía que representa el funcionamiento del sistema en la etapa 4.

- a) Voltaje de emisor del transistor del convertidor 3 (escala Y - 5 V/div., X - 0.1 mseg/div.).
- b) Voltaje del circuito preamplificador del convertidor 3 (escala Y - 2 V/div., X - 0.1 mseg/div.).

que implica que en ese momento la producción de energía del generador fotovoltaico es baja.

e) Etapa 5

En esta etapa la batería asume totalmente el suministro de energía a la carga. Así la figura 5.9 reproduce las señales correspondientes al voltaje de emisor del transistor Q3 y al voltaje aplicado al circuito preamplificador que excita este transistor.

De la figura se puede observar que el tiempo de conducción del transistor es igual al periodo de switcheo del convertidor, lo que implica que el nivel de tensión de la batería está bajando (batería descargándose).

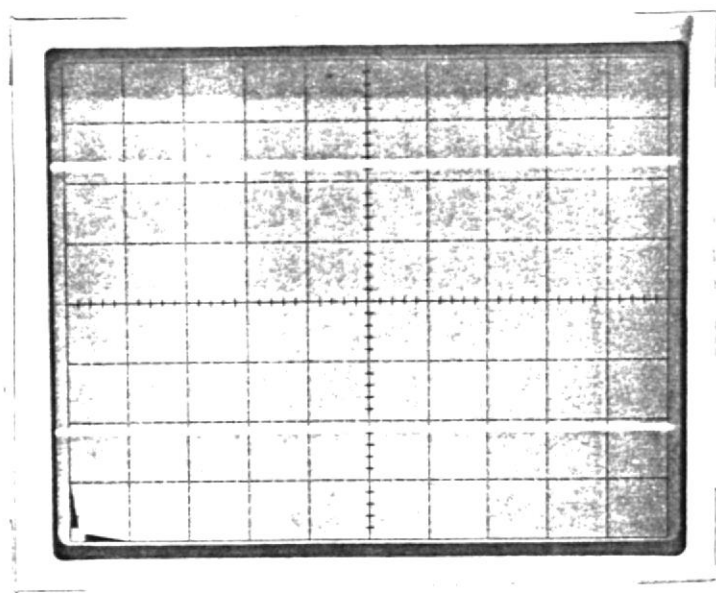


Fig. 5.9 Fotografía que representa el funcionamiento del sistema en la etapa 5.

- a) Voltaje de emisor del transistor del convertidor 3 (escala Y - 5 V/div., X - 0.1 mseg/div.).
- b) Voltaje del circuito preamplificador del convertidor 3 (escala Y - 5 V/div., X - 0.1 mseg/div.).

CONCLUSIONES Y RECOMENDACIONES

El sistema descrito y analizado en el presente trabajo permite el funcionamiento de una Central Fotovoltaica extrayendo permanentemente la máxima potencia que puede ceder el panel.

Las medidas realizadas sobre un prototipo de pequeña potencia confirma la validez de las previsiones teóricas.

El funcionamiento óptimo del sistema, será en las etapas 1, 2 y 4, siempre y cuando exista un buen dimensionamiento de los elementos conformantes de una Central Solar Fotovoltaica.

La decisión para incluir ó no un seguidor del punto de máxima potencia (MPPT), depende de la energía útil que se obtenga con el uso del equipo de MPPT y del costo del mismo.

Para efectos de un mayor adelanto en esta campo, sería bueno que la Institución cuente con una pequeña Central, donde se puede realizar numerosas investigaciones.

Debido a que el interés de este trabajo es práctico y destinado al Laboratorio de Energía Solar de la ESPOL, no se ha

realizado un análisis matemático profundo.

Como un estudio complementario a este trabajo, se podría acoplar un inversor (convertidor DC/AC) y analizar el efecto que se impone cuando se realiza el seguimiento del punto de máxima potencia.

APENDICE A

EL MICROCOMPUTADOR SDK-85

A.1 DIAGRAMA DE BLOQUES Y COMPONENTES BASICOS DEL MICROCOMPUTADOR SDK-85

El objetivo de este apéndice es el de presentar brevemente una descripción funcional del microcomputador SDK-85.

La figura A.1 muestra un diagrama de bloques del microcomputador en cuestión, y a continuación se procederá a describir cada uno de sus componentes básicos.

El microcomputador SDK-85 está basado en la unidad de procesamiento central (CPU) 8085A, la cual posee un tamaño de palabra de ocho dígitos binarios (bits) y la frecuencia de su reloj básico es de 3 Mhz.

El 8085A utiliza una barra de datos multiplexada, es decir, la misma barra sirve como barra de direcciones (8 bits menos significativos) y como barra de datos. Los-

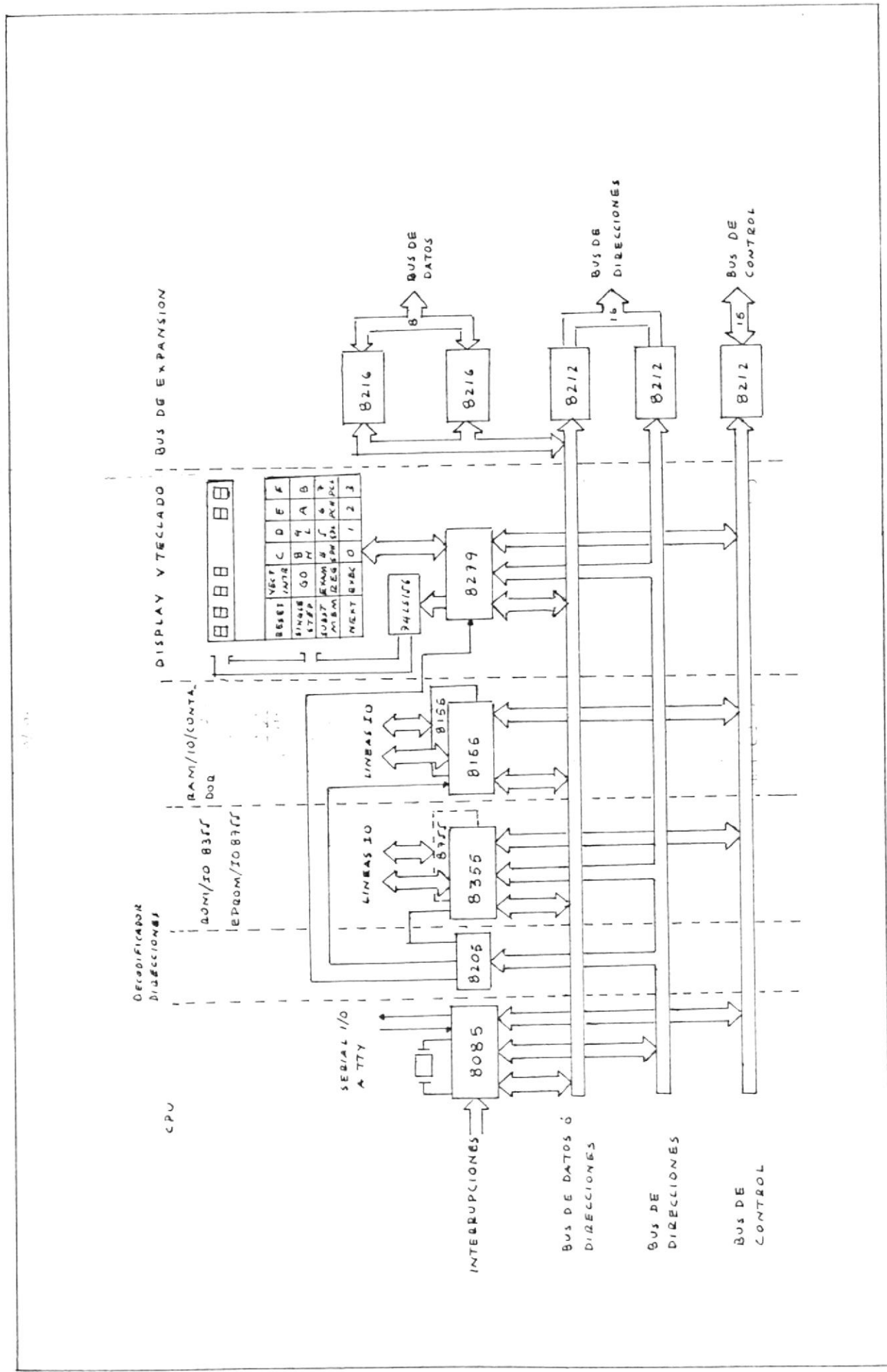


Fig. A.1 Diagrama de bloques del Microcomputador SDK-85

componentes de memoria y entrada-salida 8155 y 8355 existentes en el microcomputador, fueron diseñados para ser compatibles con esta estructura de barra.

El 8085A comanda al sistema suministrando las señales de control RD (lectura), WR (escritura) e IO/M (entrada-salida o memoria) disponibles en su propia pastilla.

De igual manera se disponen de cuatro entradas de interrupciones vectorizadas (TRAP, RST 7.5, RST 6.5, RST-5.5) y una adicional del tipo 8080A (INTR).

Dicho microprocesador también provee una línea de datos de entrada en serie (SID) y otra de salida igualmente en serie (SOD) con el fin de realizar una simple interfase en el modo antes mencionado.

Finalmente se podría concluir que el microprocesador 8085A reúne las siguientes ventajas: es 100% compatible con el popular microprocesador 8080A, ofreciendo además los beneficios de un voltaje de alimentación único, mayor integración, mejor capacidad de funcionamiento y un sistema mejorado de temporización.

La pastilla 8155 tiene la característica de ser altamente integrada, y estar diseñada para ser compatible con-

la estructura de barra del 8085A. Contiene 256 palabras (bytes) de 8 bits cada una de memoria de acceso aleatorio estática (RAM); 22 líneas programables de entrada-salida repartidas en dos puertas de 8 bits cada una y en una puerta de 6 bits; y por último un temporizador programable de 14 bits.

Los circuitos integrados 8355 y 8755 son también diseñados en compatibilidad con los sistemas 8085. El 8355 es una memoria de lectura solamente de 2048 palabras de 8 bits cada una y también contiene dos puertas de entrada salida de 8 bits cada una. En cambio el 8755 es una memoria de lectura solamente pero reprogramable y que puede ser borrada por luz ultravioleta, de 2048 palabras de 8 bits cada una y también contiene dos puertas de entrada/salida de 8 bits cada una.

El microcomputador SDK-85 incluye una pastilla 8355, donde se encuentra almacenado el programa monitor del sistema.

El circuito integrado 8279 es un controlador de pantalla y teclado, que manipula la interfase entre el 8085A y el teclado, y entre el 8085A y la unidad de despliegue visual formada por diodos emisores de luz (LED's).

El microcomputador SDK-85 incluye también el circuito integrado 8205, que es un decodificador binario de alta velocidad con una capacidad de direccionar uno de ocho dispositivos posibles.

Cuando se requiere conectar al microprocesador 8085A una cantidad apreciable de componentes externos, sean éstos de memoria o de entrada/salida, es necesario incluir los reforzadores (buffers) y los elevadores de corriente (drivers) de la expansión de la barra.

Es por ésto, que existen 5 circuitos integrados 8216 que son reforzadores y elevadores de corriente bidireccional de barra de 4 bits. De estas pastillas, 3 serán las encargadas de reforzar la barra de control del 8085A, y las dos restantes hacen lo mismo con la barra de datos.

En el circuito de expansión de barra también existen dos circuitos integrados 8212, que son reforzadores de barra de 8 bits, siendo uno de ellos el encargado de demultiplexar la barra de datos/dirección y a su vez reforzar los ocho bits menos significativos de la barra de dirección. El segundo 8212 es el encargado de reforzar los 8 bits más significativos de la barra de dirección.

A.2 EXPANSION DE MEMORIA DEL MICROCOMPUTADOR SDK-85

El microcomputador SDK-85 tiene una capacidad existente de memoria de acceso aleatorio muy limitada. Como contiene originalmente dos pastillas 8155, esto equivale a tener $2 \times 256 = 512$ palabras de memoria, de las cuales varias palabras o bytes pertenecientes a la pastilla 8155 #1 están reservadas por el programa monitor; y además el usuario debe dejar, cuando realiza un programa, un espacio de memoria libre de tamaño adecuado, para que sobre él opere la pila. Lo que implica una situación más o menos crítica, cuando se desee ejecutar un programa de tamaño considerable.

Por lo expuesto anteriormente, se concluye que es necesario realizar una expansión de memoria de acceso aleatorio al microcomputador SDK-85, para que pueda ser utilizado en la ejecución de programas extensos. Debe tenerse en cuenta, que un programa de la longitud del desarrollado en la presente tesis, no lo hubiera podido probar en un microcomputador SDK-85 original; ya que sólo lo después que el programa trabare eficientemente, es lo almacenará definitivamente en el EPROM 27324 que contiene 4096 palabras de 8 bits cada una (más adelante haremos un poco sobre este tipo de memoria).

Antes de proceder al diseño propiamente dicho de la expansión de memoria de acceso aleatorio, se describirá como se realiza el direccionamiento de memoria en el SDK-85.

Primeramente se ha de tener presente que el microprocesador 8085A puede direccionar hasta $2^{16} = 65536$ bytes de memoria, que en terminología de computadores, equivale a 64 Kbytes (1K = 1024).

Cada dispositivo de memoria/entrada-salida es habilitado por una señal proveniente del decodificador de dirección 8205. La tabla A.1 muestra la salida de habilitación para cada dispositivo, acompañado por el espacio de memoria sobre el cual éste es activo, y el correspondiente dispositivo seleccionado.

Lo expuesto en la tabla A.1 puede ser expandido para formar un mapa de memoria, que muestre las porciones activas de la misma en el SDK-85. Esto se ilustra en la figura A.2.

Cualquiera de los espacios marcados "abierto" en la figura A.2. son libres para expansión.

El microcomputador SDK-85 provee la circuitería necesar-

TABLA A.1
SEÑALES DE HABILITACION DE LA PASTILLA 8205

SALIDA	RANGO DE MEMORIA ACTIVA	DISPO. SELECCIONADO
CS0	0000 - 07FF	ROM 8355 (MONITOR)
CS1	0800 - 0FFF	ROM 8355/8755
CS2	1000 - 17FF	NO CONECTADO
CS3	1800 - 1FFF	8279 CONTROLADOR DE PANTALLA Y TECLADO
CS4	2000 - 27FF	8155 #1 (BASICA)
CS5	2800 - 2FFF	8155 #2 (EXPANSION)
CS6	3000 - 37FF	NO CONECTADO
CS7	3800 - 3FFF	NO CONECTADO

ria para que la expansión de memoria de acceso aleatorio (RAM) no tenga que conectarse a la barra multiplexada del microprocesador 8085A; ya que como se explicó anteriormente dicha circuitería demultiplexa la barra de datos/dirección, y además le suministra una capacidad de mayor corriente tanto a la barra de datos como a la de dirección a través de las pastillas 8212 y 8213.

Lo que se debe tener presente es que los reforzadores de expansión pertenecientes a la circuitería antes anotada,

FFFF	-----	
		Expansión de memoria donde los reforzadores de expansión son habilitados
8000	-----	
7FFF		Abierto
3000	-----	
2FFF		RAM 8155 #2 (expansión) imagen
2900	-----	
28FF		RAM 8155 #2 (expansión) 256 localidades
2800	-----	
27FF		RAM 8155 #1 (basica) imagen
2100	-----	
20FF		RAM 8155 #1 (basica) 256 localidades
2000	-----	
1FFF		8079 Controlador de pantalla y Teclado programable 1900 localidad de comando 1800 localidad de datos
1200	-----	
17FF		Abierto
1000	-----	
0FFF		EPROM 3705/6355 (expansión)
0900	-----	
07FF		ROM 3155 (monitor)
0900	-----	

Figura A.2 Mapa de memoria del SD1-85

envían simultáneamente una señal en estado lógico "0" al pin CS y una señal en estado lógico "1" al pin WE. En cambio un proceso de escritura en memoria ocurriría cuando se superponen una señal en estado lógico "0" y otra en igual estado en los pines de entrada CS y WE.

Como se dijo anteriormente se utilizó el EPROM 2732A de INTEL para almacenar el programa del controlador digital.

La pastilla 2732A es una memoria de lectura solamente, pero reprogramable y que puede ser borrada con luz ultravioleta, de 4096 palabras de 8 bits cada una.

El criterio que se empleó para seleccionar este tipo de memoria se basó principalmente en que: es compatible con el microcomputador SDK-85, tiempo de acceso rápido (250 ns), potencia de disipación baja, fuente única +5V y costo bajo.

En la figura A.4. se ilustra la configuración de pines y el símbolo lógico de la pastilla 2732A.

De la figura se observa que los pines $A_0 - A_{11}$ corresponden a las 12 líneas de dirección, a través de las cuales se provee una capacidad de direccionamiento de-

se habilitan solamente para el rango de direccionamiento de 8000 a FFFF (es decir cuando se cumple que $A^{19} = 1$). Es por esta razón que la expansión de memoria a realizarse debe comenzar a partir de 8000.

La expansión de memoria tendrá un tamaño de 2K palabras de 8 bits cada una. Se ha seleccionado la memoria de lectura y escritura 2114N-2 de Intel, la cual tiene un tamaño de 1K palabras de 4 bits cada una por lo que se requerirá de 4 pastillas 2114N-2 para alcanzar la capacidad de memoria antes dicha.

El criterio de selección se basó principalmente en que este tipo de memoria es directamente compatible con tecnología TTL en todos los aspectos: entradas, salidas, fuente única de +5 voltios. Además de esto es de costo bajo.

En la figura A.3, se ilustra la configuración de pines de pines y el símbolo lógico de la pastilla 2114N-2.

De la figura se observa que los pines $A_0 - A_9$ corresponden a las 10 entradas de dirección, a través de las cuales se provee una capacidad de direccionamiento a las 1024 localidades de memoria contenidas en la pastilla 2114N-2.

Los pines $I/O_1 - I/O_4$ corresponden a la entrada y salida de datos, definiendo que la palabra de memoria es de 4 bits, por lo que debe conectarse dos 2114N-2 para formar cada banco de memoria de $1K \times 8$ bits. El pin WE es la entrada para la señal de habilitación ya sea de escritura o de lectura de la memoria y CS es la entrada para la señal de selección del dispositivo.

CONFIGURACION DE PINES

SIMBOLO LOGICO

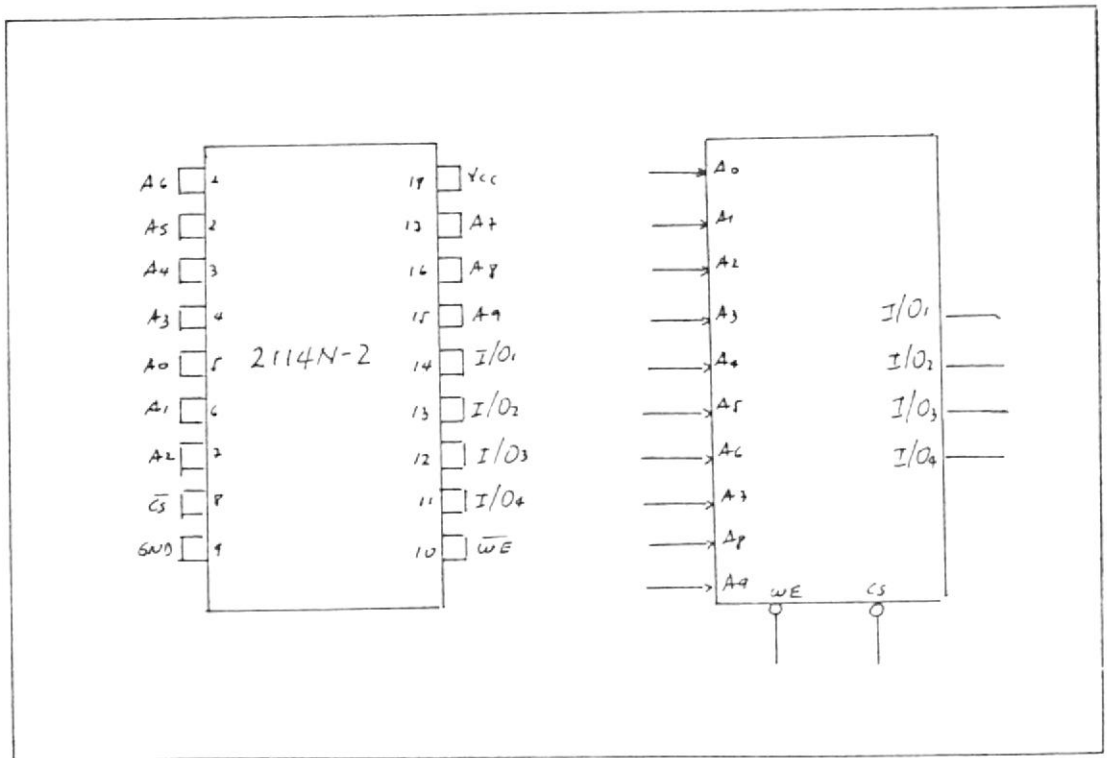


Figura A.3 MEMORIA 2114N-2

Un proceso de lectura de memoria se produce cuando se-

las 4096 localidades contenidas en la pastilla 2732A.

CONFIGURACION DE PINES

SIMBOLO LOGICO

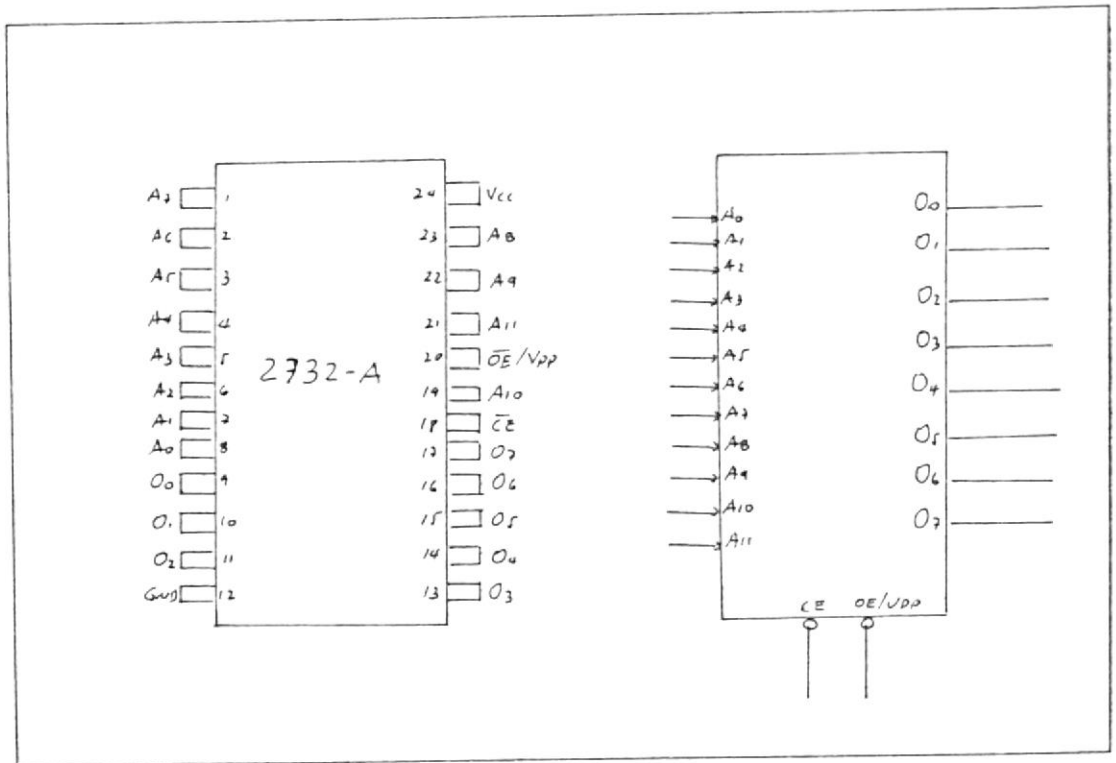


Figura A.4 EPROM 2732A

Los pines O₀ - O₇ corresponden a la "entrada" y salida de datos, sea que se programe la memoria o sea que se lee. El pin OE V_{pp} es la entrada para la señal de habilitación de lectura o la entrada para la señal de programación de la memoria y CE es la entrada de selección de la destilla.

El proceso de lectura de memoria se produce cuando se envía simultáneamente una señal de estado lógico cero al pin CE y otra en igual estado al pin OE/Vpp.

La generación de los pulsos de selección de dispositivo tanto para cada par de pastillas 2114N-2, como para la pastilla 2732A se la realizará en base a un decodificador de dirección 74LS138 que es compatible con el decodificador de dirección 8205 de INTEL.

CONFIGURACION DE PINES

SIMBOLO LOGICO

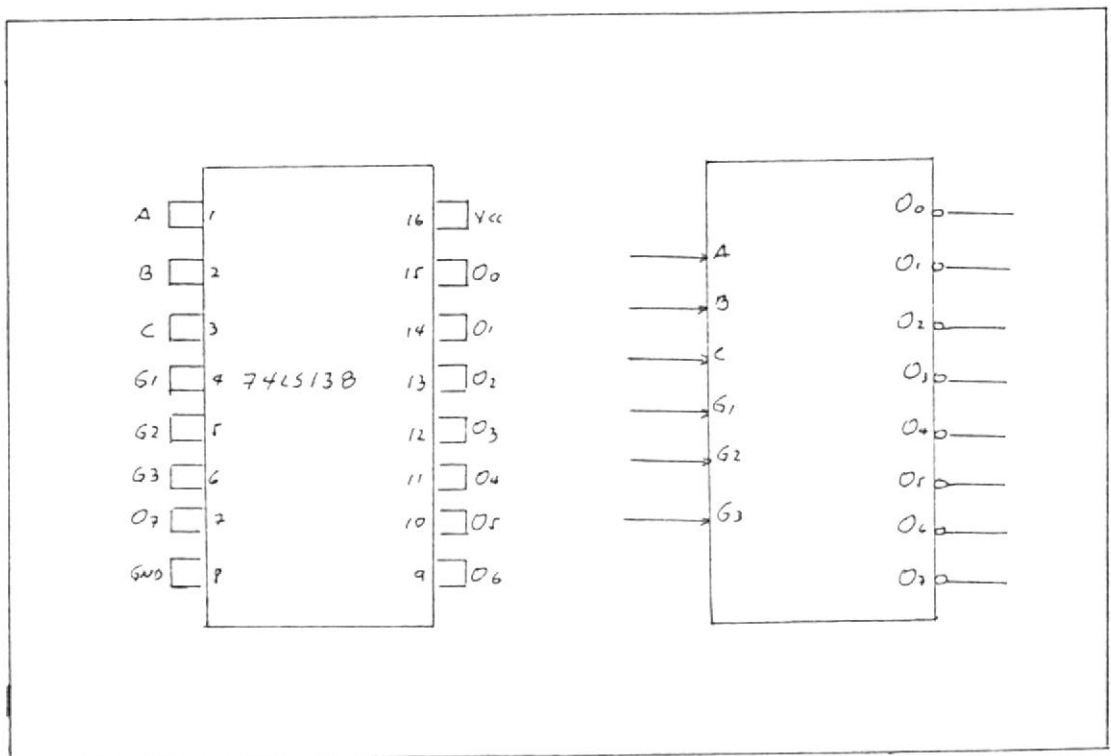


Figura A.5 DECODIFICADOR DE DIRECCION 74LS138

El 74LS138, es un decodificador que suministra una salida activa de 8 posibles. Acepta un código binario de tres bits y al activar su entrada, genera una salida exclusiva que representa el valor del código de entrada.

El 74LS138 se encuentra ilustrado en la figura A.5

Por ejemplo si un código binario de 011 estuviera presente en las líneas de entrada de dirección A, B, C, y si el dispositivo fuese simultáneamente habilitado, una señal activa en estado bajo aparecería en la línea de salida O_2 , y todos los otros pines de salida estarían fijados a lógico "1", por lo que se dice que la salida decodificada es exclusiva.

La salida del decodificador seguirá la tabla de verdad mostrada a continuación (tabla A.2).

Tomando en cuenta que la expansión de memoria se la realizará a partir de la dirección 8000 se puede construir la tabla A.3

En esta tabla se observa que el estado de los bits A_{15} , A_{14} , A_{13} son comunes a todo el rango de memoria de expansión, por lo que en base a ellos se puede generar una señal de habilitación para el decodificador 74LS138, siendo G1 (ver figura A.4).

Por lo que se tiene:

$$G_1 = (A_{15} \cdot A_{14} \cdot A_{13})$$

TABLA A.2

TABLA DE VERDAD DEL DECODIFICADOR 74LS138 (8205)

DIRECCION			HABILITACION			S A L I D A S							
A	B	C	G ₁	G ₂	G ₃	0	1	2	3	4	5	6	7
L	L	L	L	L	H	L	H	H	H	H	H	H	H
H	L	L	L	L	H	H	L	H	H	H	H	H	H
L	H	L	L	L	H	H	H	L	H	H	H	H	H
H	H	L	L	L	H	H	H	L	H	H	H	H	H
L	L	H	L	L	H	H	H	H	L	H	H	H	H
H	L	H	L	L	H	H	H	H	H	L	H	H	H
L	H	H	L	L	H	H	H	H	H	H	L	H	H
H	H	H	L	L	H	H	H	H	H	H	H	L	H
X	X	X	H	X	X	H	H	H	H	H	H	H	H
X	X	X	X	H	X	H	H	H	H	H	H	H	H
X	X	X	X	X	L	H	H	H	H	H	H	H	H

La segunda señal de habilitación G₂, que de igual manera que G₁ es activa en estado bajo, será I/O/M. Esta es una señal de control de lectura y escritura generada por el

TABLA A.3

REPRESENTACION DE LA BARRA DE DIRECCION INDICANDO LA LOCALIDAD DE MEMORIA INICIAL Y FINAL DE CADA BLOQUE

BARRA DE DIRECCION																LOCALIZACION	
A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	INICIAL	FINAL
1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	8000	- 83FF
1	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	8400	- 87FF
1	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	8800	- 8BFF
1	0	0	0	1	1	0	0	0	0	0	0	0	0	0	0	8C00	- 8FFF
1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	9000	- 93FF
1	0	0	1	0	1	0	0	0	0	0	0	0	0	0	0	9400	- 97FF
1	0	0	1	1	0	0	0	0	0	0	0	0	0	0	0	9800	- 9BFF
1	0	0	1	1	1	0	0	0	0	0	0	0	0	0	0	9C00	- 9FFF

microprocesador 8085A, que será un lógico "0" cuando se está direccionando un dispositivo de memoria.

La tercera señal de habilitación del 74LS138, G_2 , la cual es activa en estado alto, estará fijada al voltaje de fuente Vcc.

De la tabla A.3, también se observa que el estado de los bits A_{12} , A_{11} y A_{10} en es orden, van progresando en forma binaria de 000 a 111, constituyéndose en las entradas C, B y A, respectivamente del decodificador de direcciones 74LS138.

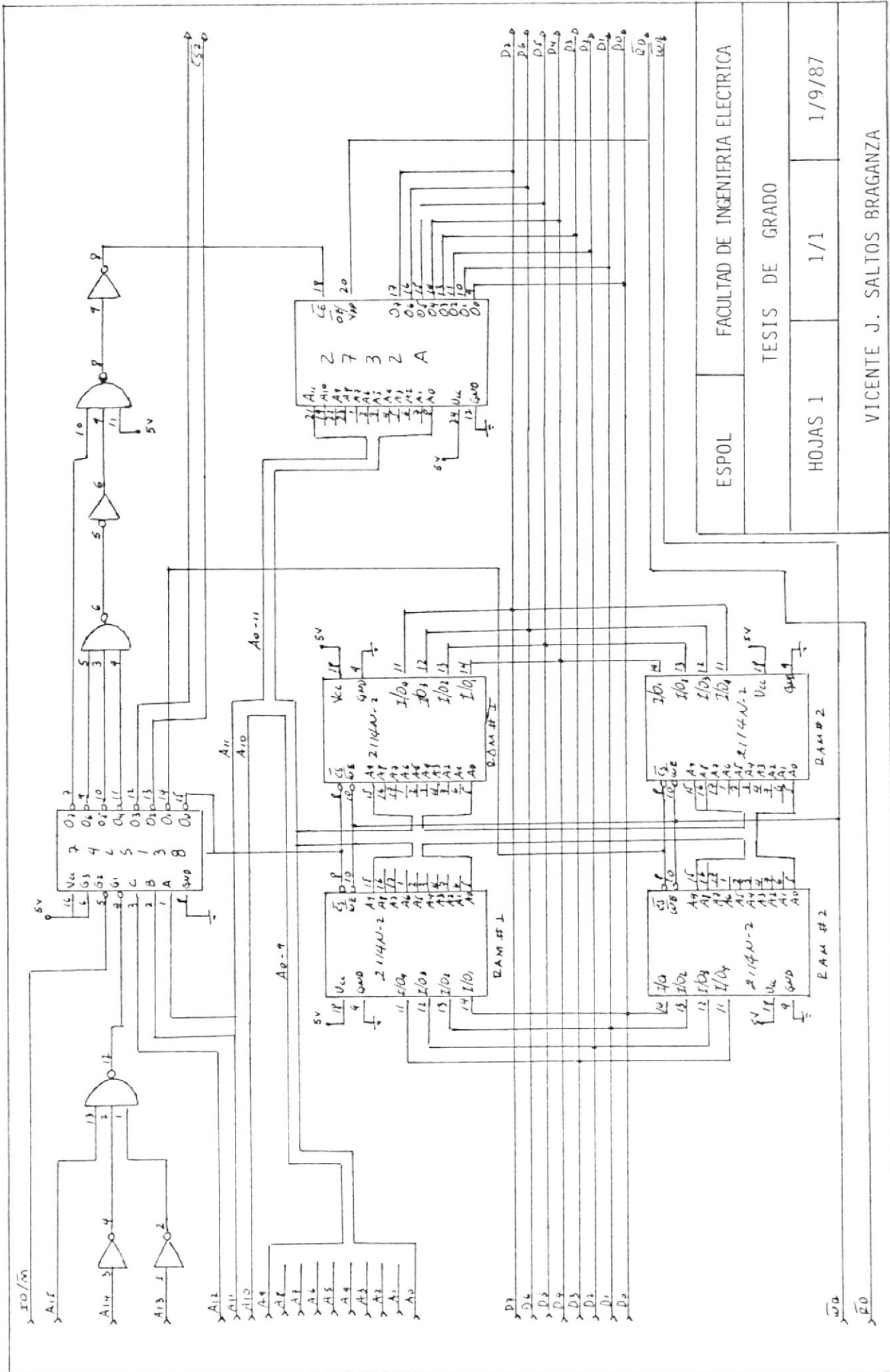
La tabla A.4 muestra la salida de habilitación para cada dispositivo, acompañado por el espacio de memoria sobre el cual éste es activo, y el correspondiente dispositivo seleccionado.

De esta forma se generan entonces, los pulsos de selección a las diferentes pastillas que cubren el rango total de memoria de 8 Kbytes.

El diagrama del circuito completo de expansión de memoria se ilustra a continuación.

TABLA A.4
SENALES DE HABILITACION DE LA PASTILLA 74LS158

SALIDA	RANGO DE MEMORIA ACTIVA	DISPO. SELECCIONADO
CS0	8000 - 83FF	RAM #1 2114N-2
CS1	8400 - 87FF	RAM #2 2114N-2
CS2	8800 - 8BFF	2253 TEMPORIZADOR PROGRAMABLE
CS3	8C00 - 8FFF	NO CONECTADO
CS4	9000 - 93FF	CS4, CS5, CS6 Y CS7
CS5	9400 - 97FF	SE UTILIZARON PARA
CS6	9800 - 9BFF	HABILITAR AL EPROM
CS7	9C00 - 9FFF	2732A



ESPOL FACULTAD DE INGENIERIA ELECTRICA

TESIS DE GRADO

HOJAS 1

1/1

1/9/87

VICENTE J. SALTOS BRAGANZA

APENDICE B

MANUAL DEL USUARIO

El objetivo de este apéndice es el de dar todas las indicaciones necesarias, para la interconexión y uso de este trabajo.

B.1 CONEXIONES EXTERNAS PARA EL FUNCIONAMIENTO DEL EQUIPO

- 1) Verificar si los interruptores, tanto del simulador de panel solar como de la batería esté en la posición de apagado.
- 2) Conectar como carga en los terminales apropiados un reóstato de 100 /5W.
- 3) Conectar los respectivos conectores, desde el micro-computador SDK-85 hacia la tarjeta que contiene el circuito de control, por ejemplo conector J2 a su respectivo conector (J2).
- 4) Conectar los respectivos conectores desde tarjeta que contiene el circuito de potencia hacia la tarjeta que representa el circuito de control.

- 5) Seleccionar el nivel de radiación (simulado) puentando cualquiera de los terminales del simulador de panel solar.
- 6) Para la polarización de los circuitos integrados del circuito de control, conectar a los terminales marcados con +15, -15, +5 y 0 una fuente de corriente continua regulada de amperios (puede ser de mayor amperaje) que suministre los voltajes antes mencionados. El interruptor de la fuente debe estar en la posición de apagado.
- 7) Conectar la alimentación del simulador de panel solar a la línea de 120 V. C.A..

B.2 OPERACION DEL SISTEMA

Una vez realizadas todas las conexiones externas puede ponerse en operación el sistema, de la siguiente manera:

- 1) Energizar el circuito de control, fijando el interruptor de la fuente externa de corriente continua, a la posición de encendido. Con esto quedan polarizados todos los circuitos integrados.
- 2) Presione la tecla "SUBST MEN" para entrar al sistema.

la lista de todas las variables que rigen el funcionamiento del prototipo de Central Fotovoltaica.

- 3) A continuación ponga la dirección, a partir de la cual empieza la lista de variables (2800), luego ponga el valor correspondiente a esta posición de memoria y presione la tecla "NEXT". Continúe de esta manera hasta que termine con la lista que se muestra a continuación:

DIR.	VALOR	
2800	68	Representa la letra E del mensaje
2801	78	" " " t " "
2802	88	" " " a " "
2803	C8	" " " o " "
2804	88	" " " a " "
2807	7C	Variable AVVR01, que representa la referencia para el paso de etapa 0 a 1
2808	80	Variable AVVBNO, valor de tensión que indica que la batería está semicargada
2809	38	Variable AVOCM1, valor de corriente que indica que el panel solar produce una cantidad de energía aceptable.
280A	00	Variable AVC#1, representa los bytes
280B	04	LSB / MSB del valor correspondiente a TON inicial (0.659 ms.).

280D	7B	Variable AVVBM45, representa el valor de referencia de la tensión de batería para el paso de la etapa 4 a la 5.
281C	6D	Variable AVVRE15, representa el valor de tensión que indica, producción de energía aceptable por parte del panel.
281D	9A	Variable AVBCAR, indica que la batería esta completamente cargada.
281E	00	Variable AVPR, representa al valor de potencia mínima de carga, que el panel debería producir cuando existe una baja en el nivel de radiación solar.
281F	02	
2820	10	Variable ADELTA, representa el paso de incremento ó decremento (0.0103 ms.) cuando se realiza el seguimiento del punto de máxima potencia.
2823	10	Variable AVCC3, referencia de corriente del convertidor 3.
2825	59	Variable AVVR24, es la referencia del valor de voltaje del panel, para el paso de la etapa 2 a la 4.
2825	20	Variable AVCFP, corriente de panel que circula hacia la carga, a través del convertidor 1 (mínima).
282C	A5	Variable AVVCR, representa el nivel de tensión mínimo, con el que se pueda

alimentar a la carga.

282D 5D Variable AVVPR4, representa el voltaje de referencia del panel, para el paso de la etapa 4 a la etapa 0.

282F 76 Variable AVVBN, valor de tensión que indica que la batería esta descargada.

- 4) Presione otra vez "SUBST MEM" y ponga la dirección 20C8, a partir de esta posición almacene el dato C30E90, que representa la dirección de salto de la interrupción RST 6.5
- 5) Presione la tecla "GO" y a continuación ponga la dirección de inicio (9500) del programa.
- 6) Presione la tecla "EXEC" y en la Unidad de Despliegue Visual, se indica el funcionamiento del sistema, con el mensaje Etapa #, donde # puede ser 0, 1, 2, 3, 4 y 5.
- 7) Si en la pantalla se muestra el mensaje Etapa 0, significa que el interruptor del simulador de panel solar esta en la posición de apagado.
- 8) Ponga el interruptor de la batería y el interruptor del simulador de panel solar en la posición prendido (ON).

- 9) Con el paso 8, el funcionamiento del sistema pasa a las otras etapas, siempre y cuando cumplan con las condiciones respectivas dentro de cada etapa.
- 10) En caso de que la ejecución del programa no responda debido a equivocación de su manipulación, se recomienda hacer un RESET y empezar con el procedimiento.

B.3 MEDICION DE DATOS EXPERIMENTALES

Es posible medir la frecuencia y el tiempo de conducción del transistor (TON), usando un osciloscopio.

Para observar las señales que no sea la correspondiente a la corriente que circula por los inductores, se tomará como referencia el terminal marcado con el número 0.

En cambio si se quiere observar la señal correspondiente corriente que circula por cualquiera de los inductores, se tendrá que colocar una resistencia de $1/5\Omega$ en serie con el emisor del transistor respectivo. Así la punta del osciloscopio se coloca en el emisor y la referencia en el otro extremo de la resistencia.

BIBLIOGRAFIA

- Y. HARDEN, "Conditionnement de Puissance d un Systeme Autonome Gere par Micro Processeur Recherche du Point de Puissance Maximum d un Generateur Photovoltaique"(Disertación Doctoral, Instituto Nacional Politecnica de Toulouse, Francia, 1983).
- J.I.B. WILSON. La Energia Solar, (1^{ra} Edición, Madrid: Alhambra S.A.,1982).
- J. FUENTE, "Diseño y Construcción de un Controlador Digital basado en un Microprocesador 8085A de Intel para uso en el Laboratorio de Control Automatico de la Esool"(Tesis, Facultad de Ingenieria Eléctrica, Escuela Superior Politecnica del Litoral, 1983).
- E. IZQUIERDO. "Diseño y Construcción de un Control Digital de Velocidad de un Motor de Corriente Continua, con Regulación de un Lazo de Seguimiento de Fase"(Tesis, Facultad de Ingenieria Eléctrica, Escuela Superior Politecnica del Litoral,1983).
- L. SERRANO IRISAPNEGARAY. "Diseño del Convertidor DC/CC para el Seguimiento del Punto de Máxima Potencia". Revisión

ta Mundo Electrónico.

- I. de BERRUETE y L. SERRANO IRIBARNEGARAY, "Circuito de Mando para el Seguimiento del Punto de Máxima Potencia", Revista Mundo Electrónico.
- R. CAUGHLIN and F. DRISCOLL, "Operational Amplifiers and Linear Integrated Circuits", (2ª Edición: New Jersey: Prentice Hall, 1982).
- Linear Databook, National Semiconductor Corporation, 1982.
- MCS-80/85™, Family USER'S MANUAL (INTEL, Octubre 1979).
- A. de FRANCISCO, M. HIDALGO y M. CASTILLO, "Funcionamiento de un Sistema Solar Fotovoltaico", Revista Montaje e Instalaciones, No. 141.
- G. NACIJER, "Energía Solar Fotovoltaica: del Sol a la Red". Revista Regulación y Mando Automático, No. 106, (1981).
- H. BRANZ, W. HART and D. COX, Photovoltaic Array/Power Conditioner Interface (Massachusetts, Inst. of Tech., Lexington, Lincoln Lab., Octubre 1982).

- D. RUSSELL, Microprocessor Controlled Photovoltaic Array Loading Unit (Sandia National Labs., Albuquerque NM, Agosto 1982).
- D. STECHSCHULTE, K. SHUEY, J. VONDEREMBSE, D. SHIREMAN and NIEDERJOHN, Design and Conditioning of a 50 KVA Power Conditioning for Photovoltaic Power Systems (Sandia National Labs., Albuquerque NM, Julio 1981).
- J. BERRY, D. ESTEVE, C. GANIBAL, G. VIALARET y M. BORROU, Utilisation de Convertisseurs DC/DC pour la Poursuite du Point de Puissance Maximun dans les Installations Photovoltaiques (Laboratoire D Automatique et D Analyse des Systemes, Toulouse, Noviembre 1980).
- The TTL Databook. Texas Instrumenst, (2^{da} Edicion).
- SDK-85, System Design Kit User s Manual (INTEL, Octubre)