



D-9454



T
621-38153
P661

BIBLIOTECA

ESCUELA SUPERIOR POLITECNICA DEL LITORAL

FACULTAD DE INGENIERIA ELECTRICA

**“Diseño y Construcción de un Equipo de Prueba
para Tarjetas de Control de Impresora en
cierto tipo de Cajas Registradoras NCR”**

TESIS DE GRADO

**Previa a la Obtención del Título de
INGENIERO en ELECTRICIDAD**

Especialidad: ELECTRONICA

PRESENTADA POR:

ROBERT ALONSO PINZON ROJAS



Guayaquil, Ecuador

1988

A G R A D E C I M I E N T O

Al Ing. Sergio Flores
Director de tesis, por la
ayuda prestada en la
realización de la misma.

A mi amigo, el Ing. Teddy
Duplaa, sin cuya ayuda
no habría sido posible
culminar este trabajo.

A MACOSA por las facili-
dades prestadas y a
amigos que de una u otra
forma me ayudaron.

D E D I C A T O R I A

A mis padres.

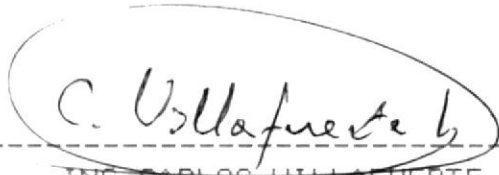
Por su inagotable apoyo,
a quienes les debo absolutamente todo lo que soy
y de quienes quedaré por siempre agradecido.

A mis hermanos.

Les demuestro mi cariño y
afecto dedicándoles el
presente trabajo.

A Mónica.

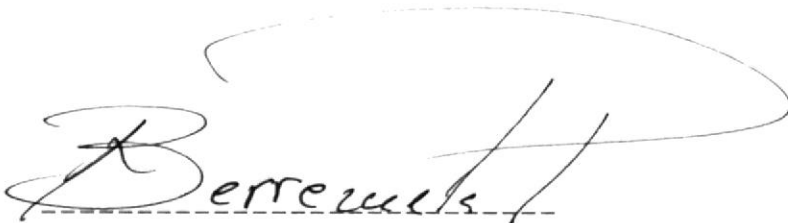
Por su cariño y
comprensión.




ING. CARLOS VILLAFUERTE P.
SUB - DECANO
FACULTAD DE INGENIERIA ELECTRICA



ING. SERGIO FLORES M.
DIRECTOR DE TESIS



ING. RODRIGO BERREZUETA P.
MIEMBRO DEL TRIBUNAL



ING. NORMAN CHOOTONG CH.
MIEMBRO DEL TRIBUNAL

DECLARACION EXPRESA

"La responsabilidad por los hechos, ideas y doctrinas expuestas en esta tesis me corresponden exclusivamente; y el patrimonio intelectual de la misma a la ESCUELA SUPERIOR POLITECNICA DEL LITORAL.

(Reglamento de Exámenes y Títulos Profesionales de la ESPOL).



ROBERT ALONSO PINZON ROJAS



RESUMEN

El objetivo de esta tesis es el diseñar un equipo de prueba capaz de poder identificar el daño en las tarjetas de control de impresora para cierto tipo de caja registradora NCR.

Está constituida de cuatro capítulos que se resumen a continuación:

En el primer capítulo se hace una descripción general del tipo de impresora a usarse e información detallada de la lógica de operación de la tarjeta de control es también proporcionada. Más adelante se describen cada uno de los circuitos principales de dicha tarjeta con teoría de operación respectiva y finalmente un flujograma de operación de la imprenta ayudará a entender los conceptos vertidos.

El segundo capítulo describe cada una de las señales a muestrearse, necesarias para diagnosticar la tarjeta de control y sus respectivos circuitos utilizados para

realizar el muestreo. El diagrama de bloque del equipo de prueba dado en este capítulo proporciona una idea clara de lo que constituye este proyecto.

El tercer capítulo está dedicado completamente a lo que es el diseño del equipo, indicando las principales señales de control que necesita la tarjeta para poder iniciar su lógica y que serán simuladas por el programa en el SDK-85. También en este capítulo se da información sobre los diferentes elementos y circuitos del SDK, además de una descripción de la interface (mediante el 8212), utilizada para enviar información desde el SDK hacia la tarjeta de control de la impresora.

Finalmente en este capítulo, fotos del equipo de prueba y de las tirillas de impresión ayudan a visualizar los resultados obtenidos.

El capítulo cuatro, explica el método utilizado para localización y determinación de la falla en la tarjeta de control; muestra también todos los mensajes de error que puede proporcionar el equipo de prueba y contiene además el diagrama de flujo del programa contenido en el



SDK. Al final del capítulo se muestra una foto del equipo de prueba en el momento que señala un error en la tarjeta de control de la impresora.

El detalle del programa contenido en el SDK-85 se encuentra en el apéndice A, mientras los otros apéndices contienen diagramas circuitales del mismo, un listado de instrucciones válidas para el microprocesador y la carta ASCII.

INDICE GENERAL

	PAG.
RESUMEN	6
INDICE GENERAL	9
INDICE DE FIGURAS	17
INTRODUCCION	23
CAPITULO I	
TEORIA Y GENERALIDADES	
1.1 DESCRIPCION DEL FUNCIONAMIENTO DE LA IMPRESORA	26
1.1.1 DETECTOR DE LAS POSICIONES DE IMPRE- SION Y DESCANSO DEL CARRO	32
1.1.2 TIRILLA RANURADA DE SINCRONIZACION	33
1.2 DESCRIPCION DE LOS TIPOS DE TARJETA DE CONTROL DE LA IMPRESORA	36

1.3	DESCRIPCION GENERAL DE LA LOGICA DE OPERACION	37
1.4	DESCRIPCION DE LOS CIRCUITOS DE LAS TARJETAS DE CONTROL DE LA IMPRESORA	43
1.4.1	PASTILLA DE CONTROL DE LA IMPRENTA . .	45
1.4.2	PASTILLA DEL GENERADOR DE CARACTERES .	51
1.4.3	DETECTOR DE POSICIONES DE IMPRESION DE LOS PUNTOS Y DE DESCANSO DEL CARRO . .	57
1.4.4	COMPENSACION DE LOS PULSOS DE DISPARO DE LOS SOLENOIDES DE IMPRESION . . .	61
1.4.5	AMPLIFICADORES DE POTENCIA (DRIVER DE LOS SOLENOIDES DE IMPRESION	65
1.4.6	CIRCUITOS DE CONTROL DEL MOTOR	69
1.4.6.a	INHIBICION DEL MOTOR	69

PAG.

1.4.6.b	ACTIVACION DEL MOTOR	69
1.4.6.c	CONTROL DE VELOCIDAD DEL MOTOR	71
1.4.6.d	FRENO DINAMICO DEL MOTOR . .	72
1.4.6.e	CIRCUITO DETECTOR DE ATASCAMIENTO (TRANQUE) DEL MOTOR	73
1.5	FLUJOGRAMAS DE OPERACION DE LA IMPRENTA . . .	74

CAPITULO II

SEÑALES BASICAS

2.1	MUESTREO DE LAS PRINCIPALES SEÑALES EN LA TARJETA DE CONTROL	81
2.1.1	DESCRIPCION DE LAS SEÑALES A MUESTREARSE	82

2.2	DIAGRAMAS DE BLOQUE Y CIRCUITAL	87
2.2.1	DIAGRAMAS CIRCUITALES	88
2.2.1.1	DIAGRAMA CIRCUITAL PARA MUESTREAR 28 VOLTIOS	89
2.2.1.2	DIAGRAMA CIRCUITAL PARA MUESTREAR SERIAL ADDRESS	90
2.2.1.3	DIAGRAMA CIRCUITAL PARA MUESTREAR SERIAL DATA	91
2.2.1.4	DIAGRAMA CIRCUITAL PARA MUESTREAR DOTPOS	91
2.2.1.5	DIAGRAMA CIRCUITAL PARA MUESTREAR V4 y V6	92
2.2.1.6	DIAGRAMA CIRCUITAL PARA MUESTREAR HMRPF O HMRPH	92
2.2.1.7	DIAGRAMA CIRCUITAL PARA MUESTREAR HMRP1-HMRP4.	93



BIBLIOTECA

2.2.1.8	DIAGRAMA CIRCUITAL PARA MUESTREAR 0 Vcd	94
2.3	DESCRIPCION DE DIAGRAMAS	
2.3.1	28 Vcd AL MOTOR	96
2.3.2	SERIAL ADDRESS	96
2.3.3	SERIAL DATA	97
2.3.4	DOTPOS	97
2.3.5	V4 y V6	98
2.3.6	HMRPF 0 HMRPH	98
2.3.7	HMRP1 A HMRP4	98
2.3.8	0 Vcd	99
2.4	RESULTADOS OBTENIDOS	99

CAPITULO III

DISEÑO DEL EQUIPO DE PRUEBA

3.1	GENERACION DE LAS PRINCIPALES SEÑALES DE CONTROL DE LA IMPRENTA POR PARTE DEL EQUIPO DE PRUEBA	102
3.1.1	DESCRIPCION DEL SDK-85	
3.1.1.1	EL MICROPROCESADOR 8085 Y EL SISTEMA DE BUSES	105
3.1.1.2	EL 8155	107
3.1.1.3	EL 8355 Y 8755	108
3.1.1.4	EL 8279	109
3.1.1.5	EL 8205	109

3.1.2	AMPLIACION, MAPEO Y DISTRIBUCION DE LA MEMORIA	110
3.1.3	GENERACION DE LETRAS EN EL DISPLAY DEL SDK-85	114
3.1.4	DIAGRAMA DE FLUJO DE LAS SEÑALES PRINCIPALES	120
3.2	DIAGRAMAS DE BLOQUE Y CIRCUITAL	128
3.3	DESCRIPCION DE DIAGRAMAS	130
3.4	RESULTADOS OBTENIDOS	136

CAPITULO IV

DIAGRAMA DE FLUJO DEL PROGRAMA PARA EL SDK-85 Y
MENSAJES DE ERROR

4.1	LOCALICACION Y DETERMINACION DE LA FALLA EN LA TARJETA DE CONTROL DE LA IMPRESION	141
-----	--	-----



	PAG.
4.2	DIAGRAMAS DE BLOQUE Y CIRCUITAL 147
4.3	DESCRIPCION DE DIAGRAMAS 150
4.4	RESULTADOS OBTENIDOS 151
	CONCLUSIONES Y RECOMENDACIONES 154
APENDICES	
APENDICE A	LISTADO DE PROGRAMAS 158
APENDICE B	INSTRUCCIONES DEL MICROPROCESADOR 8085 171
BIBLIOGRAFIA 175

INDICE DE FIGURAS

	PAG.
1.1 TABLA DE CARACTERES ASCII	27
(EN INGLES CON MATRIZ 7 X 7 PARA CAJAS REGISTRADORAS)	
1.2 MATRIZ DE 7 X 7 PUNTOS	28
1.3 FORMATO DEL CARACTER (DIGITO 7)	29
1.4 TIRILLA RANURADA DE SINCRONIZACION	34
1.5 ALINEACION VERTICAL DE LOS PUNTOS	35
1.6.a LOCALIZACION DE LOS COMPONENTES EN LA TARJETA PRINCIPAL	43
1.6.b DIAGRAMA DE BLOQUES DE LA TARJETA PRINCIPAL .	44
1.7 ASIGNACION DE LOS TERMINALES EN LA PASTILLA DE CONTROL	45
1.8 DIAGRAMA DE BLOQUES DE LAS PASTILLAS DE CONTROL	47
1.9 ASIGNACION DE LOS TERMINALES DEL ROM	55

	PAG.
1.10 DIAGRAMA DE BLOQUES DEL ROM GENERADOR DE CARACTERES	56
1.11 DETECTOR DE LAS POSICIONES DE IMPRESION Y DESCANSO DEL CARRO	57
1.12 DIAGRAMA DE TIEMPOS DE LA SEÑAL DOTPOS . . .	59
1.13 CIRCUITO DE COMPENSACION	62
1.15 AMPLIFICADORES DE POTENCIA (DRIVERS)	68
1.16 CIRCUITO DEL MOTOR	70
1.17 DIAGRAMAS DE TIEMPO DEL MOTOR	71
1.18 CIRCUITO DE ATASCAMIENTO	73
1.19 CICLO DE IMPRESION DE LAS IMPRENTAS ANSWER (FLUJO BASICO)	80
2.1 DIAGRAMA DE BLOQUES DEL EQUIPO DE PRUEBA . .	88
2.2 DIAGRAMA CIRCUITAL PARA MUESTREAR 28 VOLTIOS	89

	PAG.
2.3 DIAGRAMA CIRCUITAL PARA MUESTREAR SERIAL ADDRESS	90
2.4 DIAGRAMA CIRCUITAL PARA MUESTREAR SERIAL DATA	91
2.5 DIAGRAMA CIRCUITAL PARA MUESTREAR DOTPOS . .	91
2.6 DIAGRAMA CIRCUITAL PARA MUESTREAR V4 y V6 . .	92
2.7 DIAGRAMA CIRCUITAL PARA MUESTREAR HMPRF 0 HMPRH	92
2.8 DIAGRAMA CIRCUITAL PARA MUESTREAR HMRP1- HMRP4	93
2.9 DIAGRAMA CIRCUITAL PARA MUESTREAR 0 Vcd . . .	94
2.10 DESIGNACION DE PINES EN LOS PUERTOS 0, 1 Y 8 PARA EL 8355 EN EL SDK-85	95
3.1 DIAGRAMA DE BLOQUES FUNCIONAL DEL SDK-85 . .	104
3.2 DIAGRAMA DE PINES DEL 8085	106



	PAG.
3.3 CONEXION DEL 8205	111
3.4 DISTRIBUCION DE MEMORIA	112
3.5 DIAGRAMA DE BLOQUES DEL 8279	115
3.6 SEGMENTOS DE UN VISUALIZADOR	118
3.7 CODIGO ESPECIAL DE LA LETRA A	118
3.8 SUBROUTINA LETRAS	119
3.9 DIAGRAMA DE FLUJO PARA LA GENERACION	121
3.10 DIAGRAMA DE FLUJO PARA LA GENERACION DE WR.	124
3.11 DIAGRAMA DE FLUJO PARA LA GENERACION DE START PRINTER	126
3.12 DIAGRAMA DE INTERCONEXION DEL 8212	129
3.13 SUBROUTINA TRANS (PARA HABILITACION DEL 8212	131
3.14 DIAGRAMA FUNCIONAL DEL 8212	133

	PAG.
3.15 DIAGRAMA DE PINES DEL 8212	134
3.16 VISTA SUPERIOR DEL EQUIPO DE PRUEBA (FOTO #1)	137
3.17 VISTA INFERIOR DEL SDK-85 (FOTO #2)	138
3.18 VISTA DE LA TIRILLAS DE IMPRESION	139
3.19 VISTA DEL SDK-85 MOSTRANDO EL MENSAJE "LISTA"	140
4.1 DIAGRAMA DE BLOQUES DE LA TARJETA DE CONTROL DE LA IMPRESORA MOSTRANDO LAS SEÑALES UTILIZADAS PARA DIAGNOSTICO	143
4.2 DIAGRAMA DE FLUJO DEL EQUIPO DE PRUEBA	146
4.3 DIAGRAMAS LOGICOS DEL FLIP/FLOP 74LS73 Y LA COMPUERTA LOGICA 74LS32	147
4.4 ESQUEMA DE ENTRADA Y SALIDA DE SEÑALES EN EL FLIP/FLOP	148

PAG.

4.5	DIAGRAMA CIRCUITAL DE LA INTERFACE PARA MUESTREO	149
4.6	FOTO DEL EQUIPO DE PRUEBA EN EL MOMENTO QUE SEÑALA AL CHIP U-9 DAÑADO	153

I N T R O D U C C I O N

El problema presentado en la compañía distribuidora de equipos NCR para el Ecuador (MACOSA), de la excesiva frecuencia con que se comenzaron a dañar las tarjetas de control en impresoras que forman parte de sistemas de cajas registradoras, creó la necesidad de desarrollar este proyecto, en vista de que el problema anterior aunado al tiempo de reparación (por falta de repuestos o por el método utilizado) dió como resultado un stock insuficiente.

Los métodos inicialmente utilizados para reparación fueron:

1. Mediante el cambio de todos los elementos de un sector de la tarjeta con sospecha de falla.

VENTAJAS: No necesitaba de mucho análisis para su reparación y el tiempo de reposición era corto.

DESVENTAJAS: Se consumía demasiado rápido el stock de repuestos y los elementos cambiados eran desechados por sospechosos.

2. Mediante los test internos contenidos en las propias cajas registradoras y haciendo el respectivo seguimiento de las señales, con un osciloscopio.

VENTAJAS: El uso de repuestos resultó más eficiente.

DESVENTAJAS: Este método representaba tener una caja registradora (de alto costo en el mercado), en el taller sólo dedicada para reparación.

Este problema no solo fue a nivel nacional, sino internacional. Frente a esto, la NCR CORPORATION solicitó a la compañía AUTOMATION INC., la fabricación especial de un equipo de diagnóstico. Esta compañía diseñó y construyó el equipo, al que llamó ANSWER PRINTER TESTER,



con un costo muy elevado pero que puede diagnosticar fallas en todos los tipos de tarjetas de impresora.

Este proyecto, aunque sólo efectúa diagnóstico en un solo tipo de tarjeta, es una aplicación práctica debido a que el tipo de impresora es el más utilizado en nuestro medio y el costo del equipo de prueba resulta ser 1/20 parte del costo del ANSWER PRINTER TESTER construido por AUTOMATION INC.

CAPITULO I

TEORIA Y GENERALIDADES

1.1 DESCRIPCION DEL FUNCIONAMIENTO DE LA IMPRESORA

Las imprentas ANSWER son imprentas electromecánicas diseñadas para imprimir caracteres alfanuméricos formados por una matriz o patrón de puntos. Los caracteres son impresos por una cabeza de impresión que consta de un solenoide y un sólo alambre ó elemento impresor el cual, por impacto, va imprimiendo los puntos que forman los caracteres.

Las imprentas ANSWER se usan en una gran variedad de cajas registradoras NCR y en terminales utilizadas en comercios de ventas al detalle e instituciones financieras en general.

La palabra ANSWER proviene de las iniciales del nombre (en inglés) de esta imprenta.

.Alpha

.Numeric

.Single

- .Wire
- .Electronic
- .Recorder

La imprenta básica tiene capacidad para imprimir datos codificados en código ASCII, esto permite la impresión de hasta 128 caracteres diferentes (fig.1.1).

				<table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>0</td><td>0</td><td>1</td><td>1</td><td>0</td><td>1</td> </tr> <tr> <td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td> </tr> <tr> <td>COL</td><td>0</td><td>1</td><td>2</td><td>3</td><td>4</td><td>5</td><td>6</td><td>7</td><td>2</td><td>3</td><td>4</td><td>5</td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td>FIL</td><td>0</td><td>1</td><td>2</td><td>3</td><td>4</td><td>5</td><td>6</td><td>7</td><td>8</td><td>9</td><td>10(A)</td><td>11(B)</td><td>12(C)</td><td>13(D)</td><td>14(E)</td><td>15(F)</td><td></td><td></td> </tr> </table>															0	0	0	0	1	1	1	1	0	0	1	1	1	0	0	1	1	0	1	0	0	0	1	0	1	0	1	0	1	0	1	1	1	1	1	1	1	1	COL	0	1	2	3	4	5	6	7	2	3	4	5						FIL	0	1	2	3	4	5	6	7	8	9	10(A)	11(B)	12(C)	13(D)	14(E)	15(F)																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																							
0	0	0	0	1	1	1	1	0	0	1	1	1	0	0	1	1	0	1																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																
0	0	0	1	0	1	0	1	0	1	0	1	1	1	1	1	1	1	1																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																
COL	0	1	2	3	4	5	6	7	2	3	4	5																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																						
FIL	0	1	2	3	4	5	6	7	8	9	10(A)	11(B)	12(C)	13(D)	14(E)	15(F)																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																		
				<table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td>SP</td><td>0</td><td>ⓐ</td><td>P</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td>!</td><td>1</td><td>A</td><td>O</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td>"</td><td>2</td><td>B</td><td>R</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td>#</td><td>3</td><td>C</td><td>S</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td>\$</td><td>4</td><td>D</td><td>T</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td>%</td><td>5</td><td>E</td><td>U</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td>&</td><td>6</td><td>F</td><td>V</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td>'</td><td>7</td><td>G</td><td>W</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td>(</td><td>8</td><td>H</td><td>X</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td>)</td><td>9</td><td>I</td><td>Y</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td>*</td><td>10(A)</td><td>J</td><td>Z</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td>+</td><td>11(B)</td><td>K</td><td>[</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td>,</td><td>12(C)</td><td>L</td><td>\</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td>-</td><td>13(D)</td><td>M</td><td>]</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td>.</td><td>14(E)</td><td>N</td><td>^</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td>/</td><td>15(F)</td><td>O</td><td>_</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td></td><td></td><td></td><td>0</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td></td><td></td><td></td><td>1</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td></td><td></td><td></td><td>2</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td></td><td></td><td></td><td>3</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td></td><td></td><td></td><td>4</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td></td><td></td><td></td><td>5</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td></td><td></td><td></td><td>6</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td></td><td></td><td></td><td>7</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td></td><td></td><td></td><td>8</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td></td><td></td><td></td><td>9</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td></td><td></td><td></td><td>10(A)</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td></td><td></td><td></td><td>11(B)</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td></td><td></td><td></td><td>12(C)</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td></td><td></td><td></td><td>13(D)</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td></td><td></td><td></td><td>14(E)</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> <tr> <td></td><td></td><td></td><td>15(F)</td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td><td></td> </tr> </table>															SP	0	ⓐ	P																!	1	A	O																"	2	B	R																#	3	C	S																\$	4	D	T																%	5	E	U																&	6	F	V																'	7	G	W																(8	H	X)	9	I	Y																*	10(A)	J	Z																+	11(B)	K	[,	12(C)	L	\																-	13(D)	M]																.	14(E)	N	^																/	15(F)	O	_																			0																			1																			2																			3																			4																			5																			6																			7																			8																			9																			10(A)																			11(B)																			12(C)																			13(D)																			14(E)																			15(F)															
SP	0	ⓐ	P																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
!	1	A	O																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
"	2	B	R																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
#	3	C	S																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
\$	4	D	T																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
%	5	E	U																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
&	6	F	V																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
'	7	G	W																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
(8	H	X																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
)	9	I	Y																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
*	10(A)	J	Z																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
+	11(B)	K	[
,	12(C)	L	\																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
-	13(D)	M]																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
.	14(E)	N	^																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
/	15(F)	O	_																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
			0																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
			1																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
			2																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
			3																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
			4																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
			5																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
			6																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
			7																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
			8																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
			9																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
			10(A)																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
			11(B)																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
			12(C)																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
			13(D)																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
			14(E)																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															
			15(F)																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																																															

NOTAS:
 1. comillas
 2. Apóstrofo
 3. Coma
 4. Guión
 5. Punto

No se Usa No Imprime 8th Bit = 0 (Con el Bit 8 = 0) No se Usa 8th Bit = 1 (Con el Bit = 1)

Fig. 1.1 TABLA DE CARACTERES ASCII (EN INGLES CON MATRIZ 7X7 PARA CAJAS REGISTRADORAS)

El tipo de caracteres estándar está formado por una matriz o patrón de puntos de 7 x 7 puntos (fig 1.2) por lo tanto, existen 49 posiciones para imprimir puntos y formar los caracteres. Las 7 posiciones para imprimir los puntos horizontalmente están divididas en posiciones completas (full dot) 4 posiciones intermedias (half dot). Las posiciones 1,3,5 y 7 son las completas y las posiciones 2,4 y 6 son las intermedias.

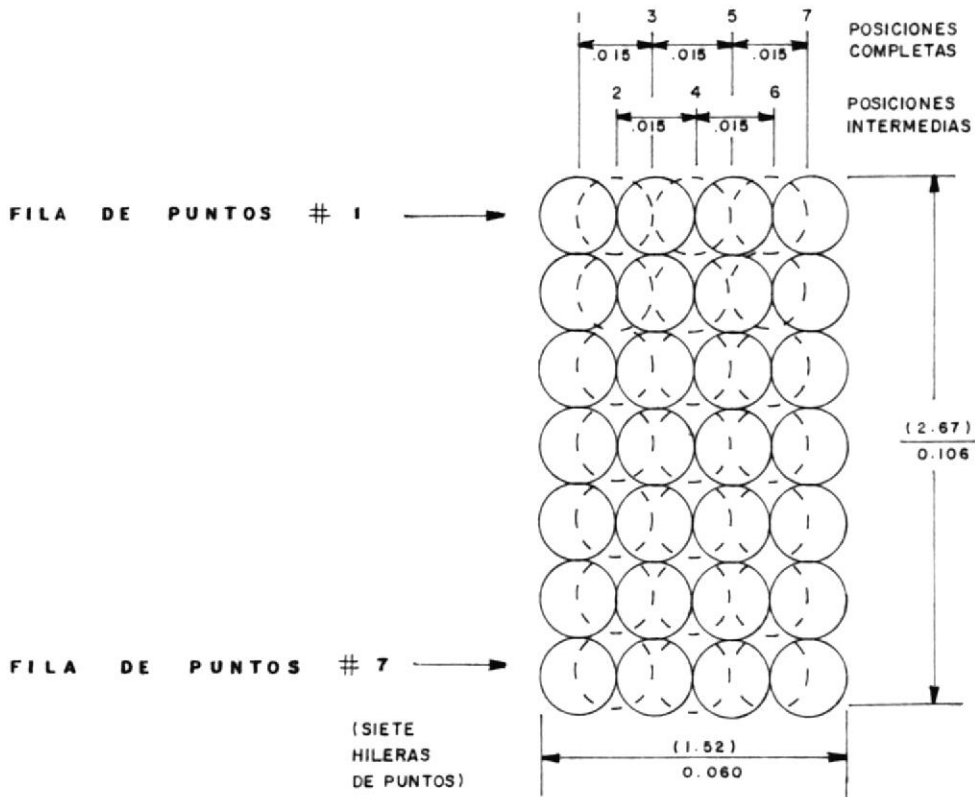


Fig. 1.2 MATRIZ DE 7 X 7 PUNTOS



Debido al tiempo que necesita el alambre (que imprime el punto) para recuperarse (restaurarse) después de imprimir y a la velocidad a la cual se desplaza el carro, no es posible imprimir los puntos consecutivamente en posiciones completas (Full Dot) e intermedias (Half Dot) en la misma línea horizontal de puntos. Por consiguiente, el máximo número de puntos por carácter en una línea es de 4 (posiciones 1,3,5 y 7), para los caracteres (fig. 1.3).

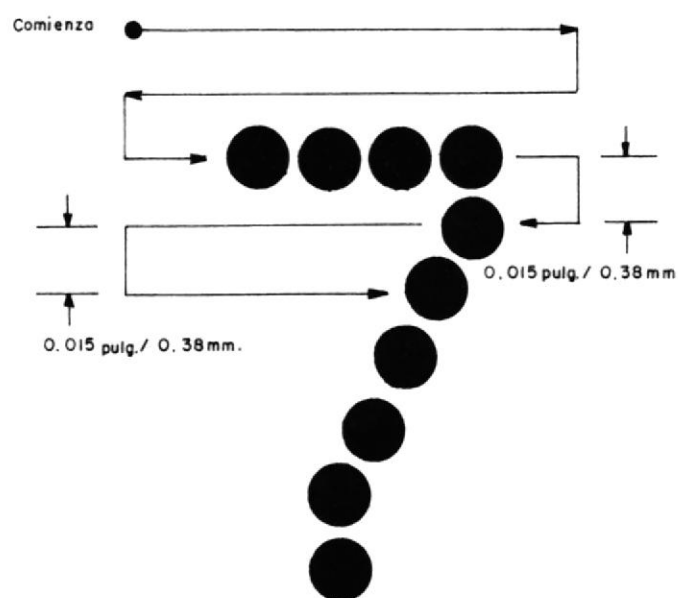


Fig. 1.3 FORMATO DEL CARACTER (DÍGITO 7)

Combinando la impresión de puntos en las posiciones completas e intermedias de las 7 líneas de puntos, se puede imprimir cualquiera de los 128 caracteres del Código ASCII en una forma perfectamente legible.

Existe la posibilidad de imprimir caracteres de doble ancho (9 puntos horizontales máximo) y combinarlos con caracteres de ancho sencillo con una sola limitación; los caracteres dobles sólo pueden imprimirse después que un número par de caracteres o espacios de ancho sencillo han sido impresos.

El máximo número de caracteres de ancho sencillo por línea de impresión es 40 y de ancho doble 20.

Hay cuatro solenoides, con su respectivo alambre de impresión, montados en un carro que se desplaza en ambas direcciones (de izquierda a derecha y viceversa). Los solenoides están espaciados a 10 columnas cada uno, por lo tanto, cada uno de ellos se usa para imprimir 10 caracteres de los 40 que tiene la línea de impresión.

Cuando comienza la operación de impresión, el carro se desplaza a lo largo de la línea de impresión dos veces



BIBLIOTECA

sin imprimir, ésto se hace con dos objetivos: primero para obtener una separación equivalente a 2 puntos .030" (0.762 mm) entre las líneas de caracteres impresos y segundo para desarrollar la velocidad de desplazamiento correcta del carro. El espaciado o alimentación del papel se hace cuando el carro llega al extremo (derecho o izquierdo) e invierte la dirección o sentido del movimiento de desplazamiento.

Inmediatamente después de alimentar los dos espacios de separación entre las líneas de caracteres, comienza la impresión de la primera línea de puntos de todos los caracteres (10 por solenoide). La impresión de los puntos ocurre a medida que el carro se desplaza (de izquierda a derecha y de derecha a izquierda) y los alambres golpean la cinta entintada y el papel contra una Placa de impresión metálica (Platen).

El carro es movido por un cilindro que gira a una velocidad uniforme durante el ciclo de impresión. El cilindro tiene un raíl alto (saliente) en forma semihelicoidal el cual queda acoplado al carro de tal manera que ésta se desplaza horizontalmente de izquierda a derecha y después de derecha a izquierda.

Como las dos primera pasadas o recorridos del carro no se usan para imprimir, el carro podría estar en cualquier posición a lo largo de la línea de impresión cuando comienza el ciclo sin que se afecte la sincronización del comienzo de la impresión, la cual ocurre al comienzo de la tercera pasada del carro sin importar si el carro durante esa pasada viaja de derecha a izquierda o viceversa. Después de la primera pasada de impresión (primera línea de puntos) el carro invierte la dirección o sentido del recorrido de desplazamiento, el papel se alimenta una distancia equivalente a un punto 0.015" (0.38 mm) y comienza la impresión de la segunda línea de puntos. El proceso se repite hasta que las siete líneas de puntos que forman los caracteres quedan impresas. El proceso requiere por lo tanto, 9 pasadas del carro (impresión del caracter y espaciamiento entre líneas de caracteres).

1.1.1 DETECTOR DE LAS POSICIONES DE IMPRESION DE LOS PUNTOS Y DE LAS POSICIONES DE DESCANSO

Un circuito detector formado por un diodo emisor de luz (LED) y un fototransistor informa a la lógica de

control la posición en que se encuentra el carro en todo momento.

Una tirilla plástica ranurada, que interrumpe o deja pasar la luz emitida por el LED, permite el fototransistor genera una señal que informa a la lógica de control si el carro está en la posición de descanso de la derecha o de la izquierda, así como la posición relativa (completa o intermedia) del carro con respecto a la posición en que debe imprimirse el punto dentro de la matriz de 7 x 7 de cada línea de puntos que forman los caracteres.

1.1.2 TIRILLA RANURADA DE SINCRONIZACION

La tirilla ranurada de sincronización está hecha de un material plástico resistente y está instalada en el carro donde van ensamblados los solenoides de impresión. La tirilla tiene 51 ranuras con un ancho de 0.0075 ± 0.0005 de pulgada (0.191 ± 0.014 mm). Las ranuras quedan separadas entre sí por una parte sólida (opaca) que tiene las mismas dimensiones y tolerancias que las ranuras (fig 1.4).

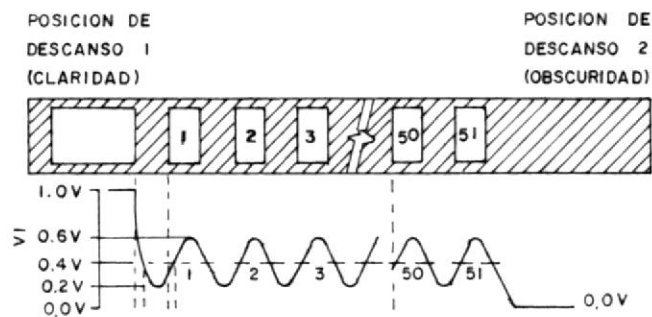


Fig. 1.4 TIRILLA RANURADA DE SINCRONIZACION

Como la impresión de los puntos que forman los caracteres ocurre durante el desplazamiento del carro en ambas direcciones, la tirilla de sincronización tiene dos posiciones de descanso (Home Position), localizadas una a cada extremo de la tirilla, para indicar si el carro está en la posición de descanso Número 1 ó Número 2. La posición Número 1 tiene una abertura de 0.175 de pulgada (4.45 mm) y la posición Número 2 una superficie sólida (opaca).

El borde inicial de la ranura provee el pulso de sincronización requerido para controlar la impresión de los puntos en las posiciones completas (Full Dot Position) y el borde posterior de la ranura, sincroniza la impresión en las posiciones intermedias (Half Dot Position) de la matriz ó patrón de 7 x 7 puntos que forman los caracteres (fig 1.5).

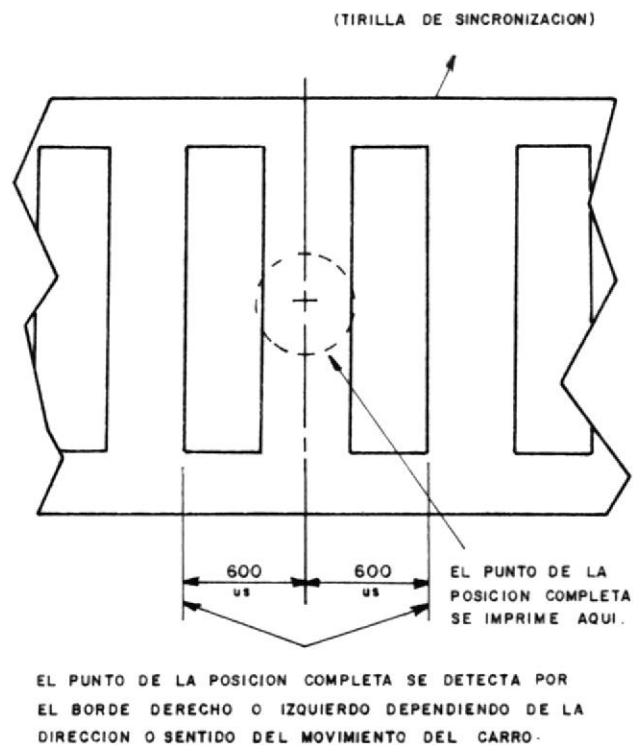


Fig. 1.5 ALINEACION VERTICAL DE LOS PUNTOS

1.2 DESCRIPCION DE LOS TIPOS DE TARJETAS DE CONTROL DE LA IMPRESORA

Hay dos generaciones de tarjetas de circuitos impresos en uso. La primera generación de tarjetas de control (Driver Board) usa una o dos pastillas de control para realizar las funciones lógicas. Hay una pastilla sencilla para impresoras de baja velocidad y otra para la de alta velocidad. El juego de caracteres de cada imprenta está contenido en un circuito EAROM separado. Los circuitos de las siguientes tarjetas de circuitos impresos (Tarjeta Principal de control y Tarjeta Opcional, Tarjeta de Control/Opcional, Tarjeta de Control Principal con Componentes Discretos), se explican más adelante en este capítulo.

La segunda generación de circuitos de control de las impresoras ANSWER, están contenidos en unos circuitos integrados más complejos llamados paquetes de Control/Rom (Control/Rom Pack). Debido a que la lógica de control y el ROM de caracteres están contenidos en una sola pastilla de circuitos integrados, hay muchas diferentes pastillas control/Rom disponibles, cada una con un juego de caracteres diferentes.

1.3 DESCRIPCION GENERAL DE LA LOGICA DE OPERACION

Cuando la imprenta está en posición de descanso, el término BUSY/ es bajo (low) indicando a la lógica de la máquina principal que la imprenta no está ocupada y por consiguiente está lista para operar.

Cuando la máquina principal desea usar la imprenta, envía la señal de Reposición (Reset) para pre-acondicionar los Circuitos Lógicos de la imprenta e inmediatamente después envía una serie de pulsos WR (Activos cuando están bajos Low), los cuales se usan como pulsos de sincronización (Strobe) para almacenar en la imprenta los datos que se deben imprimir y las funciones de control.

La lógica de la máquina principal envía los datos que se deben imprimir por las líneas DO/-D7/ en forma de caracteres ASCII (8 bits en paralelo) y los almacena en una memoria RAM de 40 x 9 BITS (localizada en U-13) a tiempo de WR bajo (Low). Después de almacenar los caracteres que se deben imprimir (40 máximo) la lógica envía los códigos de las funciones de control (Instrucciones) por las líneas DO/-D7/ (8 bits en paralelo). Las



instrucciones se almacenan y se decodifican por los circuitos lógicos de U13.

Cuando la lógica de U13 decodifica la instrucción de comenzar a imprimir (Start Print), se genera el término MTRON/ (se hace bajo) el cual activa el circuito de control del motor de la imprenta para comenzar el ciclo de impresión. Al mismo tiempo se fuerza alto (High) al término BUSY/ para indicar a la lógica de la máquina principal que la imprenta está ocupada. Este término se mantiene alto mientras la imprenta esté imprimiendo o alimentando papel.

Tan pronto el motor comienza a girar el carro donde están montados los solenoides de impresión, comienza a desplazarse de izquierda a derecha o viceversa (dependiendo donde quedo la última vez). Mientras el carro se desplaza, la tirilla plástica de sincronización, genera el término DOTPOS/ el cual se usa para sincronizar las posiciones de impresión de los puntos que forman los caracteres y llevan la cuenta de las posiciones de descanso del carro.

Las dos primeras pasadas del carro (recorrido de lado a lado) no se usan para imprimir, sin embargo, permiten acelerar el carro a la velocidad de impresión correcta y cada vez que ésta pasa por la posición de descanso (derecha ó izquierda), se alimenta el papel (se espacia) una distancia equivalente a un punto (0.015"/0.381 mm) ésto separa una línea de caracteres de la otra 0.030" (0.762 mm). Como la lógica va contando las veces que el carro pasa por las posiciones de descanso (después que MTRON/se activó), cuando la cuenta llega a dos inicia automáticamente el proceso de decodificación e impresión de los caracteres que se deben imprimir.

Primeramente, los circuitos internos de U13 colocan el contador de las líneas de puntos (que forman los caracteres) en uno, para indicar que se va a imprimir la primera línea de puntos. Este contador se incrementa en uno después de imprimir una línea completa de puntos (40 caracteres) para ir llevando la cuenta de las líneas impresas (7 en total).

Inmediatamente después, la lógica comienza a leer de uno en uno los caracteres almacenados en la memoria RAM y

por medio de un registro de direcciones y lógica de control generan una dirección de 15 bits (asociada con el caracter leído de la memoria RAM) la cual se envía por la línea "SERIAL ADDRESS" al mismo tiempo, el pulso de sincronización de la dirección se envía por la línea "ADDRESS SYNC".

El pulso de sincronización marca el comienzo del envío de los 15 bits que definen la dirección de la posición de memoria ROM donde se encuentra la matriz de puntos que corresponde al caracter (leído de la memoria RAM) que se debe imprimir así como otra información de control pertinente. El formato de los 15 bits define lo siguiente:

- . Bits, SA0-SA3 definen la línea de puntos (1-7) del caracter que se va a imprimir.
- . Bits, SA4 - SA11 definen la dirección de la memoria ROM donde se encuentra el código de caracter (patrón de puntos).
- . Bit, SA12 define si el caracter es de ancho sencillo o doble.



- . Bit, SA13 define si es la primera o la segunda mitad de un caracter de doble ancho.
- . Bit SA14 define la dirección o sentido de la impresión (derecha a izquierda o viceversa).

Una vez que se tiene acceso a ROM, éste envía por la línea "SERIAL DATA" 14 bits que definen la configuración de los puntos de la línea de puntos (1 - 7) correspondiente al caracter que se va a imprimir. El formato de los 14 bits indica lo siguiente.

El primer bit indica si el caracter es de doble ancho, el segundo bit indica el fin de una línea de puntos y el resto de los bits el patrón de puntos de la línea (1 - 7) del caracter. La dirección (15 bits) para acceso al ROM y la configuración de los puntos (14 bits) enviados por el ROM se repite 4 veces (1 caracter por cada solenoide de impresión de los diez que cada solenoide debe imprimir). Cada grupo de 14 bits, se almacena en un registro de desplazamiento (uno por solenoide) y representa la configuración de los puntos que forman una línea de puntos del caracter. La configuración se desplaza dentro del registro y activa el solenoide para imprimir el punto cuando corresponde. Esto se hace

simultáneamente en cuatro solenoides hasta que la línea de puntos (1 - 7) correspondiente a 4 caracteres (la primera vez los caracteres 1,11,21,31) se imprime.

El proceso de leer 4 caracteres de la memoria RAM, generan la dirección de 15 bits para acceso al ROM, el envío de los 14 bits de la configuración de puntos de la línea de puntos del caracter y la impresión de las líneas de puntos de 4 caracteres se repite para los caracteres 2,12,22 y 32, 3,13,23 y 33 etc.

Debe entenderse que cuando el carro se desplaza de derecha a izquierda el acceso a la memoria ROM y la impresión de los puntos de los caracteres es 1,11,21 y 31 después 2,12,22 y 32 y .pa así sucesivamente hasta 10,20,30,40. Sin embargo al invertir el movimiento (izquierda derecha), el acceso a la memoria y la impresión de los puntos de los caracteres también se invierte, ésto es 10,20,30,40, después 9,19,29,39 hasta 1,11,21 y 31.



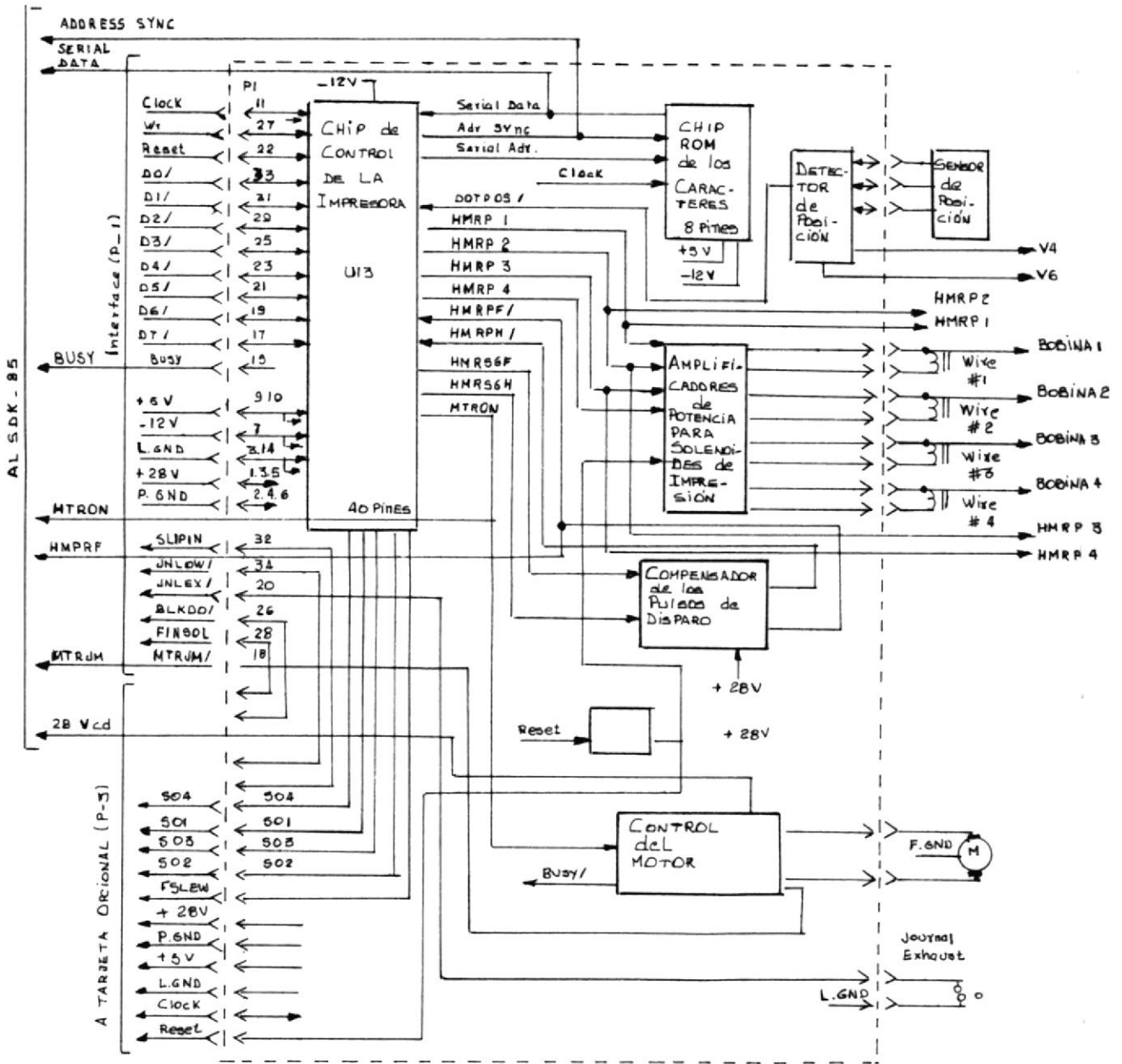


Fig. 1.6.b DIAGRAMA DE BLOQUES DE LA TARJETA PRINCIPAL

1.4.1 PASTILLA DE CONTROL DE LA IMPRENTA

La pastilla de control de la imprenta (Printer Control Chip) es una pastilla de circuitos integrados en gran escala (LSI) denominada U13 y es de 40 pines. La figura 1.7 describe cada uno de los pines de la pastilla.

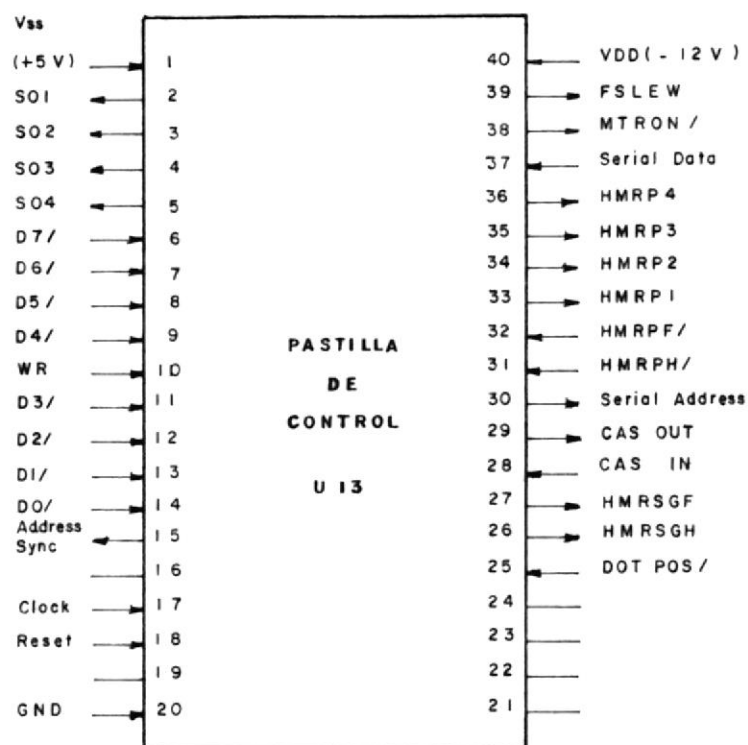


Fig. 1.7 ASIGNACION DE LOS TERMINALES EN LA PASTILLA DE CONTROL



Los principales circuitos contenidos en el controlador de la imprenta son los siguientes:

- Arreglos lógicos programables PLA1 y PLA2 (Programmable Logic Array - PLA). Estos circuitos almacenan y decodifican las instrucciones de las funciones especiales (alimentación rápida del papel, corte del boleto, etc) y contienen la lógica programada que controla toda la operación de la imprenta.
- Memoria RAM de 40 x 9 bits. Esta memoria de acceso saltado almacena los caracteres que se deben imprimir (máximo 40).
- Registros de desplazamiento (Dot Data Registers). Estos registros (4 en total) de 13 bits cada uno (con entrada/salida en serie) operan controlados por el pulso de sincronización general (clock). En cada uno se almacena la configuración de puntos de una de las líneas de puntos de cada uno de los 4 caracteres que se van imprimiendo simultáneamente).

La figura a continuación muestra un diagrama de bloques de la pastilla de control.

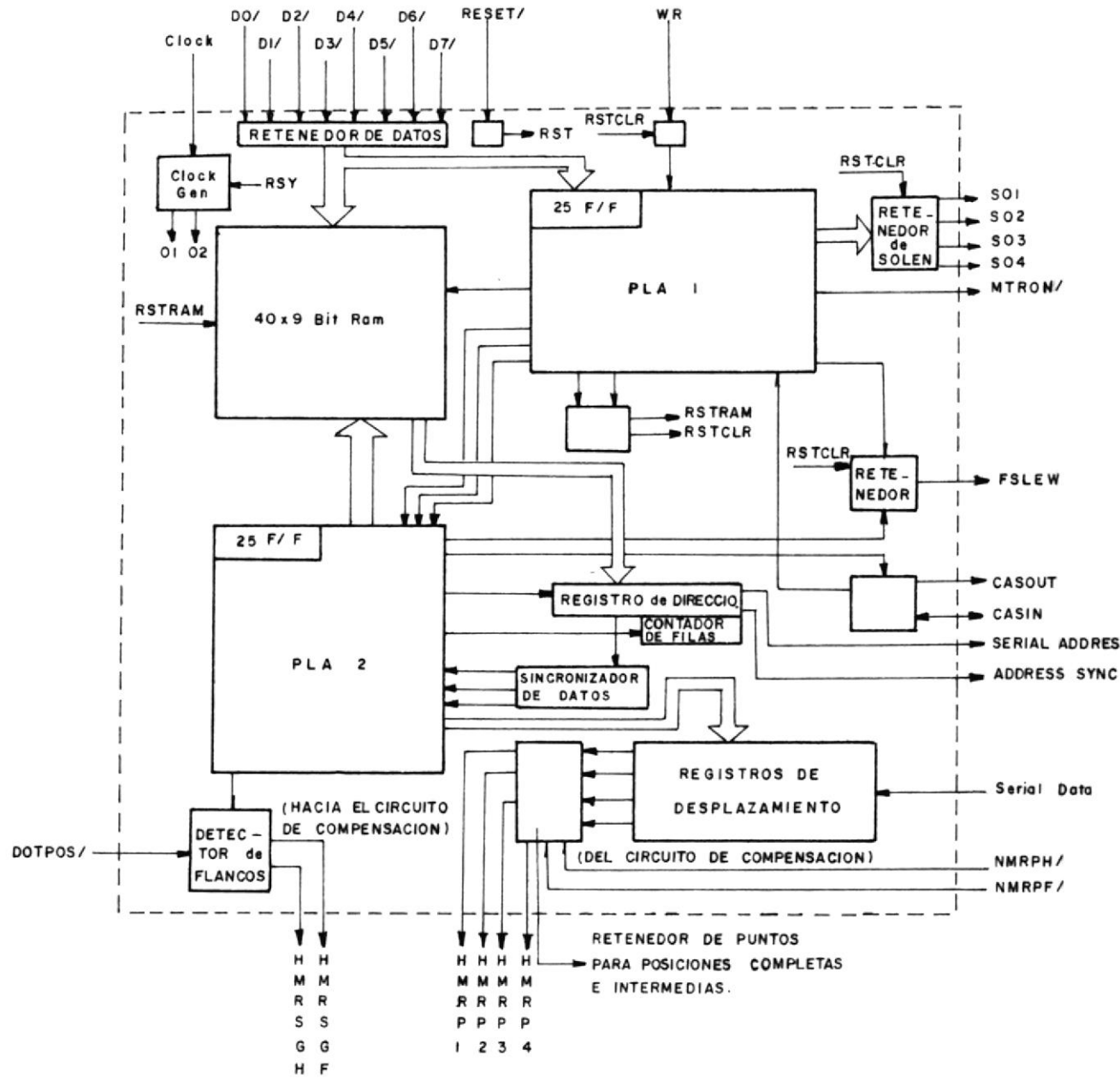


Fig. 1.8 DIAGRAMA DE BLOQUES DE PASTILLA DE CONTROL

El código ASCII de los caracteres que se deben imprimir (8 bits en paralelo) se recibe por la línea de entrada de datos (Data Input Lines D0/D1). Los datos entran a los circuitos retenedores de datos (Data Latches) y cuando el pulso de sincronización de escritura WR se hace bajo, los datos se escriben en la memoria RAM de 40 x 9 bits. La memoria tiene una capacidad máxima de 40 caracteres. Los datos permanecen almacenados en la memoria para su posterior decodificación e impresión siguiendo el formato de un patrón de 7 x 7 puntos que presenta el caracter.

Las funciones especiales (instrucciones), también se reciben por la línea de entrada de datos D0/-D7/ como un código de 8 bits en paralelo. Estas instrucciones se almacenan en PLA1 cuando WR se hace bajo (Low). La lógica programada en PLA1, decodifica las instrucciones y activa los retenedores de salida para los solenoides de las funciones especiales lo cual genera los términos S01 - S05 y FSLEW. Estos términos activan los solenoides de las funciones especiales tales como, alimentación rápida del papel, corte parcial/total del boleto, etc.

Cuando se recibe la instrucción de comenzar la impresión (Start Print) se decodifica inmediatamente y fuerza bajo (Low) el término MTRON/ para activar el circuito de control del motor y comenzar el ciclo de impresión.

Cuando PLA1 decodifica la instrucción de comenzar la impresión, lo informa a PLA2. La lógica programada en PLA2 selecciona la memoria RAM y envía a un registro de direcciones (Address Register) de uno en uno cada carácter ASCII que se deba imprimir. Los datos del registro de direcciones, combinados con la información contenida en el contador que eleva la cuenta de la hilera de puntos (1 de 7) que se deben imprimir, se envían como una dirección de 15 bits en serie por la línea de salida (Serial Address) para seleccionar la memoria ROM que contiene el patrón de puntos 7 x 7 de cada carácter que se debe imprimir.

Tan pronto como la dirección selecciona la memoria ROM, ésta envía una configuración de 14 bits en serie el cual corresponde con el patrón de puntos del carácter que se debe imprimir. Los 14 bits entran a la pastilla de control por la línea de entrada de datos en serie



(Serial Data) y quedan almacenados en uno de los registros de desplazamiento para los datos de los puntos (Dot Data Register).

PLA2 selecciona el ROM cuatro veces para almacenar en cada uno de los cuatro registros la configuración de puntos correspondientes a una de las líneas de cada uno de los caracteres que se van a imprimir simultáneamente.

Los pulsos de control provenientes de la tirilla plástica de sincronización DOT POS se reciben por el circuito detector de los bordes de la ranura (edge detector) el cual genera los pulsos de control de disparo de los solenoides de impresión.

Cuando se detecta el borde inicial de la ranura (DOT POS/ Bajo) este circuito genera el término HMRSGF, el cual se usa para controlar los puntos que deben imprimirse en las posiciones completas (Full Dot position) y cuando se detecta el borde posterior de la ranura (DOT POS/ Alto) genera el término HMRSQH, el cual se usa para controlar los puntos que deben imprimirse en las posiciones intermedias (Half Dot position). Cuando la lógica

no recibe los pulsos altos y bajos de DOT POS/ durante cierto período determina que el carro está parado o pasando por una de las posiciones de descanso (Home Position). DOT POS/alto indica la posición de descanso 1 y DOT POS/bajo (low) la posición de descanso 2. De esta manera, la lógica lleva la cuenta de las dos primeras pasadas sin impresión que se usan para alimentar el papel, separar las líneas de caracteres y decide entonces que se debe imprimir la primera línea de puntos. La lógica continúa contando el resto de las posiciones de descanso para determinar cuando se imprimió la última línea de puntos que forman los caracteres y así detener el ciclo de impresión.

1.4.2 PASTILLA DEL GENERADOR DE CARACTERES

El generador de caracteres es una pastilla de circuitos integrados en gran escala (LSI) Fig 1.9 y Fig 1.10. La pastilla tiene los siguientes circuitos principales.

- * Un plano de memoria ROM de 12 x 10 bits
- * Registros de direcciones y datos
- * Decodificadores de direcciones e instrucciones
- * Formador de línea de puntos

El plano de memoria de lectura solamente (ROM), tiene capacidad para almacenar los códigos de 128 caracteres los cuales están almacenados formando una matriz o patrón de puntos de 12 x 10 puntos. La memoria puede programarse para representar los caracteres en cualquier combinación de puntos de $n \times m$; donde $n = 10$ ó 12 y $m = 5,6,7,8,9$ ó 10 .

El registro de direcciones (Address Register) recibe por la línea de entrada de direcciones en serie (Serial Address) una dirección de 15 bits (SA0-SA14) junto con el pulso de sincronización de la dirección el cual entra por la línea Address Sync y marca el comienzo de los 15 bits de la dirección. El registro de direcciones almacena los 15 bits de la dirección y los envía a los registros de decodificación.

El registro de decodificación de la dirección de las columnas selecciona la matriz o patrón de puntos correspondientes al carácter que la pastilla de control de la imprenta (U13) quiere decodificar. Esta parte de la dirección está controlada básicamente por el código ASCII del carácter.

El registro de decodificación de la dirección de las hileras selecciona una de las hileras o líneas de puntos de las 7 que tiene la matriz o patrón de puntos que corresponde al carácter que la pastilla de control de la imprenta quiere decodificar. Esta parte de la dirección está controlada básicamente por el controlador que lleva la cuenta de las líneas de puntos impresos (localizado en U13).

El registro de decodificación de los bits de control genera los términos de control internos de la pastilla de generar los caracteres.

- * DBWD (fin de la primera parte)
- * FWD (hacia adelante/atras)
- * END LINE (fin de línea)
- * CHIP SELECT (selección de registro de datos)

Tan pronto como la selección de la columna y la hilera se completa la memoria ROM envía por las líneas ROM0-ROM11 la configuración de bits que representa la línea de

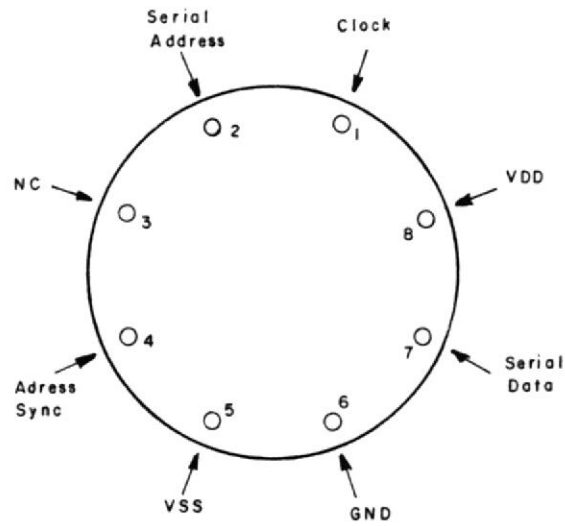
puntos que corresponde imprimir del caracter que se está decodificando y la amacena en el registro que forma la línea de puntos que se va a enviar a la pastilla de control.

Dependiendo de la dirección en que se está moviendo el carro de los solenoides de impresión (izquierda a derecha o viceversa), el término FWD será alto o bajo, esto indica al circuito formador de las líneas de puntos que transfiera la línea de puntos en la forma correspondiente (impresión de derecha a izquierda o viceversa) al registro de salida de datos.

Una vez que la línea de puntos correspondiente está cargada en la forma correcta en registro de salida de datos, se envía como un grupo de 14 bits en serie (SD0-SD13) por la línea de salida de datos en serie hasta U13 donde almacenados en el registro de los datos de los puntos.



BIBLIOTECA



Pin N°	Symbol	Function
1	Clock	System Clock (Entrada).
2	S. A.	Serial Address, Palabra de 15 Bits (Entrada)
3	NC	No Connection
4	AS	Address Sync (Entrada)
5	Vss	+5 volts (Fuente de poder)
6	GND	Sistema de tierra
7	SD	Serial data, Palabra de 14 Bits (Salida)
8	VDD	-12 volt (Fuente de poder)

Fig. 1.9 ASIGNACION DE LOS TERMINALES DEL ROM

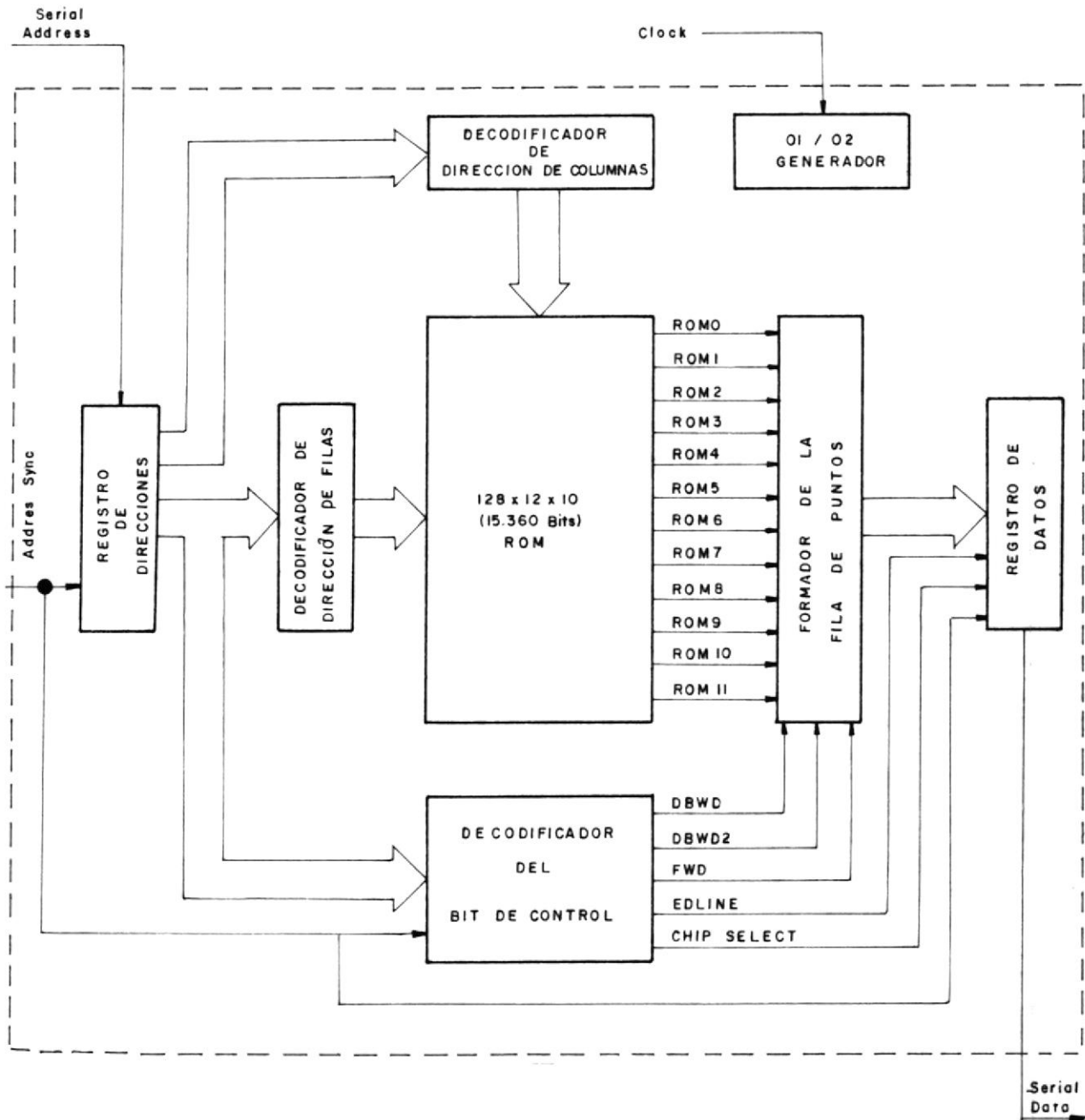


Fig. 1.10 DIAGRAMA DE BLOQUES DEL ROM

GENERADOR DE CARACTERES

1.4.3 DETECTOR DE POSICIONES DE IMPRESION DE LOS PUNTOS Y DE DESCANSO DEL CARRO

El circuito detector incluye un foto-detector (LED), una pastilla de circuitos integrados con 4 amplificadores operacionales (U7) y dos transistores de salida (Q11 y Q12). La fig. 1.11 muestra el circuito del detector.

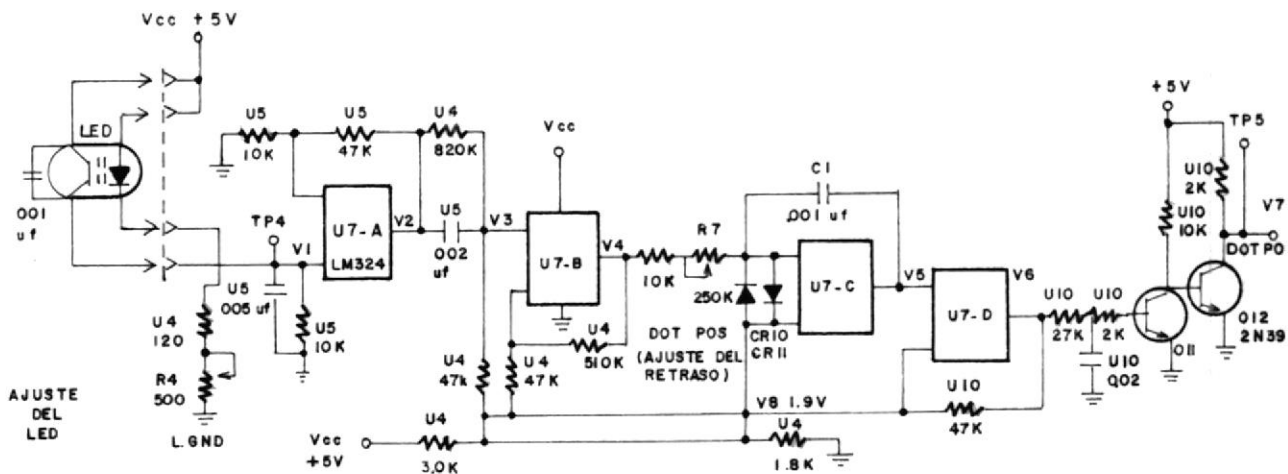


Fig. 1.11 CIRCUITO DETECTOR DE LAS POSICIONES DE IMPRESION Y DESCANSO

Este circuito genera la señal (DOT POS/) que sincroniza el disparo de los solenoides de impresión en las

posiciones completas o intermedias del patrón de 7 x 7 puntos y detecta cuando el carro pasa por las posiciones de descanso 1 ó 2 (Home 1 or 2).

La señal DOT POS/ es una onda cuadrada simétrica generada cuando la luz del LED proyectada contra la tirilla plástica de sincronización (Timing Strip) se bloquea o puede pasar por las partes cerradas o abiertas de la misma. El circuito tiene dos potenciómetros de ajuste R4 y R7.

El potenciómetro R4 ajusta la ganancia del circuito foto-detector (LED) a un máximo aproximado de un voltio (0.9 ± 0.1) cuando la luz pasa por la abertura y el fototransistor del detector conduce con el carro detenido en la posición de 1 (Home 1). Vea V1 en las figuras 1.11 y 1.12.



BIBLIOTECA

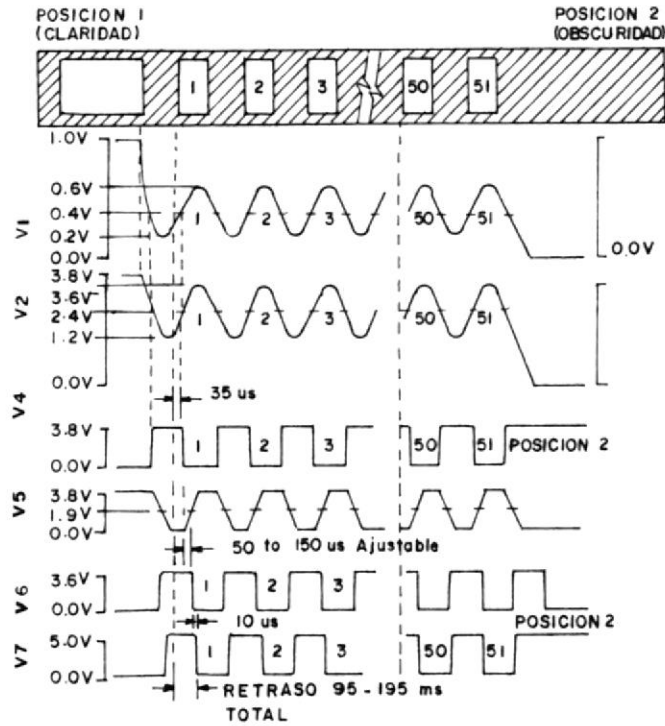


Fig. 1.12 DIAGRAMA DE TIEMPOS DE LA SEÑAL DOTPOS

El potenciómetro R7 ajusta un tiempo de demora (Time Delay) para los pulsos de salida. La demora total del circuito es de 95 a 195 μs lo cual, permite ajustar la

alineación de las columnas verticales de puntos impresos en ambos sentidos de desplazamiento del carro.

U7-A forma la etapa de preamplificación y tiene una ganancia aproximada de 6:1 lo cual se puede observar al comparar V1 con V2 en las figuras 1.11 y 1.12. U7-B funciona como un comparador lo cual da una forma cuadrada a los pulsos de entrada e introduce una demora aproximada de 35 s según se observa al comparar V2 con V4.

Las etapas del preamplificador (U7-A) y del comparador (U7-B) están acopladas por un capacitor (U5) para pasar con rapidez los pulsos CA de la señal sinusoidal generada por el foto-detector y las ranuras de la tirilla plástica de sincronización. El resistor de 820K (U4) acopla las señales de más baja frecuencia (DC) producidas por las posiciones de descanso 1 y 2.

U7-C funciona como un circuito integrador para controlar la demora en la subida y la bajada del pulso introducida por el potenciómetro (R7) para el ajuste de la demora de la impresión de los puntos (DOT POS/ Delay Adj).



La demora en la subida y la bajada del pulso debe ser simétrica. Esto está controlado por el voltaje de polarización (V8) el cual está ajustado a un valor igual a la mitad del voltaje máximo de salida del circuito integrador U7-C.

U7-D funciona como un circuito comparador y sus pulsos de salida (V6) pueden ser demorados de 50 a 150 us con respecto a los pulsos en V4, por la demora introducida por R7 a través de U7-C. el circuito de filtro a la salida del comparador U7-D introduce una demora adicional de 10 us.

La etapa de salida compuesta de los transistores Q11 y Q12 reduce el tiempo de subida y bajada de los pulsos y amplifica la señal DOT POS/ a los niveles necesarios para su acoplamiento con los circuitos MOS.

1.4.4 COMPENSACION DE LOS PULSOS DE DISPARO DE LOS SOLENOIDES DE IMPRESION

El circuito de compensar los pulsos de disparo de los solenoides de impresión, consta de dos multivibra-

dores monoestables (One Shots) contenidos en la pastilla de circuitos integrados U9 y un circuito externo formado básicamente por los potenciómetros R2 y R3 y los capacitores C6 y C7, los cuales controlan la transición de los pulsos de salida HMRPH/ y HMRPF/. Estos pulsos se usan para controlar el disparo de los solenoides de impresión e imprimir los puntos de las posiciones intermedias y completas con la misma intensidad (Fig. 1.13).

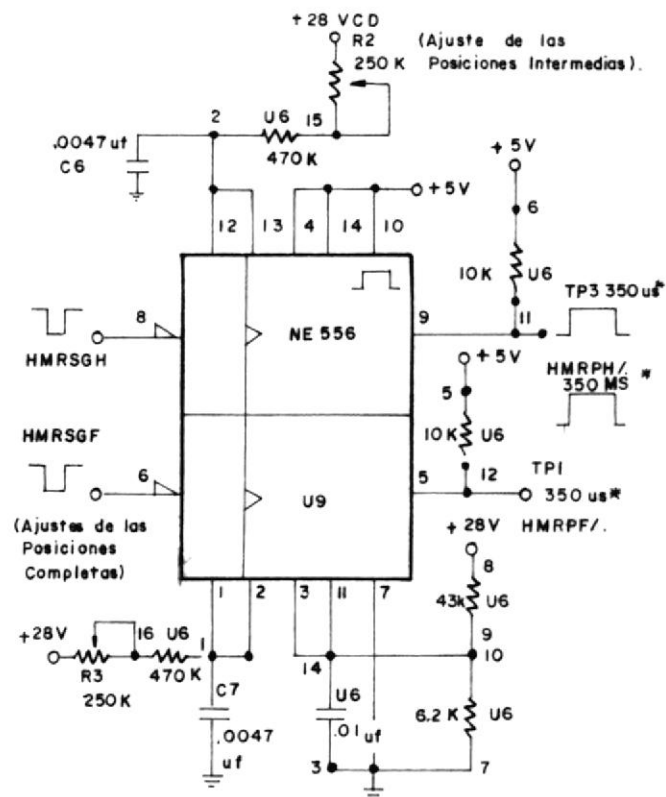


Fig. 1.13 CIRCUITO DE COMPENSACION
DE LOS PULSOS DE DISPARO

El valor nominal de los pulso de salida es de 350 us con 28 Vcd lo cual genera una fuerza de impacto en el alambre de impresión de aproximadamente 2.5 libras. Estos pulsos se envían a la pastilla de control de la imprenta (U13), para activar los retenedores de salida de los puntos de las posiciones intermedias y competas (Full & Half Dot Latches) que se deben imprimir según estén almacenados en el registro de los datos de los puntos (Dot Data Registers). Los Retenedores de salida a su vez, envían los pulsos HMRP1-HMRP4 a los circuitos amplificadores (drivers) que operan los solenoides de los alambres de impresión.

El circuito está diseñado de manera que cuando se le aplique el valor nominal de los voltajes de operación $V_{cc} = +5.0$ V cd y $V_p = +28.0$ Vcd, pueda ajustarse por medio de los potenciómetros R2 y R3 para generar los pulsos de salida de 350 us. Una vez ajustado, el circuito automáticamente varía inversamente proporcional a las variaciones del suministro de +28 Vcd. Esto asegura que la fuerza de impacto se mantiene en 2.5 libras, sin importar las variaciones de los +28 Vcd. La figura 1.14 muestra este efecto de la siguiente manera:

$$VP \times TP = FI$$

A pesar de que la fuerza de impacto (FI) es sólo en función del tiempo (ancho) del pulso (TP) y el valor del voltaje del suministro de +28 (Vp), los +5 voltios pueden afectar la operación del circuito en forma indeseada. Por ejemplo, si el pulso se ajusto a 350 us con los voltajes nominales de operación $V_{cc} = +5.0$ Vcd y $V_P = +28.0$ Vcd y la imprenta se instala en un sistema que tiene $V_p = +28.0$ Vcd y $V_{cc} = +5.25$ Vcd. El pulso de salida sería algo más largo. Si V_{cc} fuese sólo +4.75 Vcd, el pulso sería algo más corto. En estos casos, es necesario reajustar el circuito en función de los +28.0 Vcd, que son en definitiva los que determinan la fuerza de impacto.

Debe entenderse, por lo tanto, que el circuito de compensación ajusta el pulso y mantiene la misma fuerza de impacto sin importar la fluctuación en el suministro de +28 Vcd. Sin embargo, si los +5 Vcd tuviesen fluctuaciones, (no estuviesen fijos), el circuito sería inefectivo. No obstante, si el voltaje V_{cc} está ligeramente más alto o más bajo de +5.0 Vcd, pero está fijo en ese valor, sólo es necesario reajustar el circuito para forzarlo a seguir la curva de compensación en función de los +28 Vcd.

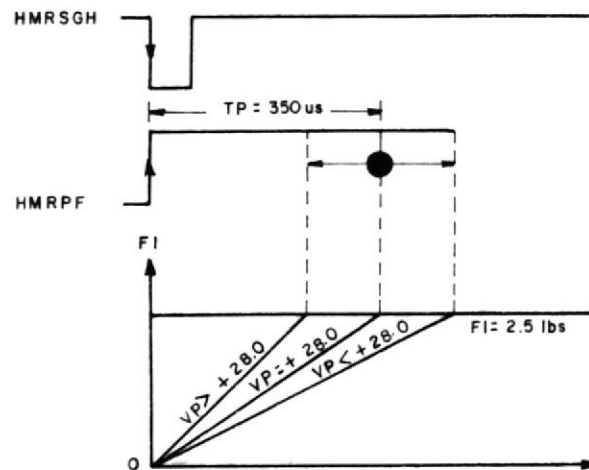


Fig. 1.14 GRAFICA DE LA COMPENSACION

1.4.5 AMPLIFICADORES DE POTENCIA (DRIVERS) DE LOS SOLENOIDES DE IMPRESION

El circuito de los amplificadores de potencia (Drivers) para los solenoides de impresión consiste básicamente de los transistores de habilitación (enable) del circuito (Q9 y Q10), de los transistores Darlington de salida Q4, Q1, Q5 y Q2, los diodos supresores CR1-CR8

y 4 inversores contenidos en el circuito integrado U11 que acoplan los pulsos de disparo con los amplificadores de salida (figura 15).

El circuito de los amplificadores de salida de los solenoides de impresión, está inhabilitado durante el encendido/apagado del sistema donde esté instalada la imprenta, para evitar que los solenoides se puedan activar indebidamente mientras los voltajes se estabilizan.

Cuando se enciende el sistema, éste envía Bajo (Low) el pulso de reposición (Reset), ésto impide que Q9 pueda conducir, por lo que Q10 tampoco puede conducir. Como el inversor U11 es del tipo de colector abierto, la base de los transistores de salida quedan flotando y por consiguiente el circuito de los solenoides no pueden activarse e imprimir puntos indeseables.

Cuando el voltaje se estabiliza, Reset se hace Alto (High), por lo que Q9 y Q10 conducen.

Esto automáticamente proporciona el voltaje de operación (Pull Up) el inversor U11 es Alta, la salida está Baja y

los amplificadores de salida Darlington no pueden conducir.

Cuando la lógica de la tarjeta de control (U13) envía los pulsos HMRP1-HMRP4 Bajos (Low), la salida del inversor U11 correspondiente al solenoide de impresión que debe dispararse se hace Alta, polarizando positivamente la base del transistor de salida Darlington asociado. La fuerza magnética del solenoide hala el (tira del) émbolo donde está montado el alambre de impresión el cual impacta la cinta entintada y el papel contra la placa de impresión el cual impacta la cinta entintada y el papel contra la placa de impresión imprimiendo el punto.

Cuando los pulsos HMRP1-HMRP4 se hacen Altos, la salida de U11 se hace Baja y los transistores Darlington dejan de conducir. En ese momento, la caída del campo magnético trata de mantener el flujo de corriente e inducir un pulso grande de voltaje lo cual dañarían los transistores Darlington. No obstante los diodos Zener CR6-CR8 limitan este pulso a un valor seguro al mismo tiempo que reducen el flujo de corriente para permitir

que el alambre de impresión por la tensión de su resorte regrese a su posición de descanso.

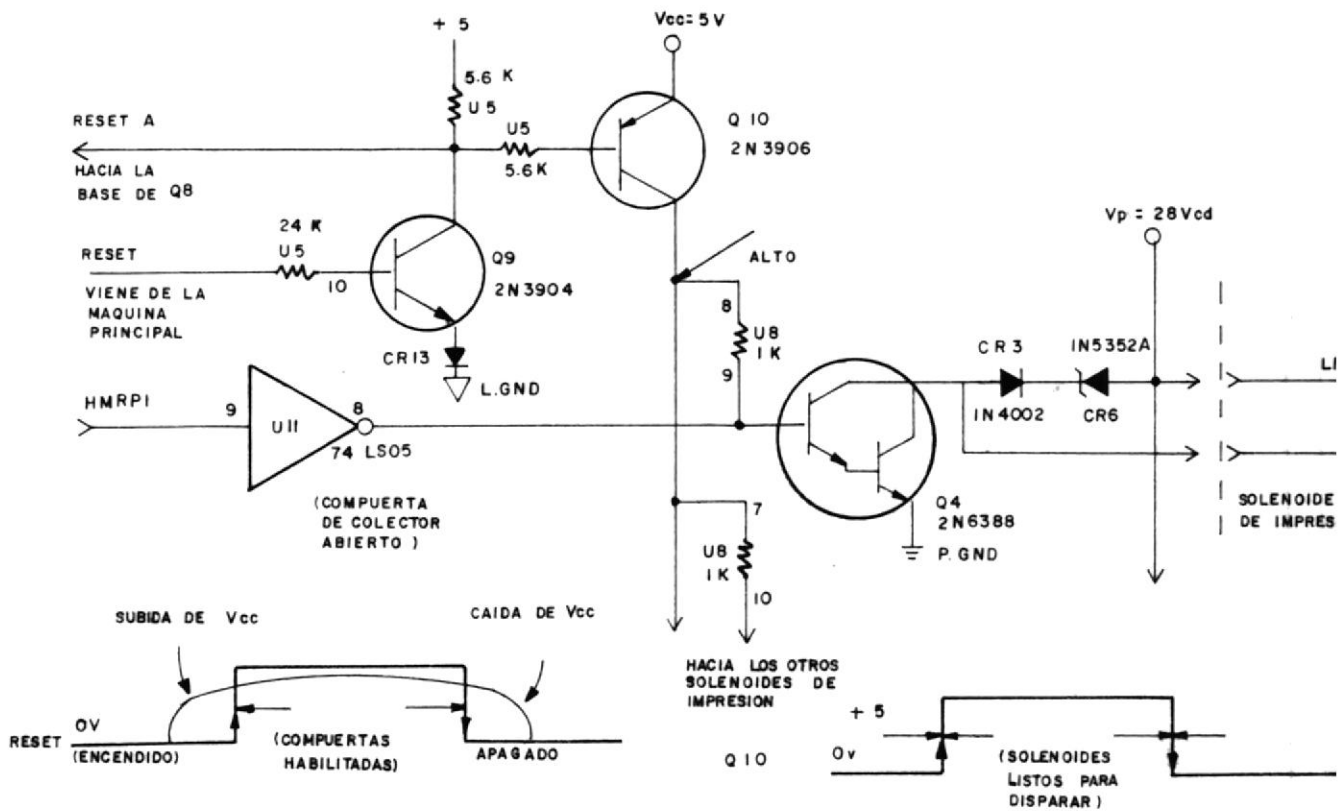


Fig. 1.15 AMPLIFICADORES DE POTENCIA (DRIVERS)

1.4.6 CIRCUITOS DE CONTROL DEL MOTOR

Los circuitos de control del motor son los siguientes:

- a. Inhibición del motor
- b. Activación del motor
- c. Control de velocidad
- d. Freno dinámico
- e. Detector de atascamiento.

1.4.6 (a) Inhibición del motor.-

Este circuito impide que el motor gire cuando se apaga la imprenta.

1.4.6 (b) Activación del Motor.-

Cuando la Imprenta no está funcionando, el término MTRON/ es Alto (High). Esto polariza la base de Q8 positivamente y lo hace conducir. Cuando Q8 conduce Q7 y Q3 no pueden conducir aislando los +28 Vcd del motor. al mismo tiempo, el inversor U11 fuerza Bajo (Low) el término BUSY/ indicando a la máquina principal que la imprenta no está ocupada (Fig. 1.16).

1.4.6 (c) Control de velocidad del motor.-

El Resistor R6 (4.3.) queda en serie con el motor por lo tanto la corriente que fluye por éste desarrolla una caída de voltaje a través de R6 la cual se aplica al amplificador operaciones U3 (Figuras 1.16 y 1.17).

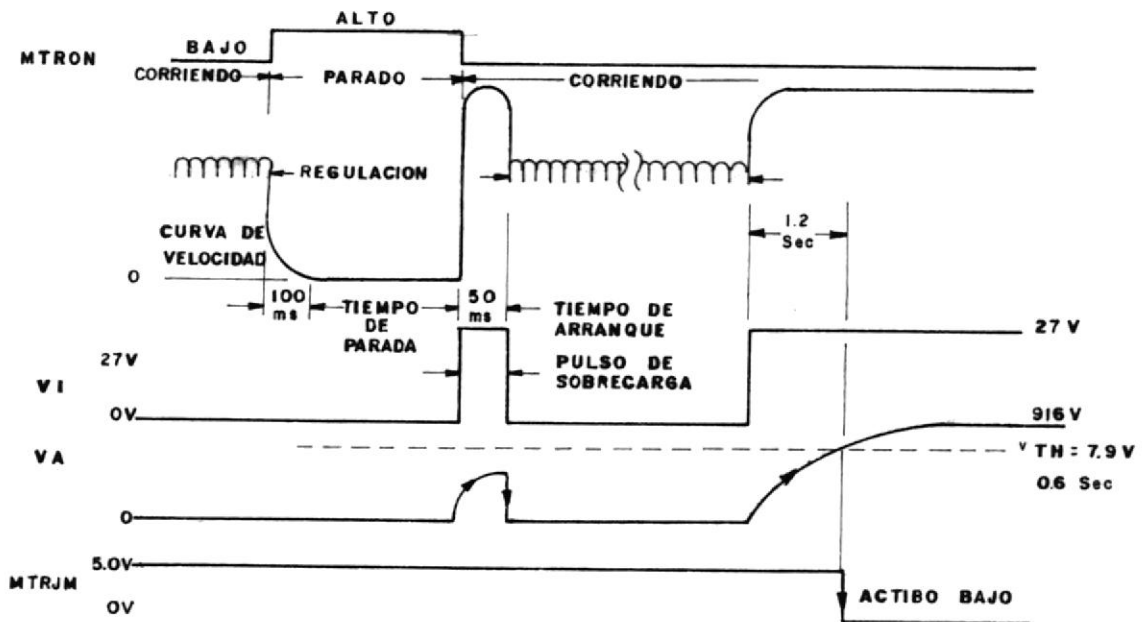


Fig. 1.17 DIAGRAMAS DE TIEMPO DEL MOTOR

Cuando la carga del motor varía, la corriente a través del motor tiende a variar en la misma proporción (más carga, más corriente y viceversa), esto varía la caída de voltaje a través de R6 de igual manera. La señal de voltaje generada por R6 se aplica a través de U3 y Q7 el cual varía su conducción en la misma proporción. Q7 controla la base del transistor de potencia Q3, el cual ajusta su resistencia interna inversamente proporcional a la carga manteniendo una velocidad constante en el motor. el potenciómetro R1 de ajuste de velocidad, (speed Adj.) aplica un voltaje de referencia a U3 para ajustar los parámetros del circuito a la velocidad nominal de operación, de aproximadamente 540 RPM.

1.4.6 (d) Freno Dinámico del Motor.-

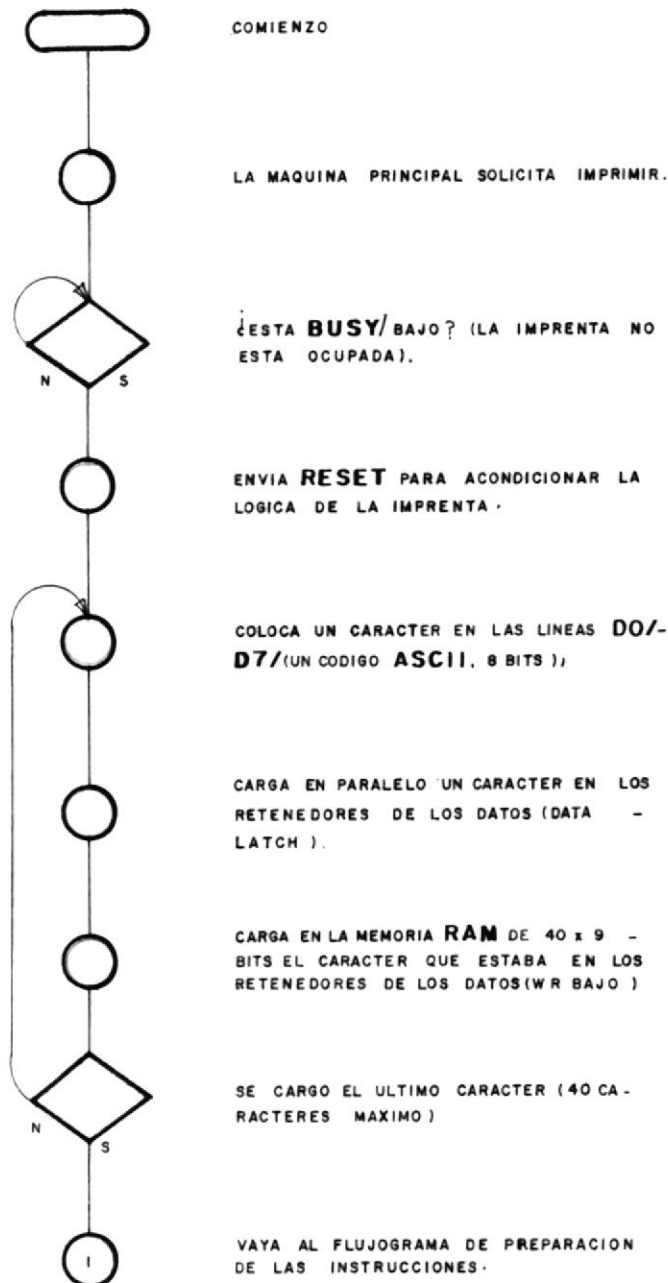
Mientras el motor está girando, (+28 Vcd aplicados por Q3) Q6 está cortado. Tan pronto como MTRON/ se hace Alto (High), Q3 deja de conducir y quita los +28 Vcd al motor. La fuerza contra-electromotriz inducida en el motor polariza directamente el transistor Q6 el cual queda prácticamente como una carga en paralelo con el motor. Este, al tratar de continuar girando por inercia, actúa como un generador y la carga representada

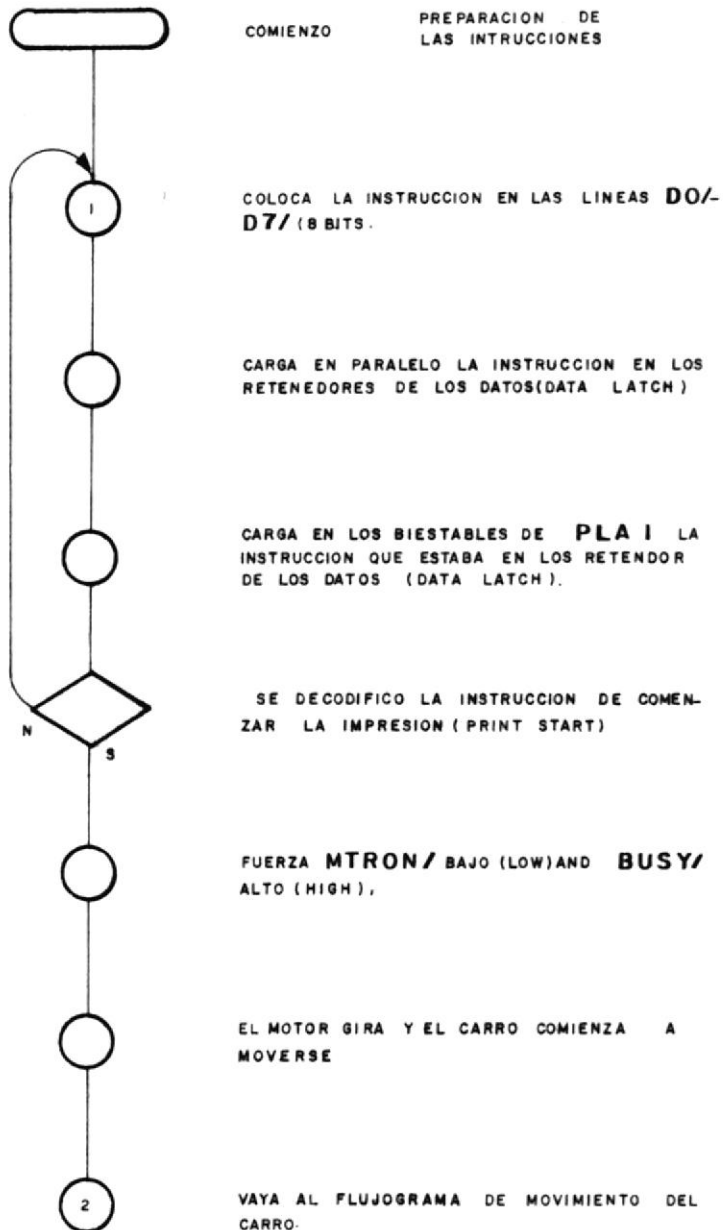


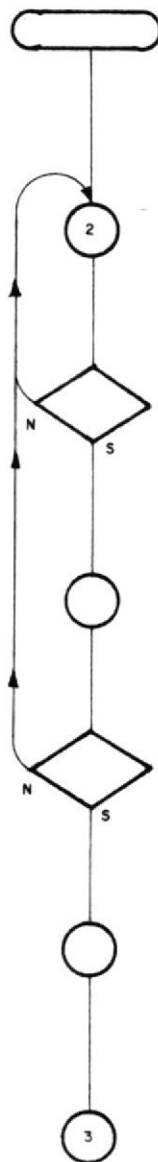
Tan pronto la corriente del motor exceda de la corriente máxima de carga permisible, el voltaje desarrollado a través de R6 activa a U3-B, cuya salida se hace Alta y se aplica a la entrada de U3-C. El circuito RC formado por U1 y C2 (820K-2 uf) demora la subida del voltaje a la entrada de U3-C aproximadamente 600 ms para evitar que U3-C se dispare debido a aumentos momentáneos de la carga. CR14 provee un paso rápido de descarga para C2 cuando la carga se estabiliza.

Si la condición de carga excesiva o tranque del motor persiste por un período aproximado de 1.2 segundos U3-C se dispara, su salida se hace Alta y se aplica al inversor U11. Esto fuerza el término motor atascado (MTRJM) Bajo (Low) para indicar la lógica de la máquina principal que el motor está sobrecargado o trancado.

1.5 FLUJOGRAMAS DE OPERACION DE LA IMPRENTA

CICLO DE IMPRESION DE LAS IMPRENTAS ANSWER
FLUJO BASICO





COMIENZO

MOVIMIENTO
DEL CARRO

EL CARRO SE MUEVE (UNA PASADA)
SE GENERA **DOT POS/**. DEPENDIENDO DE
DONDE QUEDO EL CARRO EN LA ULTIMA OPE-
RACION, ESTE SE MOVERA DE IZQUIERDA A
DERECHA O VICEVERSA

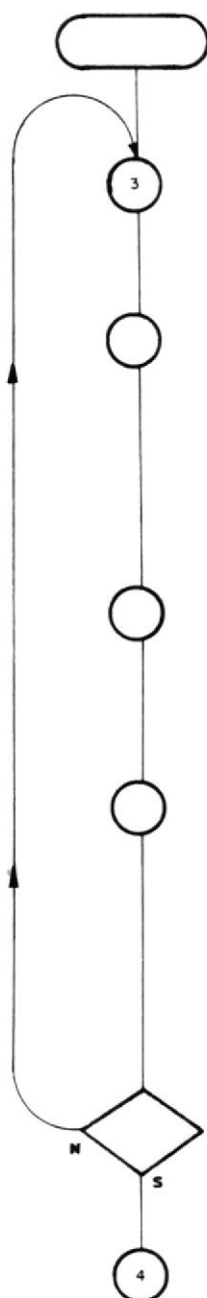
¿ SE DETECTO LA POSICION DE DESCANSO
(HOME) (POSICIONES 1 ó 2)

ALIMENTA EL PAPEL UN PUNTO Y ACTIVA LA
BANDERA DE LA DIRECCION O SENTIDO DEL
MOVIMIENTO PARA DETERMINAR COMO DECODI-
FICAR LAS LINEAS DE PUNTO.

¿ ES ESTA LA SEGUNDA POSICION DE DESCANZO
DESDE QUE **MTRON /** SE ACTIVO?

PLA 2 COLOCA LA CUENTA DE LAS LINEAS
DE PUNTOS EN UNO.

VAYA AL FLUJOGRAMA DEL **ROM** DE DECODI-
FICACION DE CARACTERES



COMIENZO

**ROM DE DECODIFICACION
DE CARACTERES**

PLA 2 LEE UN CARACTER DEL **RAM** Y LO CARGA EN EL REGISTRO DE DIRECCIONES (ADDRESS REGISTER). ACTIVA LA BANDERA DE CARACTER DOBLE O SENCILLO

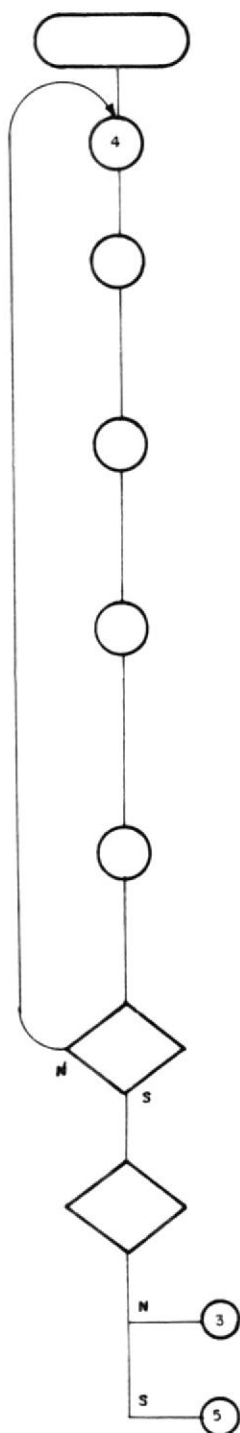
EL REGISTRO DE DIRECCIONES COLOCA UNA DIRECCION DE 15 BITS EN SERIE EN LA LINEA SERIAL ADDRESS. SE ENVIA EL PULSO DE SINCRONIZACION DE LA DIRECCION POR LA LINEA ADDRESS SYNC.
 BITS **SA0-SA3**=NUM DE LA LINEA DE PUNTOS DEL CARACTER (1-7).
 BITS **SA4-SA11**=DIRECCION DONDE ESTA EL CODIGO DEL CARACTER EN EL **ROM**
 BIT **SA12**=BANDERA DE ANCHO DOBLE / SENCILLO.
 BIT **SA13**=PRIMERA/SEGUNDA MITAD DE UN CARACTER DOBLE.
 BIT **SA14**= SENTIDO EN QUE SE MUEVE EL CARRO

SE SELECCIONA EL **ROM** Y ESTE ENVIA 14 BITS EN SERIE POR LA LINEA SERIAL DATA.
 BIT **SD0**: ANCHO DOBLE/SENCILLO
 BIT **SD1**: FIN DE UNA LINEA DE PUNTOS DEL CARACTER
 BITS **SD2-SD13**: EL PATRON DE PUNTOS DE UNA DE LAS LINEAS DE PUNTOS DE UN CARACTER.

EL PATRON DE LOS PUNTOS DE LA LINE SERIAL DATA SE CARGA EN UNO DE LOS CUATRO REGISTROS DE LOS DATOS DE LOS PUNTOS (DOT DATA REGISTER) PUEDEN SER PUNTOS EN POSICIONES INTERMEDIAS O COMPLETAS. DEPENDIENDO DE LA BANDERA DEL SENTIDO EN QUE SE MOVIO EL CARRO (DIRECTION FLAG). LOS PUNTOS SE CARGAN EN UN SENTIDO O EL OTRO (FORWARD/BACKWARD) IMPRESION DE IZQUIERDA A DERECHA O VICEVERSA

¿SE CARGARON LOS CUATRO REGISTROS DE LOS DATOS DE LOS PUNTOS CON UNA DE LAS LINEAS DE PUNTOS DE CADA UNO DE LOS CUATRO CARACTERES QUE SE DEBEN IMPRIMIR?

VAYA AL FLUJOGRAMA DE IMPRESION DE LAS LINEAS DE PUNTOS DE LOS CARACTERES.



COMIENZO

IMPRESION DE LAS LINEAS
DE PUNTOS DE LOS CARACTERES

LA TIRILLA DE SINCRONIZACION (TIMING STRIP) GENERA **DOT POS/** (BORDE INICIAL DE LA RANURA HACE **DOT POS/** BAJO Y EL BORDE POSTERIOR LO HACE ALTO).

UI3 RECIBE **DOT POS/** Y GENERA **HMRSGF** (BORDE INICIAL) PARA IMPRIMIR LOS PUNTOS DE LAS POSICIONES COMPLETAS Y **HMRSGH** (BORDE POSTERIOR), PARA IMPRIMIR LOS PUNTOS DE LAS POSICIONES INTERMEDIAS.

HMRGF Y **HMRGH** DISPARAN EL COMPENSADOR DEL ANCHO DE LOS PULSOS DE DISPARO DE LOS SOLENOIDES DE IMPRESION. EL COMPENSADOR GENERA **HMRSGH /** Y **HMRSGF /** (350 μ s ANCHO MAXIMO)

LOS RETENEDORES DE SALIDA PARA LOS PUNTOS DE LAS POSICIONES COMPLETAS O INTERMEDIAS (FULL/HALF DOT OUTPUT LATCHES) SE CARGAN DE ACUERDO AL PATRON DE PUNTOS ALMACENADOS EN EL REGISTRO DE DATOS DE LOS PUNTOS (DOT DATA REGISTER).

HMRPI 2 3 y 4 SE ENVIAN A LOS AMPLIFICADORES DE POTENCIA (DRIVERS) DE LOS SOLENOIDES DE IMPRESION CUANDO SE DEBE IMPRIMIR UN PUNTO EN LAS POSICIONES INTERMEDIAS O COMPLETAS (CUATRO CARACTERES A LA VEZ).

¿SE TERMINO LA LINEA DE PUNTOS DE LOS CARACTERES QUE SE ESTAN IMPRIMIENDO?

¿SE TERMINO LA LINEA DE PUNTOS DE LOS 4-0 CARACTERES?

VAYA AL FLUJOGRAMA DEL **ROM** DE DECODIFICACION DE CARACTERES

VAYA AL FLUJOGRAMA DE ALIMENTACION DEL PAPEL.

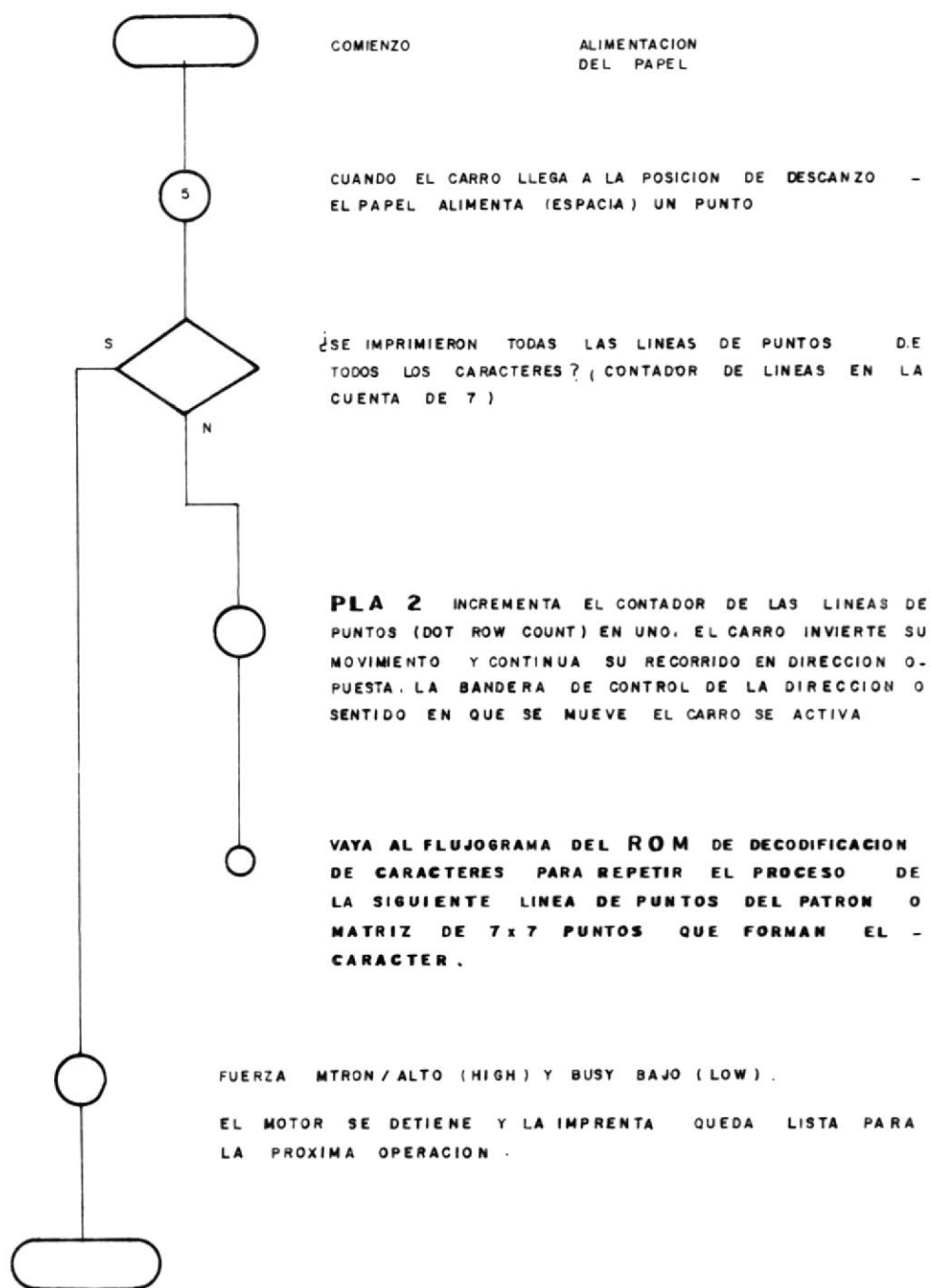


Fig. 1.19 CICLO DE IMPRESION DE LAS IMPRENTAS ANSWER FLUJO BASICO

CAPITULO II

SEÑALES BASICAS



2.1 MUESTREO DE LAS PRINCIPALES SEÑALES EN LA TARJETA DE CONTROL

Una vez explicada como opera la lógica en la tarjeta de control de la imprenta, la idea básica de esta tesis consiste en simular dicha lógica de control mediante un programa hecho en ASSEMBLER para el SDK-85, de tal manera de obtener un equipo de prueba que pueda diagnosticar daños en la misma sin necesidad de tener la máquina principal (caja registradora que maneja la impresora).

Básicamente, el principio consiste en muestrear secuencialmente las señales que se generan en la lógica de la tarjeta, una vez que las instrucciones de control necesarias para dar inicio a dicha lógica han sido creadas por el SDK-85.

El siguiente paso consiste en compararlas con el valor

real que deberían tener estas señales y en base al resultado obtenido, poder emitir un diagnóstico que localice el elemento dañado o el área de la falla en la tarjeta.

Las principales señales a muestrearse son: BUSY, MTRON, MTRJM, 28 Vcd al motor, Serial Address, Serial Data, Dotpos, V4 y V6 HMRPF o HMRPH, HMRP1 - 4, o Vcd, que serán descritos a continuación juntamente con la circuitería utilizada para muestrearlas.

La forma como se generan las señales de control y la circuitería a utilizar será explicada en el capítulo 3.

2.1.1 DESCRIPCION DE LAS SEÑALES A MUESTREARSE

BUSY: Cuando la imprenta está en posición de descanso, el término BUSY es bajo (LOW) indicando a la lógica de la máquina principal que la imprenta no está ocupada y por consiguiente está lista para operar.

La señal mencionada es muestreada tomándola directamente desde el pin # 15 del conector J1 en la tarjeta de la impresora, enviándola hacia el pin P8-0 en el puerto B del SDK.

MTRON: Cuando la lógica de U13 decodifica la instrucción de comenzar a imprimir (Start Print), se genera el término MTRON bajo (LOW), el cual activa el circuito de control del motor de la imprenta para comenzar el ciclo de impresión. Al mismo tiempo se fuerza alto al término BUSY para indicar a la lógica de la máquina que la imprenta está ocupada.

La señal mencionada es muestreada tomándola directamente desde el pin 12 del chip U11 en la tarjeta de la impresora y enviada al pin P1-3 en el puerto 1 del 8355 para el SDK-85.

MTRJM: Esta señal se hace baja (LOW) para indicar a la lógica de la máquina principal que el motor está sobrecargado o atascado.

Al igual que en el caso anterior, la muestra es tomada directamente desde el pin 12 del chip U11 y enviada al pin P1-4 en el puerto 1 del 8355 para el SDK-85.

28 Vcd al motor: Es el voltaje que activa el motor de la impresora y sólo llega hasta el devanado del mismo, cuando la señal MTRON se hace baja y habilita un transistor de paso permitiéndole que los 28 voltios lleguen al motor.



Para este caso, la muestra es tomada mediante un circuito resitivo que se mostrará en la siguiente sección e ingresa al SDK-85 por el pin P1-5 del puerto 1 del ROM.

SERIAL ADDRESS:R Esta señal es generada inmediatamente después que la lógica comienza a leer de uno en uno los caracteres almacenados en la memoria RAM y por medio de un registro de direcciones y lógica de control genera esta señal que es una dirección de 15 bits, asociada en el carácter leído en la memoria RAM.

La muestra para esta señal es tomada a través de un FLIP/FLOP J-K donde serial address constituye la entrada de clock. La salida es conectada la puerto P1-0 del SDK-85.

SERIAL DATA: Es la señal enviada por el ROM hacia el controlador y define la configuración de puntos de la línea de puntos (1-7) correspondiente al carácter que se va a imprimir. Es una señal de 14 BITS y su formato es el siguiente:

El primer bit indica si el carácter es de doble ancho, el segundo bit indica el fin de una línea de puntos y el

resto de los bits, el patrón de puntos de la línea (1-7) del caracter. La dirección (15 bits) para acceso al ROM y la configuración de los puntos (14 bits) enviados por el ROM se repite cuatro veces (1 caracter por cada solenoide de impresión de los diez que cada solenoide debe imprimir).

Es muestreada a través de un FLIP/FLOP y enviada al SDK-85 por el PIN P1-1 del puerto 1.

DOTPOS: Esta señal generada mientras el carro se desplaza, es una serie de pulsos necesarios para sincronizar las posiciones de impresión de los puntos que forman los caracteres y llevar la cuenta de las posiciones de descanso del carro.

En este caso, la muestra es tomada mediante un FLIP/FLOP y enviada al SDK-85 por el pin P1-2 del puerto 1.

V4 y V6: Son señales que están presentes en la circuitería del detector de las posiciones de impresión y descanso del carro (circuitería de DOTPOS) necesarias para poder detectar daños en la misma. Muestreada también mediante un FLIP/FLOP J-K y enviadas al SDK-85 por los pines P0-0 y P0-1 del puerto cero del ROM.

HMRPS o HMRPH: Estos pulsos se usan para controlar el disparo de los solenoides de impresión e imprimir los puntos en las posiciones intermedias y completas, con la misma intensidad.

Las señales mencionadas son muestreadas mediante una circuitería de compuertas OR y FLIP/FLOP J-K para ser enviadas al SDK-85 por el pin PO-7 del puerto 0.

HMRP1-HMRP4: Estos pulsos activan los amplificadores de potencia de los solenoides de impresión para ir imprimiendo los puntos que van formando los caracteres.

Estas cuatro señales son muestreadas a través de circuiterías formadas por compuertas OR, de donde se obtiene una señal resultante conocida como HRES, la misma que es ingresada a un FLIP/FLOP J-K como clock y su salida enviada al SDK-85 por el pin PO-3 del puerto 0.

O Vdc: Esta señal chequea si los transistores DARLINGTON que manejan los solenoides de disparo para cada aguja se encuentran en buen estado.



La señal es muestreada mediante un FLIP/FLOP y la salida; son ingresadas al SDK por los pines PO-6, PO-4, PO-5, PO-2 que son para la bobina 1, 2, 3 y 4.

2.2 DIAGRAMAS DE BLOQUE Y CIRCUITAL

Esta sección contiene un diagrama de bloques de lo que constituye el equipo de prueba donde se indican las principales señales generadas, así como las diferentes secciones con que está formada.

Se mostrará además cada uno de los circuitos utilizados para muestrear las señales anteriormente descritas y en la sección a continuación se da una explicación técnica de éstos. Finalmente un gráfico indica todos los pines de entrada y salida utilizados por los puertos 0, 1 y 8 del SDK-85.

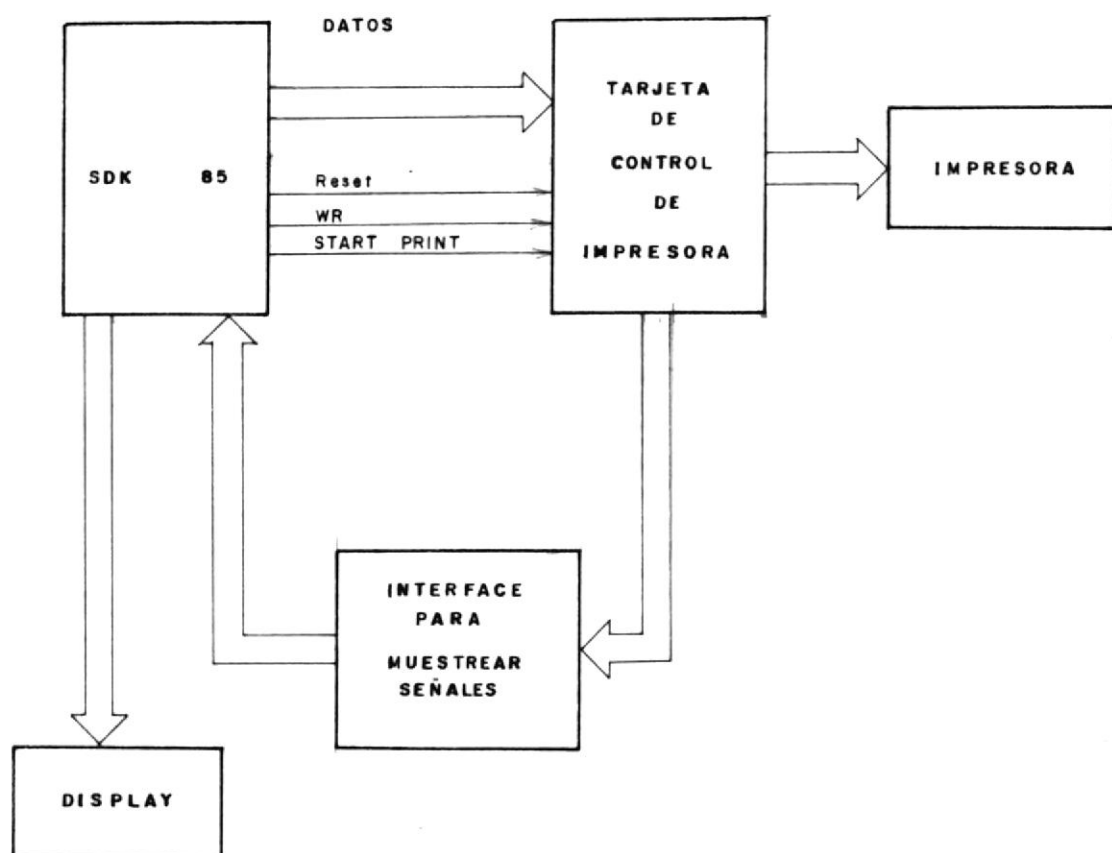


Fig 2.1 DIAGRAMA DE BLOQUE DEL EQUIPO DE PRUEBA

2.2.1 DIAGRAMAS CIRCUITALES

2.2.1.1 DIAGRAMA CIRCUITAL PARA MUESTREAR 28

VOLTIOS

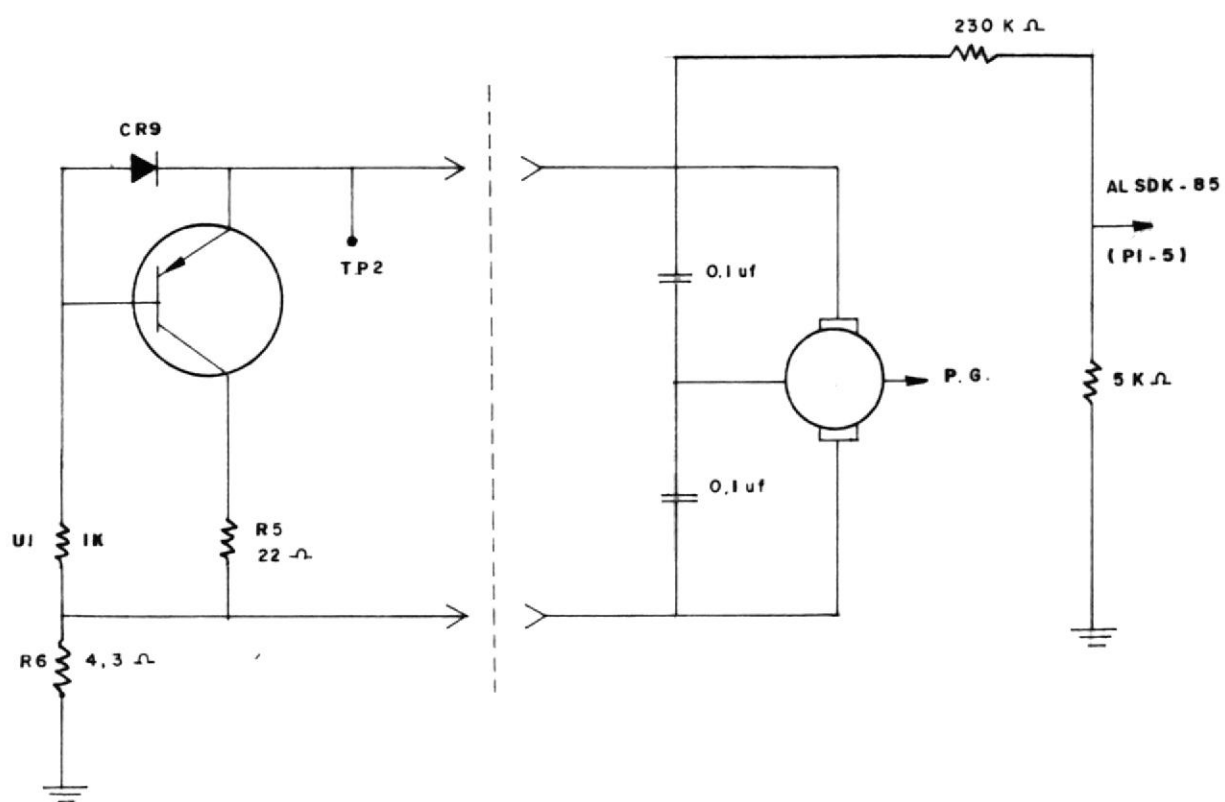


Fig. 2.2

2.2.1.2 DIAGRAMA CIRCUITAL PARA MUESTREAR SERIAL
ADDRESS

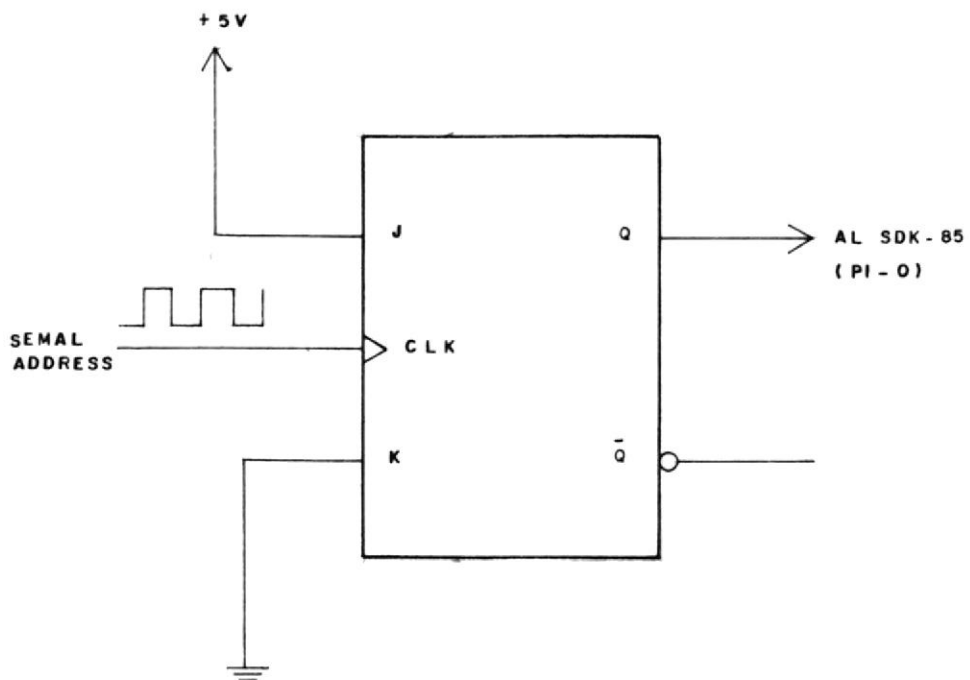


Fig. 2.3



BIBLIOTECA

2.2.1.3 DIAGRAMA CIRCUITAL PARA MUESTREAR SERIAL DATA

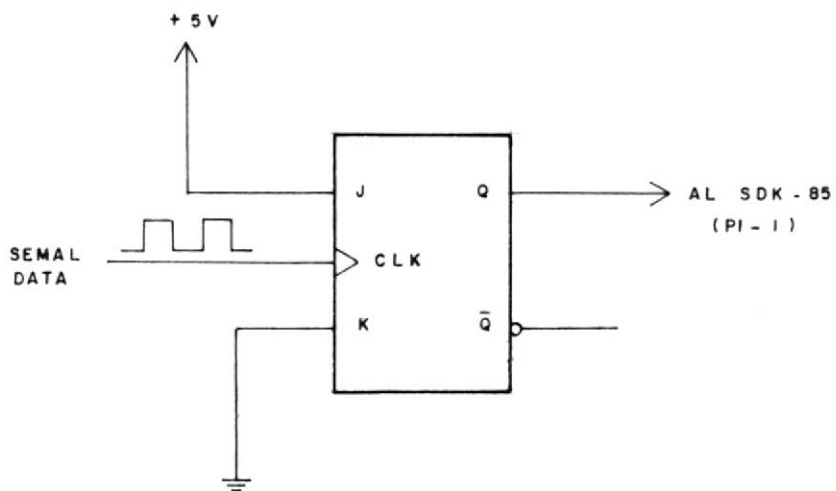


Fig. 2.4

2.2.1.4 DIAGRAMA CIRCUITAL PARA MUESTREAR DOTPOS

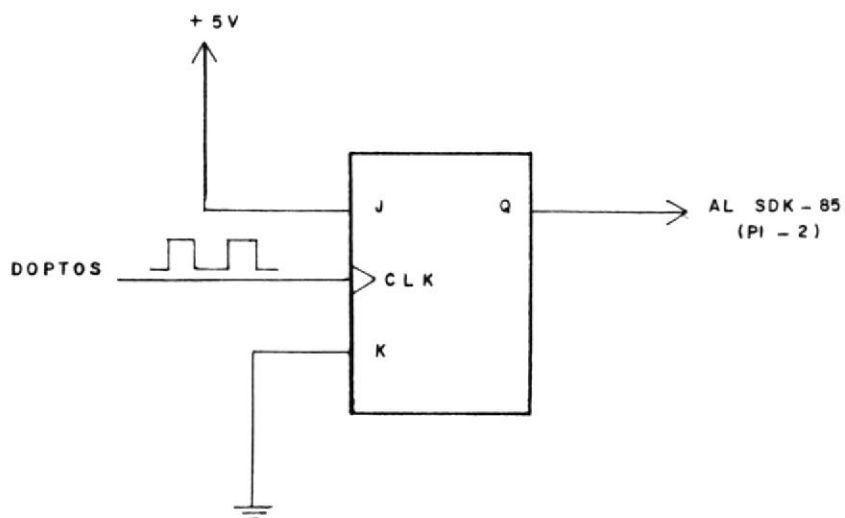


Fig. 2.5

2.2.1.5 DIAGRAMA CIRCUITAL PARA MUESTREAR V4 Y V6

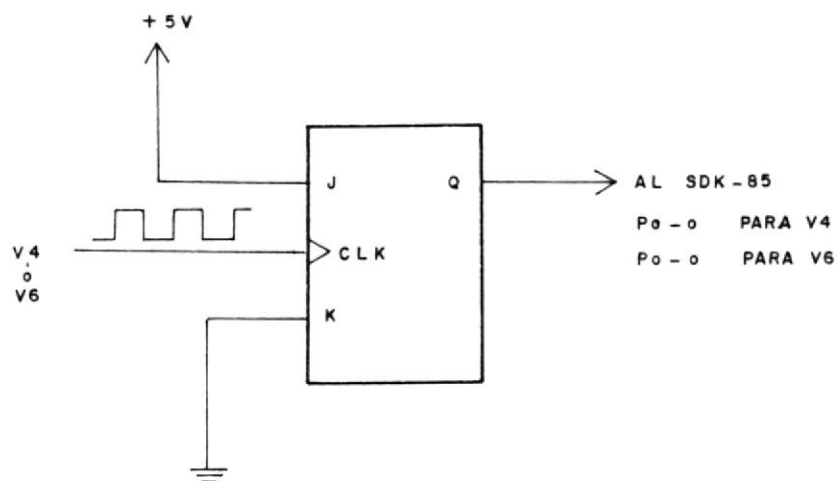


Fig. 2.6

2.2.1.6 DIAGRAMA CIRCUITAL PARA MUESTREAR HMPRF O HMPRH

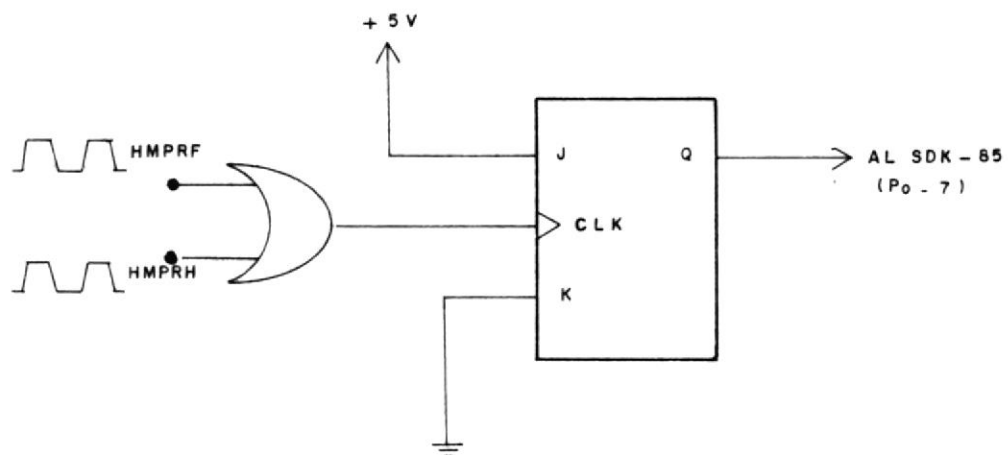


Fig. 2.7

2.2.1.7 DIAGRAMA CIRCUITAL PARA MUESTREAR HMRP1-
HMRP4

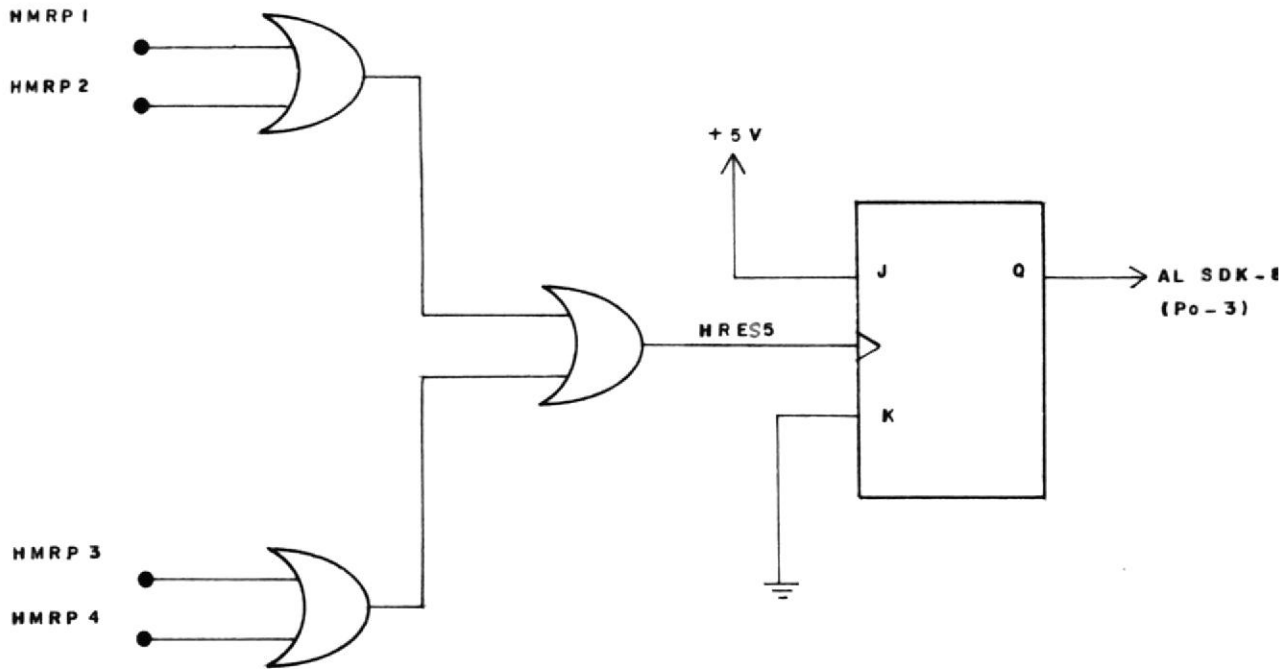


Fig. 2.8



2.2.1.8 DIAGRAMA CIRCUITAL PARA MUESTREAR 0Vcd

Permite probar si llegan los pulsos de disparo a las bobinas.

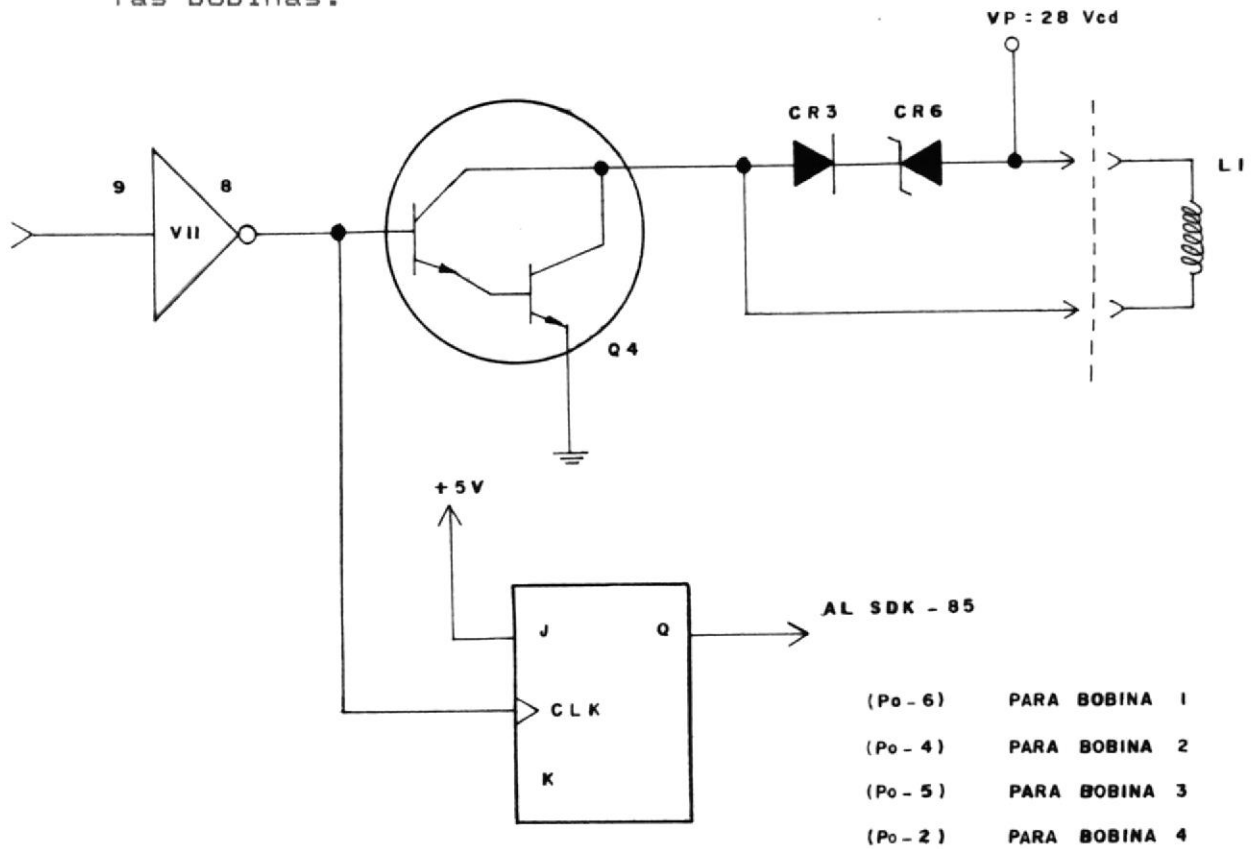


Fig. 2.9

Descritos ya todos los circuitos utilizados para muestrear las señales, a continuación se detallará cada uno de los pines correspondientes a los puertos 0, 1 y 8 del SDK-85 que son utilizados para ingresar y sacar señales del micropro-cesador 8085.

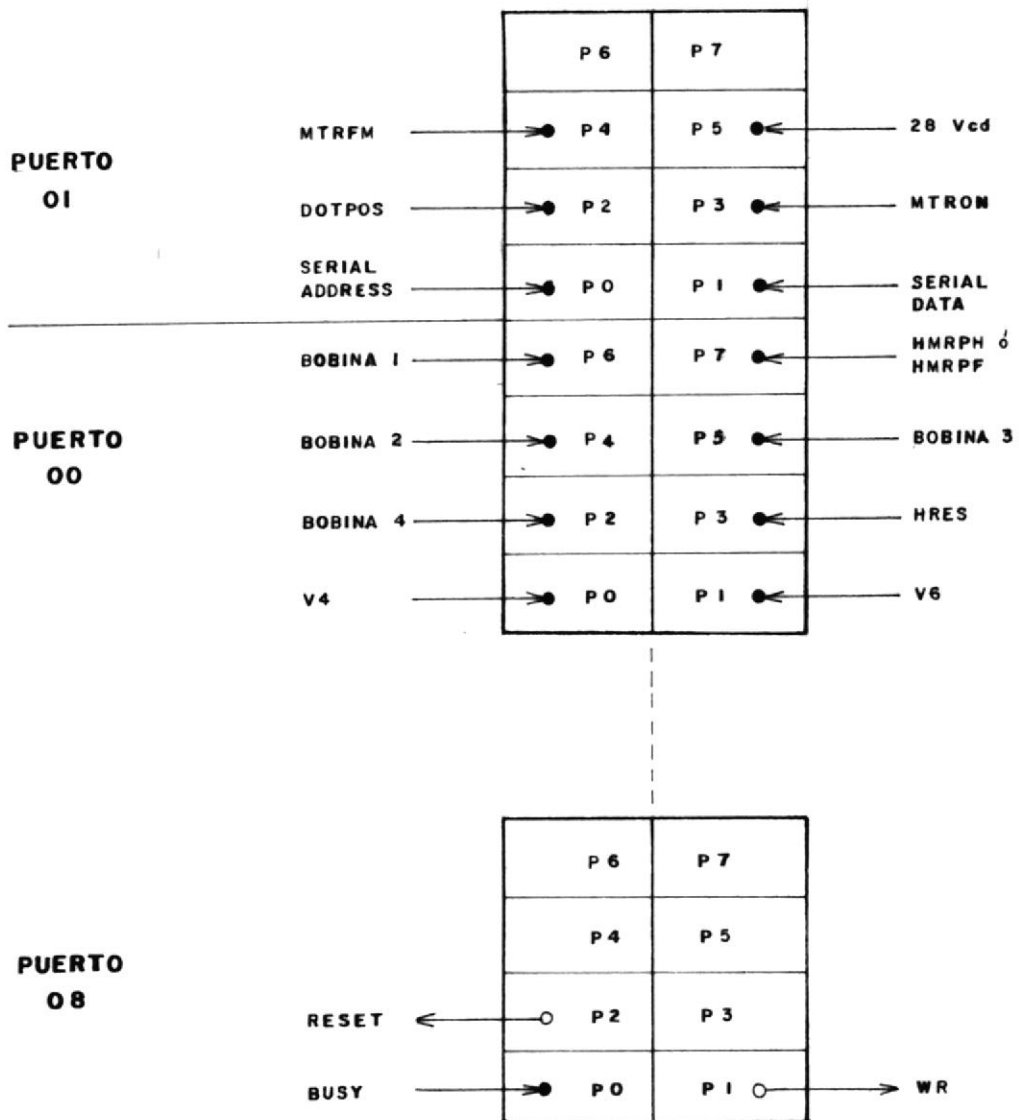


Fig. 2.10 DESIGNACION DE PINES EN LOS PUERTOS 0.1 Y 8 PARA EL 8355 EN EL SDK-85

2.3 DESCRIPCION DE DIAGRAMAS

2.3.1 28 Vcd AL MOTOR

Este circuito es netamente resistivo y se lo utiliza para probar si en el momento en que MTRON se hace bajo, los 28 voltios llegan al motor. Prueba también si el transistor DARLINGTON Q3, el diodo CR9 y Q6 permiten el paso de dicho voltaje al motor.

Como se mostró en la fig. 2.2, el circuito divisor de voltaje permite enviar +5 voltios al pin P1-5 del SDK-85.

2.3.2 SERIAL ADDRESS

Este tren de pulsos (fig. 2.3) que indica la posición en que se encuentra la matriz de puntos en el ROM generador de caracteres, es muestreado mediante un FLIP/FLOP J-K (7473) con una entrada de clock con disparo por flanco positivo. El tren de pulsos constituye la señal de clock y cuando es detectado se genera un nivel alto de 5 voltios en la salida Q y que será la entrada al SDK-85 por el puerto 1 en la posición P1-0 (Fig. 2.3).

2.3.3 SERIAL DATA

Esta señal consiste también de un tren de pulsos de 14 bits que son devueltos por el ROM generador de caracteres y que definen la configuración de puertos de la línea de puntos correspondientes al carácter que se va a imprimir.

El circuito utilizado para muestrear esta señal está formado por un FILP/FLOP J-K como en el caso anterior donde SERIAL DATA es la entrada de CLOCK y la salida Q es la entrada P1-1 del SDK-85 (fig. 2.4).

2.3.4 DOTPOS

Generada por la tirilla ranurada de sincronización colocada en el carro donde están montadas las cuatro agujas. Es un tren de pulsos que indica a la lógica de control donde deben imprimirse los puntos para formar los caracteres.

Es muestreada mediante un FLIP/FLOP J-K y su salida Q constituye la entrada P1-2 del SDK-85 (fig. 2.5).



BIBLIOTECA

2.3.5 SEÑALES V4 y V6

Son trenes de pulsos que son muestreados en puntos de prueba intermedios en la circuitería que genera DOTPOS mediante FLIP/FLOPS J-K con clock de flanco positivo. Las señales V4 y V6 son muestreadas por separado y las salidas constituyen las entradas PO-0 y PO-1 del puerto cero en el SDK-85 (Fig. 2.6).

2.3.6 HMRPF O HMRPH

Estos pulsos utilizados para controlar el disparo de los solenoides de impresión son la entrada a una compuerta OR y la salida de la misma constituye la entrada clock de un FLIP/FLOP, como lo muestra la fig. 2.7. La salida del mismo va al pin PO-7 del SDK-85.

2.3.7 HMRP1 A HMRP4

Estas cuatro señales se generan en la pastilla de control y son las que energizan las bobinas que disparan cada una de las agujas de impresión. Constituyen las entradas de dos compuertas OR, y sus salidas la entrada

de una tercera compuerta OR que finalmente entra a un FLIP/FLOP 5-K (fig. 2.8). La entrada al SDK-85 es por el pin PO-3.

2.3.8 0 Vdc

El circuito para observar esta señal es hecho con la finalidad de comprobar si los pulsos generados por el controlador de la imprenta para activar cada bobina llega a los transistores DARLINGTON y puedan disparar las agujas que imprimen los puntos que forman los caracteres.

Aquí muestreamos los pulsos que entran a las bases de los transistores para cada aguja y que serán las entradas de clock en los circuitos formados por FLIP/FLOP J-K. Las salidas de los mismos serán las entradas PO-6, PO-4, PO-5, PO-2 en el SDK-85 respectivamente (fig. 2.9).

2.4 RESULTADOS OBTENIDOS

La configuración utilizada para tomar muestra de

las señales producidas en la tarjeta de control de la impresora, principalmente los trenes de pulso mediante FLIP/FLOP J-K dieron los resultados esperados excepto por cierto inconveniente presentado cuando se probó todo el programa de corrido, el cual se explica de la siguiente manera:

Cuando el programa está corriendo, cada vez que se manda a imprimir una línea de caracteres en la impresora, éste prueba todas las señales lógicas de la tarjeta dejando con ésto cargadas las salidas de los FLIP/FLOP J-K.

Al continuar el programa y querer imprimir otra línea de caracteres, se genera una señal de RESET, necesaria para encerrar todos los circuitos lógicos existentes incluyendo los FLIP/FLOPS.

El problema se presentó inmediatamente después de enviar RESET, donde al iniciar el programa a muestrear señales, resultó que el tiempo que demoran los FLIP/FLOPS en encerrarse es mucho mayor que el que le toma al SDK-85 iniciar la secuencia de muestreo.

La solución fue por tanto poner un segmento de DELAY entre la generación del RESET y el inicio de la secuencia, evitando de esta manera que los valores que se ingresan al SDK-85 a partir de la segunda línea de impresión no sean los cargados cuando se imprimió la primera línea de caracteres, dando tiempo para que los FLIP/FLOPS se enceren totalmente antes de que la lógica comience a funcionar.

CAPITULO III

DISEÑO DEL EQUIPO DE PRUEBA



BIBLIOTECA

3.1 GENERACION DE LAS PRINCIPALES SEÑALES

El equipo de prueba que constituye el tema de esta tesis, basada en un programa hecho en ASSEMBLER para el kit SDK-85 que programa el microprocesador INTEL 8085. Simula las señales de control enviadas por la máquina principal hacia la impresora y puede así dar inicio a la lógica de operación de la tarjeta.

Una vez que la tarjeta de la impresora inicia su lógica, se toman muestras de las señales que se originan y se las envía de regreso al SDK-85 para el respectivo diagnóstico. Todas las señales muestreadas son ingresadas al microprocesador a través de los puertos programables en las memorias ROM 8355 y RAM 8155.

Realizado el diagnóstico, si éste es positivo, seguirá a probar la siguiente señal generada, y si es negativo, el

programa indica en el DISPLAY del SDK-85 la ubicación del chip dañado o la zona del daño, en caso de tratarse de elementos discretos como transistores, diodos o resistencias.

Para dar inicio al proceso mencionado e indicar las señales básicas, se vuelve necesario dar alguna información sobre el SDK-85 y sus periféricos.

3.1.1 DESCRIPCION DEL SDK-85

La figura No. 3.1 es un diagrama de bloques funcional del SDK-85. En ella se han omitido algunas líneas de control para dar simplicidad al esquema. Los diagramas esquemáticos y circuitales completos están incluidos en uno de los apéndices de la tesis.

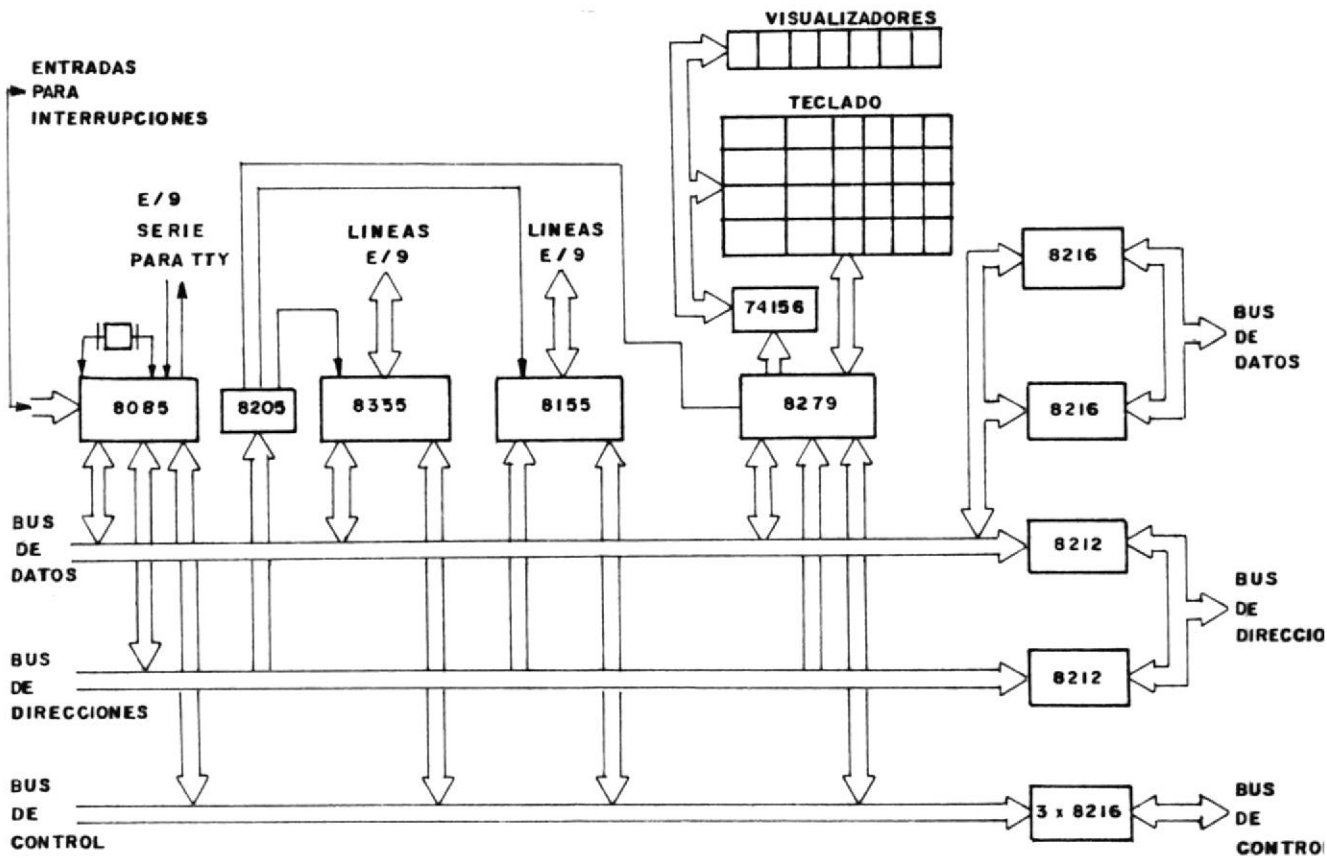


Fig. 3.1 DIAGRAMA DE BLOQUES FUNCIONAL DEL SDK-85.

A continuación se hará una descripción de cada uno de los elementos del sistema:

3.1.1 EL MICROPROCESADOR 8085 Y EL SISTEMA DE BUSES

El microprocesador 8085 es una evolución del microprocesador 8080 e incorpora en una sola pastilla el 8080, el reloj 8024 y el controlador del sistema 8225. Es compatible con el repertorio de instrucciones y podría parecer a primera vista que es simplemente un sustituto del 8080, pero no es así, ya que desafortunadamente el 8085 queda corto de terminales. Para solucionar este inconveniente se multiplexa el bus de datos con el de direcciones. El bus de direcciones del 8085 sólo tiene ocho líneas por las que salen los bits A8 a A15, mientras que las ocho líneas A0 a A7 de la parte baja de direcciones salen por el mismo bus de datos D0 a D7.

Una línea de control especial, ALE (habilitación del cerrojo de direcciones) indica cuando están saliendo direcciones y no datos por el bus de datos. El bus de datos ha de sufrir pues un proceso de demultiplexado externo y han que añadir un cerrojo al sistema. El

verdadero valor del 8085 radica en los componentes especiales de que dispone el sistema: el 8155 (RAM + E/S) y el 8355 (ROM + E/S), puesto que estos componentes disponen simultáneamente de memoria, circuitos de E/S y demultiplexores del bus de datos, resulta posible pues, construir un sistema completo con sólo tres circuitos integrados.

En la figura No. 3.2 se observan los 40 terminales de que consta el 8085.

1	X1	Vcc	40
2	X2	HOLD	39
3	RST	HLDA	38
4	SOD	CLK(out)	37
5	SID	RST IN	36
6	TRAP	READY	35
7	RST 7.5	IO M	34
8	RST 6.5	SI	33
9	RST 5.5	RD	32
10	INTR	WR	31
11	INTA	ALE	30
12	AD0	SO	29
13	AD1	A15	28
14	AD2	A14	27
15	AD3	A13	26
16	AD4	A12	25
17	AD5	A11	24
18	AD6	A10	23
19	AD7	A 9	22
20	Vss	A 8	21



Fig. 3.2 DIAGRAMA DE PINES DEL 8085

Dispone de cinco líneas de interrupción que se han representado a la izquierda de la ilustración. Dos terminales están destinados al cristal del oscilador, y otros dos a la tensión de alimentación. A la derecha aparecen las líneas básicas del bus de control, junto con las de los buses de datos y direcciones. Posee también un par de líneas de entrada y salida serie que son manejadas por software para así dar al SDK-85 capacidad de comunicación con un teletipo. La frecuencia básica del 8085 en el KIT es de 3.072 Mhz. que internamente es dividida para 2 desde la entrada de cristal de 6.114. Mhz.

3.1.1.2 EL 8155

El 8155 es un circuito integrado de alta integración diseñado para ser compatible con el sistema de buses del 8085. Contiene 256 bytes de memoria RAM estática y el equivalente a un PIO (circuito integrado de interfase cuyas siglas significan "Entrada/salida Paralela" o "Entrada/Salida Programable") con tres puertos externos: los puertos de 9 bits cuyas líneas pueden programarse de una en una como entrada o salida y un

puerto de 6 bits, que se usa normalmente para diálogos. Además este integrado incluye también un temporizador o contador de 14 bits.

Un 8155 es incluido en el SDK-85 y un espacio para otro ha sido dado en el circuito impreso, el cual fue llenado y que se denomina RAM de expansión. La memoria RAM en el 8155 es disponible para el almacenamiento de programas del usuario, así como también para el almacenamiento de información necesitada por los programas del sistema (programa MONITOR).

El temporizador que posee el 8155 es usado por el programa monitor del 8055 en la rutina de Single Step para interrumpir al procesador después de cada instrucción.

3.1.1.3 EL 8355 Y 8755

Así como el 8155, este circuito integrado también ha sido diseñado para ser compatible con el sistema de buses del 8055. El 8355 posee 2048 bytes de memoria ROM y 16 líneas de entrada/salida. El 8755 que no está

disponible en este sistema) tiene idéntica función y posición de pines que el 8355, pero contiene una memoria sólo de lectura borrable y reprogramable (EPROM) en vez de una ROM.

El 8355 que contiene el SDK-85 posee el programa monitor, es decir el programa que hace al SDK-85 accesible a los usuarios.

3.1.1.4 EL 8279



El 8279 es un controlador de display y teclado que maneja la interface entre el 8085 y el paquete de teclas y visualizadores que tiene el SDK-85. El 8279 refresca el display desde una memoria interna mientras muestrea el teclado para ver si una tela ha sido presionada.

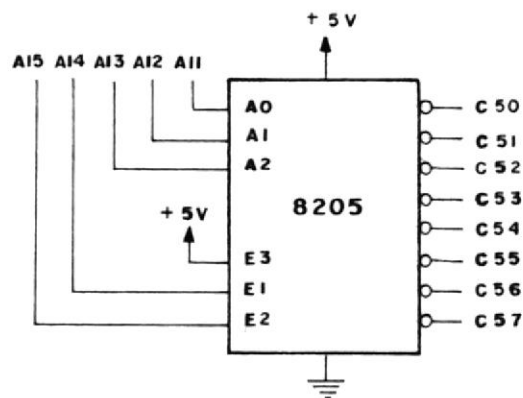
3.1.1.5 EL 8205

El 8205 es un decodificador de 1 a 8 que decodifica el bus de direcciones del 8085 para habilitar los chips del sistema.

Todos los circuitos integrados descritos anteriormente pueden ser conocidos más a fondo si se revisa el manual del usuario del MCS-85.

3.1.2 AMPLIACION, MAPEO Y DISTRIBUCION DE LA MEMORIA

El direccionamiento de los elementos que inicialmente vienen acompañados con el KIT del microprocesador se lo hace a través de un decodificador 8205 al cual se aplican tres líneas de la barra de direcciones (A11, A12 y A13) para que así seleccione linealmente el componente deseado. En la figura No. 3.3 se ve como está conectado este elemento, así como también las direcciones que se generan.



SALIDA	DIRECCION	DISPOSITIVO SELECCIONADO
CS0	000-07FF	8755/8355 ROM DEL MONITOR
CS1	0800-0FFF	8755/8355 ROM DE EXPANSION
CS2	1000-17FF	N/C
CS3	1800-1FFF	8279
CS4	2000-27FF	8155 RAM BASICA
CS5	2800-2FFF	8155 RAM DE EXPANSION
CS6	3000-37FF	N/C
CS7	3800-3FFF	N/C

Fig. 3.3 CONECCION DEL 8205

Del cuadro anterior se deduce que en el KIT sólo se destinan desde la localidad 2000 a 2FFF para memorias RAM que puedan ser utilizadas por el usuario, y ni siquiera ésto, porque las memorias 8155 sólo disponen de 256 bytes de memoria, lo que hace que el KIT sólo disponga de 512 Bytes de memoria RAM.

O sea que la RAM básica tiene desde la localidad 2000 hasta la localiad 20FF, que en realidad el usuario puede usar sólo hasta la 20C1 porque el resto lo usa el programa monitor y la RAM de expansión desde la localidad 2800 hasta la localidad 28FF. En total el usuario lo único que posee como memoria RAM son 488 bytes para localizar ahí los programas. La memoria ROM ha sido ampliada en dos Kbytes (8000-87FF) empleando una memoria EPROM 2716 (2K X 8), con lo que se cubre las necesidades del diseño.

DISTRIBUCION DE LA MEMORIA

Para propósitos de diseño del software que se empleará en el equipo de prueba, ilustraremos a continuación la distribución de la memoria que se dispone en el KIT una vez que ha sido expandida ésta.

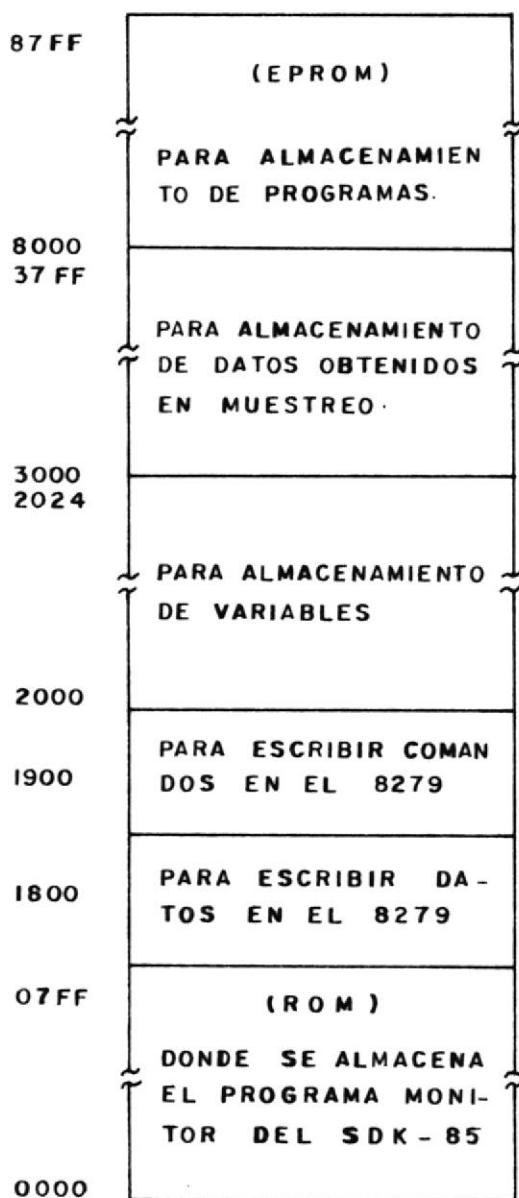


Fig. 3.4 DISTRIBUCION DE LA MEMORIA

3.1.3 GENERACION DE LETRAS EN EL DISPLAY DEL SDK-85

La subrutina a continuación muestra en los 6 visualizadores del SDK-85 los 6 caracteres que corresponden a los códigos especiales que se encuentran almacenados a partir de una localidad direccionada por los registros H y L.

Debido a que los visualizadores están manejados por el 8279, es necesario explicar como funciona este circuito integrado en la parte que concierne al manejo de visualizadores.

En la figura No. 3.5 se muestra un diagrama de bloques del 8279.

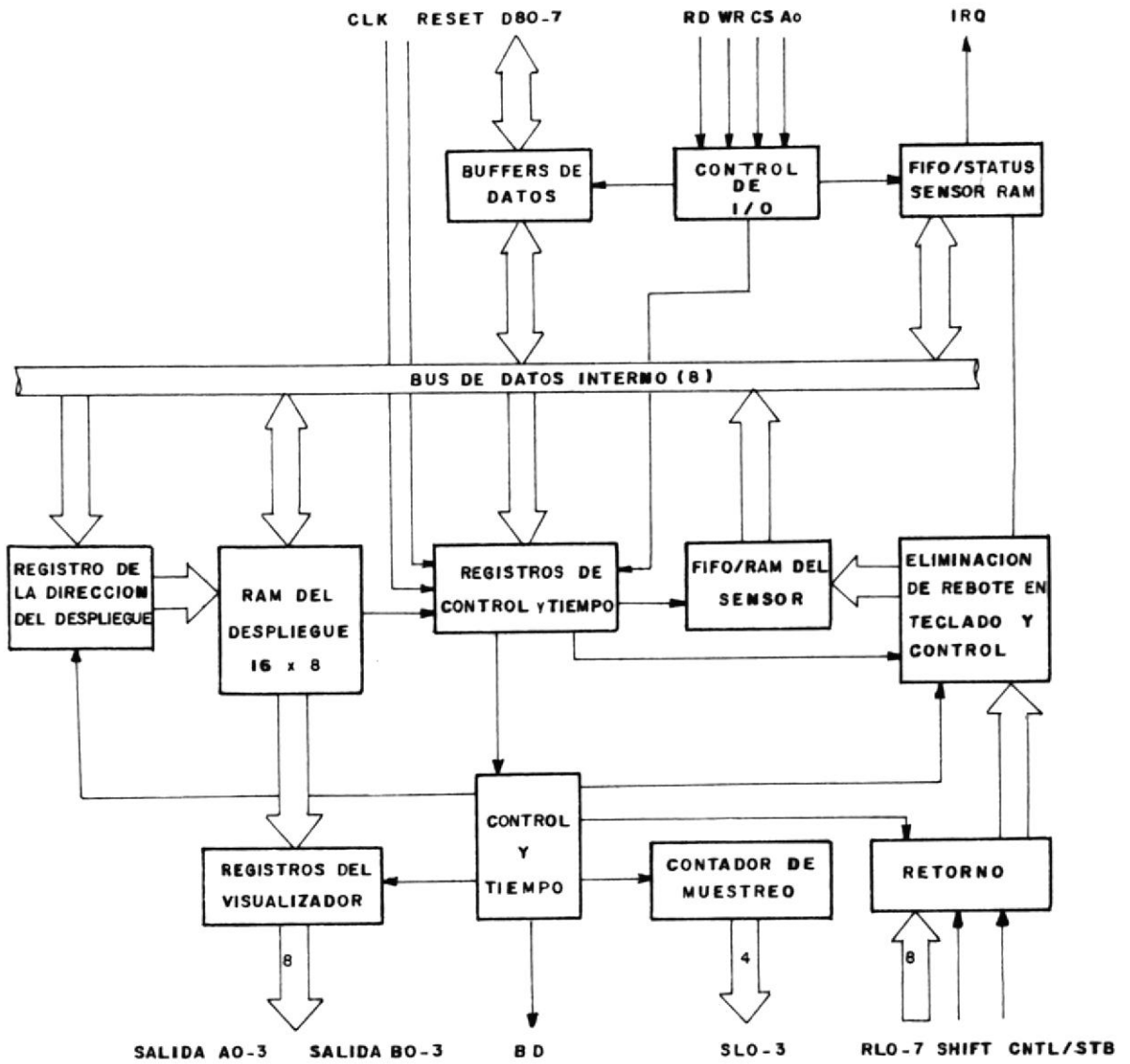


Fig. 3.5 DIAGRAMA DE BLOQUES DEL 8279

No entraremos en detalles, y cualquier inquietud sobre este elemento podrá despejarse en el manual de la INTEL de ediciones recientes.

El 8279 posee una memoria RAM para despliegue visual de 16 x 8, en la que consta la dirección de memoria del dato que se quiere visualizar. Esta RAM puede ser leída o escrita en la modalidad de autoincremento, es decir sólo es necesario direccionar una de sus memorias por una sola vez, y la próxima ocasión que se quiera escribir o leer sobre esta RAM se direccionará automáticamente a la siguiente localidad de memoria.

El 8279 posee una línea de dirección A₀ que indica que, si es alta, las señales que están en el bus de datos son comandos o status y si es baja indica que son datos.

Si nosotros nos fijamos en el diagrama circuital del SDK-85 (A₀ conectada a A₈ del bus de direcciones) nos daremos cuenta que para escribir un comando nosotros debemos direccionar a 1900 y si queremos escribir un dato debemos direccionar a 1800.

Uno de los comandos que posee el 8279 es el de escritura en la RAM de despliegue visual y es el siguiente:

1 0 0 AI A A A A

Donde AI es el bit que indica si se quiere la modalidad de autoincremento o no y AAAA es el número del visualizador donde se quiere que aparezca el caracter primeramente direccionado. El número del visualizador está más a la izquierda en el KIT es EL 0000 y del que está más a la derecha es el 0110.

Después de escribir este comando con $A_0 = 1$, subsecuentes escrituras con $A_0 = 0$ harán que los datos direccionados automáticamente por la RAM aparezcan en los visualizadores.

En las direcciones dadas por la RAM deben estar códigos hexadecimales que representan a los caracteres que nosotros queremos ver el despliegue visual.

En la figura 3.6 se explican los bits del byte que representan los 7 segmentos de un visualizador.



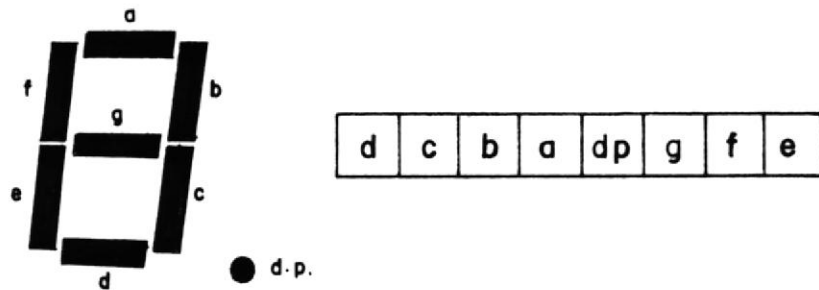


Fig. 3.6 SEGMENTOS DE UN VISUALIZADOR

El hardware del sistema está diseñado para que cuando un cero se escribe en la posición correspondiente a un LED de segmento del visualizador, este segmento se encienda. Así, si queremos representar una A, el código especial sería 88 en hexadecimal, figura 3.7.

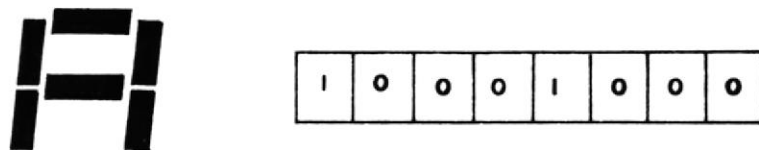


Fig. 3.7 CODIGO ESPECIAL DE LA LETRA A

Los códigos especiales de los caracteres que se quieren visualizar se encuentran en grupos de a seis cuya primera posición de memoria está dada por los registros H y L.

El diagrama de flujo de la subrutina LETRAS se lo puede ver en la figura No. 3.8.

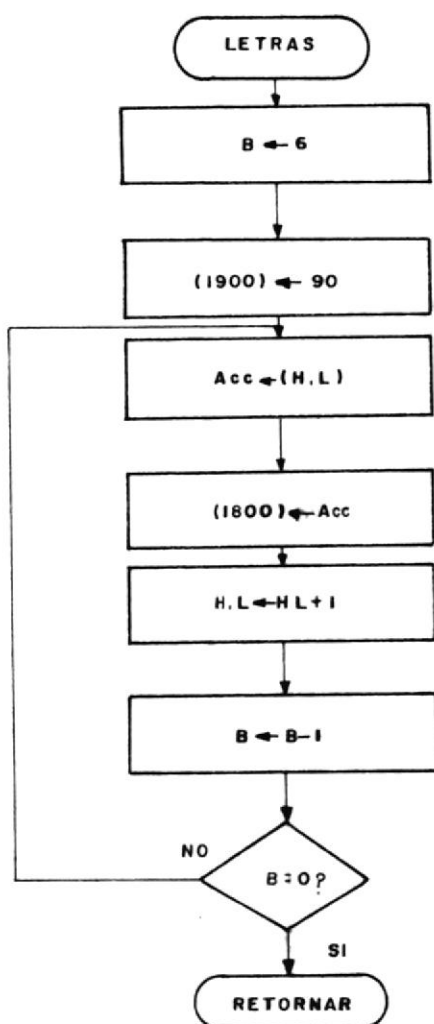


Fig. 3.8 SUBROUTINA LETRAS

3.1.2 DIAGRAMAS DE FLUJO DE LAS SEÑALES PRINCIPALES

Para dar inicio a todo el proceso mencionado anteriormente, el microprocesador necesita generar básicamente tres señales al inicio.

RESET, WR y START PRINT, las cuales se describirán a continuación con el respectivo diagrama de flujo que los origina.

RESET: Esta señal es utilizada cuando la máquina principal desea utilizar la imprenta y desea precondicionar los circuitos lógicos de la misma, e inmediatamente después envía una serie de pulsos WR.

El diagrama de flujo para generación de esta señal es:



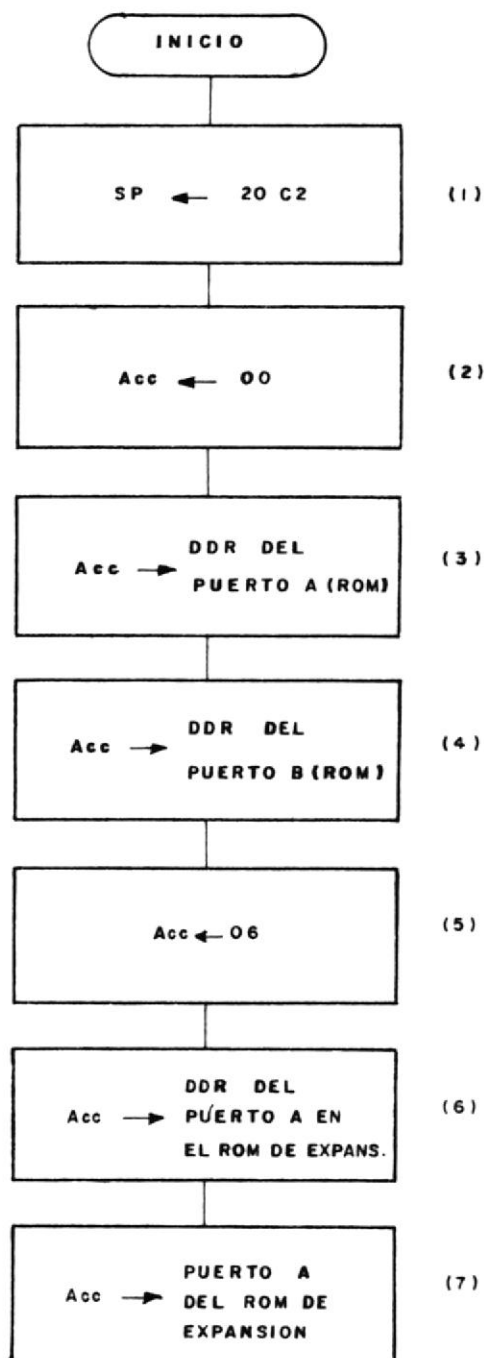


Fig. 3.9 DIAGRAMA DE FLUJO PARA LA GENERACION DE RESET

- (1) Se inicializa el puntero de pila.
- (2) Se carga cero en el acumulador para poder programar los puertos del ROM BASICO.
- (3) Se descarga el valor del acumulador en el DATA DIRECTION REGISTER para programar el puerto A del ROM básico (8355).
- (4) Se descarga el valor del acumulador en el DATA DIRECTION REGISTER para programar el puerto B del ROM básico (8355).
- (5) Se carga el número seis (HEX) en el acumulador para poder programar los pines del puerto A en el ROM de expansión.
- (6) Se descarga el valor en el DATA DIRECTION REGISTER del acumulador. Es decir un valor (00000110), donde un valor de 1 programa el pin del puerto como salida, mientras que un cero lo programa como entrada.

En base a ésto el pin 1 que servirá para la señal de (BUSY) está programado como entrada y los pines 2 y 3 para las señales (WR y RESET) están programados como salidas.

- (7) Por último, se saca un nivel lógico alto por los pines de WR y RESET.

WR: Una vez generada la señal de RESET el siguiente paso es generar los pulsos que sincronizan la entrada de datos hacia la memoria del controlador de la impresora.

Estos pulsos activos cuando están bajos, se utilizan también para almacenar las funciones de control.

Los datos que se van a almacenar en la memoria RAM de 40 x 9 bits (localizada en U13), son enviadas por las líneas D0-D7 en forma de caracteres ASCII 98 bits en paralelo) y escritas en la misma en el momento en que WR se hace bajo.

El diagrama de flujo para la generación de esta señal es:

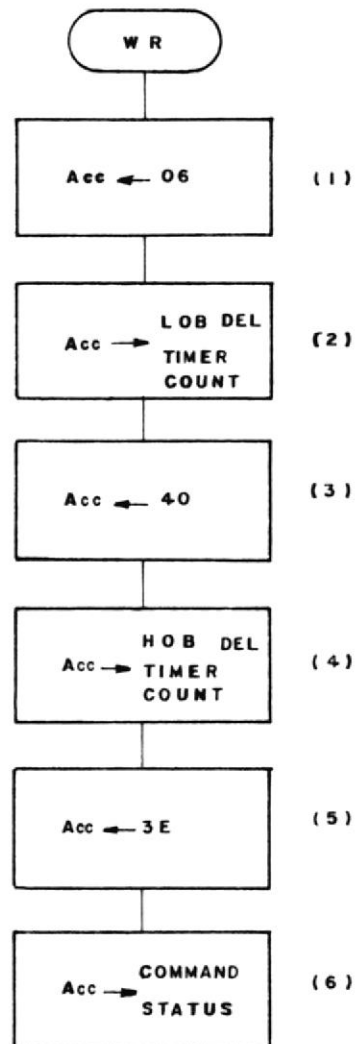


Fig. 3.10 DIAGRAMA DE FLUJO PARA LA GENERACION DE WR

- (1) Se carga el valor seis (HEX) en el acumulador para programar el TIMER del RAM de expansión (81550 como onda cuadrada de frecuencia 578 KHZ.
- (2) Se descarga el valor del acumulador sobre el LOW ORDER BYTE del TIMER COUNT del RAM de expansión.
- (3) Se carga el valor 40 (HEX) en el acumulador.
- (4) Se lo deposita en HIGH ORDER BYTE del RAM de expansión.
- (5) Se carga el valor 3E (HEX) en el acumulador.
- (6) Se descarga el valor del acumulador en el COMMAND STATUS REGISTER del RAM de expansión que inicia el funcionamiento del reloj.

START PRINT: Esta señal va a dar inicio a la lógica del controlador y a partir de este momento la pastilla de control U13, generará cada una de las señales necesarias para la impresión del set de caracteres de prueba.

La señal START PRINT, al igual que las otras señales de control tiene un equivalente en código ASCII (17).

El diagrama de flujo que controla la generación de esta señal es:

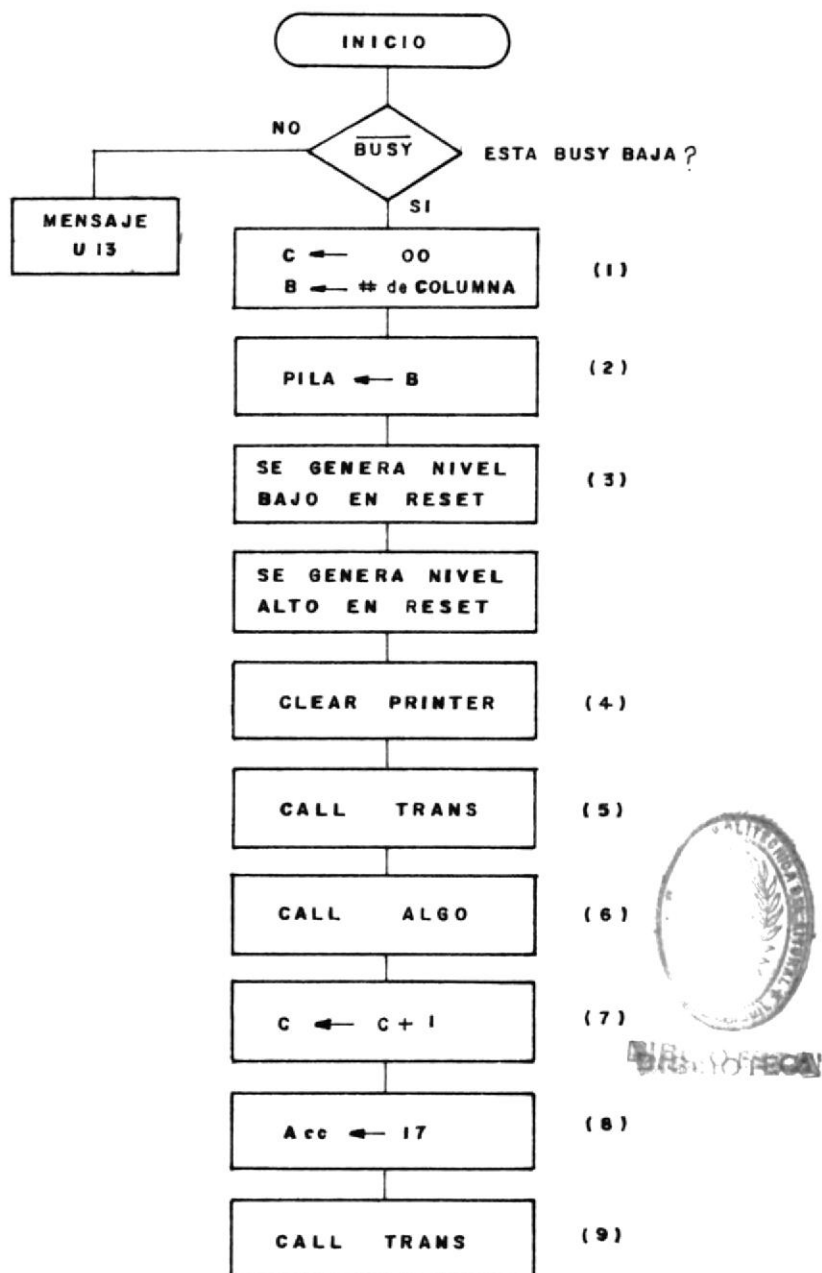


Fig. 3.11 DIAGRAMA DE FLUJO PARA GENERAR START PRINT

- (1) Se comienza el test de impresión almacenando en el registro C el primer caracter a imprimirse y en el registro B la columna en la que va a imprimirse.
- (2) Se guarda el contenido del registro B en memoria.
- (3) Antes de comenzar la impresión del test, se genera la señal de RESET para pre-acondicionar los circuitos lógicos de la tarjeta.
- (4) Se genera la instrucción CLEAR PRINTER para asegurarnos que no existen caracteres almacenados en la memoria del controlador de la impresora.
- (5) Se llama a la subrutina que habilita al chip 8212 y permite colocar en instrucción CLEAR PRINTER en la barra de datos de la tarjeta controladora.
- (6) Se llama a la subrutina que comienza a generar el patrón del test.

- (7) Se incrementa el número de caracteres a imprimirse.
- (8) Se genera la instrucción START PRINT (17 HEX).
- (9) Se envía la instrucción hacia la tarjeta controladora de la impresora.

3.2 DIAGRAMAS DE BLOQUE Y CIRCUITAL

El diagrama de bloques de muestra las señales generadas por el SDK-85 y las que son retroalimentadas al mismo para poder diagnosticar fallas, fue explicado en el capítulo anterior. En este capítulo se explicará la razón por la que el 8212 es utilizado, presentando su respectivo diagrama de bloques.

Uno de los problemas presentados durante el desarrollo de este proyecto fue el tener la inseguridad de que los datos generados en la barra de datos del SDK-85 lleguen hacia la tarjeta controladora de la impresora debido a la falta de sincronismo existente.

La solución para el inconveniente presentado fue el colocar un dispositivo que tenga la capacidad de recibir los datos desde el SDK-25 y los mantenga en su salida hasta que un pulso de escritura (WR) exista, asegurándonos que lleguen hacia la barra de datos de la tarjeta controladora.

El dispositivo al que hacemos referencia es el 8212, un puerto de entrada-salida para ocho bits que posee dos señales de control DS1 y DS2, el cual se encuentra ubicado entre el SDK-85 y la tarjeta de control de la impresora con la siguiente configuración:

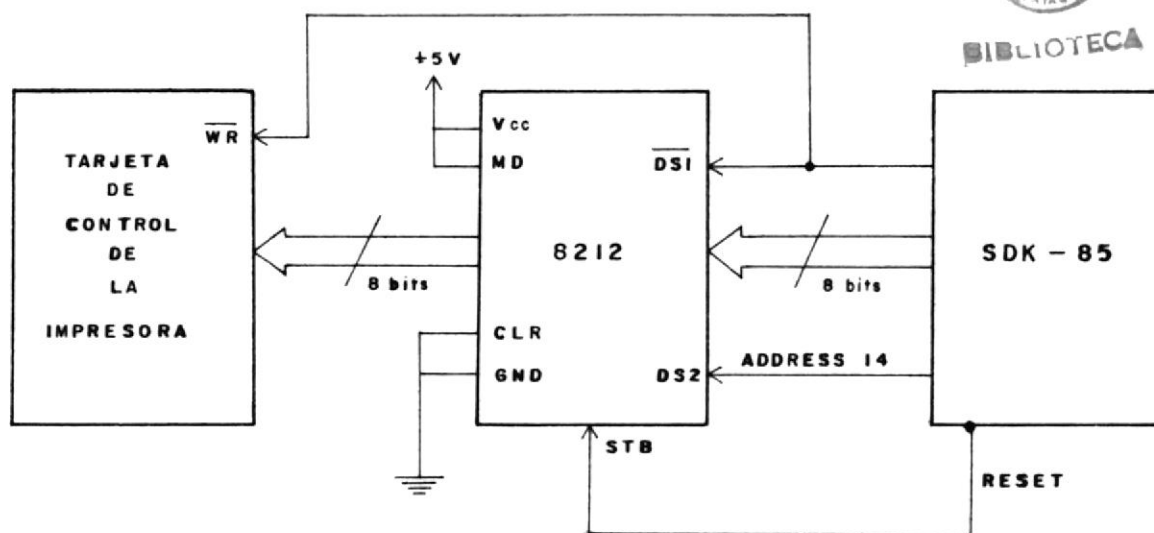


Fig. 3.12 DIAGRAMA DE INTERCONEXION DEL 8212

3.3 DESCRIPCION DE DIAGRAMAS

Cuando la señal DS1 es baja y DS2 es alta, el 8212 es seleccionado y habilita los buffers de salida que mantendrán la información hasta cuando una señal de RESET conectada al STROBE del 8212 sea generada por el SDK-85.

El pin DS1 es conectado a los pulsos de escritura generados por el SDK-85 (WR) que son activos cuando alcanzan un nivel bajo, en tanto el pin DS2 se encuentra conectado al bit 14 de la barra de dirección, que adquiere un valor lógico de 1 cuando se generan en la barra del SDK y se lo efectúa mediante una subrutina llamada TRANS, cuyo diagrama de flujo es el siguiente:



Fig. 3.13 SUBROUTINA TRANS
(PARA HABILITACION DEL 8212)

- (1) Cada vez que se llama a esta subrutina, existe un valor cargado en el acumulador que es enviado hacia la barra de datos de la tarjeta de la impresora, a través del 8212. Al mismo tiempo se habilita este

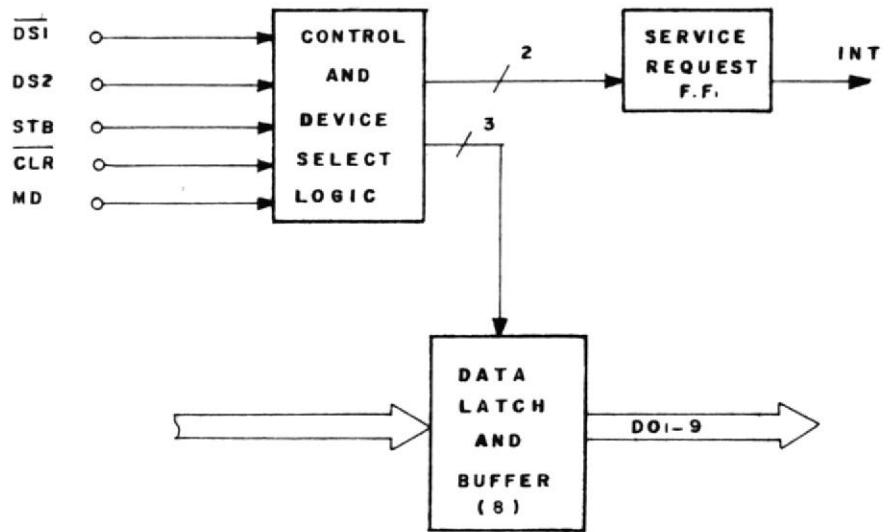
chip poniendo en la barra de direcciones el valor CO (HEX), que permite habilitarlo en vista de que el bit 14 está conectado a DS2.

- (2) Se baja la señal WR para conjuntamente con DS2 terminar de habilitar el 8212.
- (3) Se genera un DELAY de 1 mseg. para dar tiempo al 8212 que presente su información en el puerto de salida.
- (4) Se deja a la señal WR en su nivel normal.

Para tener una idea más clara de lo que es 8212, las figuras a continuación presentan un diagrama funcional, diagrama de pines del mismo con sus respectivas tablas de verdad. El siguiente es un diagrama funcional del 8212 (8-Bit Input/Output Port).



BIBLIOTECA



DI ₁ - DI ₈	DATA IN
DO ₁ - DO ₈	DATA OUT
$\overline{DS1}$ - DS ₂	DEVICE SELECT
MD	MODE
STB	STROBE
\overline{INT}	INTERRUPT
\overline{CLR}	CLEAR

Fig. 3.14 DIAGRAMA FUNCIONAL DEL 8212

El diagrama a continuación es un diagrama de pines del chip, con sus respectivas tablas de verdad.

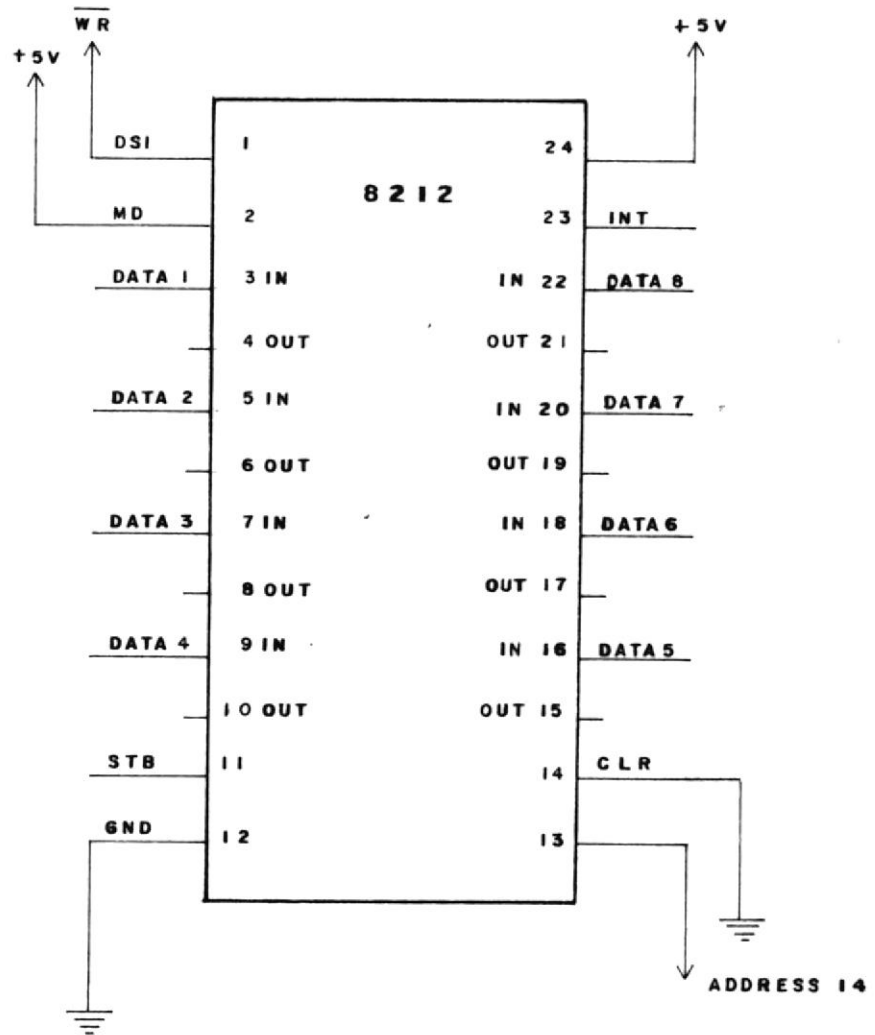


Fig. 3.15 DIAGRAMA DE PINES DEL 8212

TABLA DE VERDAD 1

DATA OUT

STB	MD	DS1 DS2	DATA OUT EQUALS
0	0	0	HIGH Z STATE
1	0	0	HIGH Z STATE
0	1	0	DATA LATCH
1	1	0	DATA LATCH
0	0	1	DATA LATCH
1	0	1	DATA IN
0	1	1	DATA IN
1	1	1	DATA IN

TABLA DE VERDAD 2

 $\overline{\text{INT}}$

CLR	DS1 DS2	STB	Q*	$\overline{\text{INT}}$
0	0	0	0	1
1	0	0	0	1
1	0		1	0
1	1	0	0	0
1	0	0	0	1

* SALIDA DEL FLIP FLOP INTERNO

3.4 RESULTADOS OBTENIDOS

Implementada la modificación en HARDWARE a través del B212, el resultado obtenido fue la ejecución completa de un test de impresión (como se muestra en la foto a continuación). En el que luego de imprimir una línea de caracteres, realiza un diagnóstico completo a la tarjeta de la impresora.

Si existiera algún elemento dañado en dicha tarjeta, el test deja automáticamente de trabajar y muestra en el display al elemento dañado o la zona en que se ubica el daño.

Si por el contrario la tarjeta se encuentra en buenas condiciones, el test se realiza en su totalidad y sin ningún inconveniente, dando como resultado la impresión que se muestra a continuación. Cuando el test finaliza, un mensaje LISTA aparecerá en el DISPLAY del SDK-85, indicando el perfecto estado de la tarjeta.



fig. 3.16 VISTA SUPERIOR DEL EQUIPO DE PRUEBA

DESDE LA IZQUIERDA PUEDE OBSERVARSE LA IMPRESORA CON SU TARJETA DE CONTROL, EL SDK-85 Y LA TARJETA DE UN TERMINAL NCR DE LA QUE SOLO USAMOS SU FUENTE DE PODER.



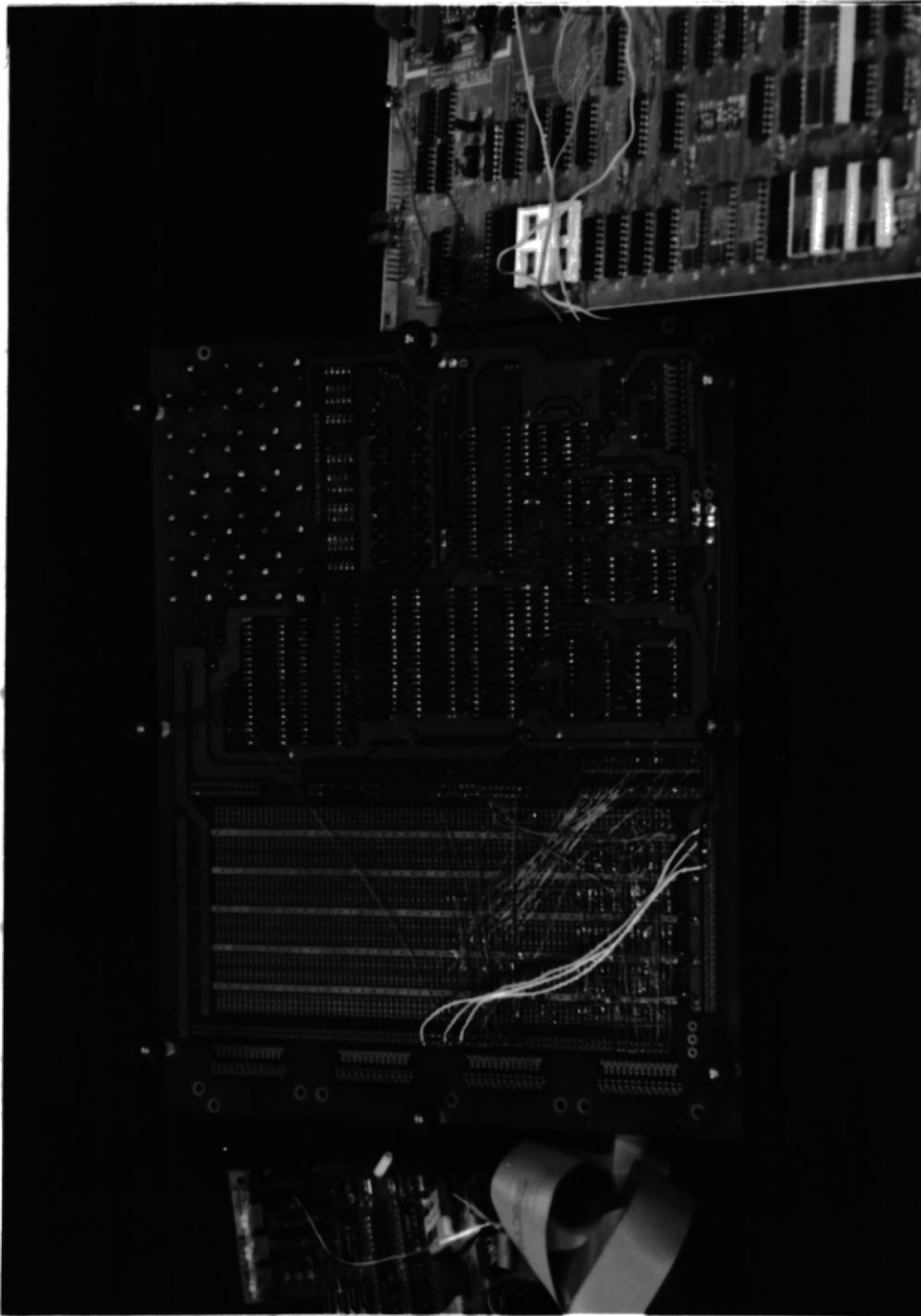


fig. 3.17 VISTA INFERIOR DEL SDK-85
MOSTRANDO EL CABLEADO MEDIANTE LA TECNICA
DE WIRE WRAP.

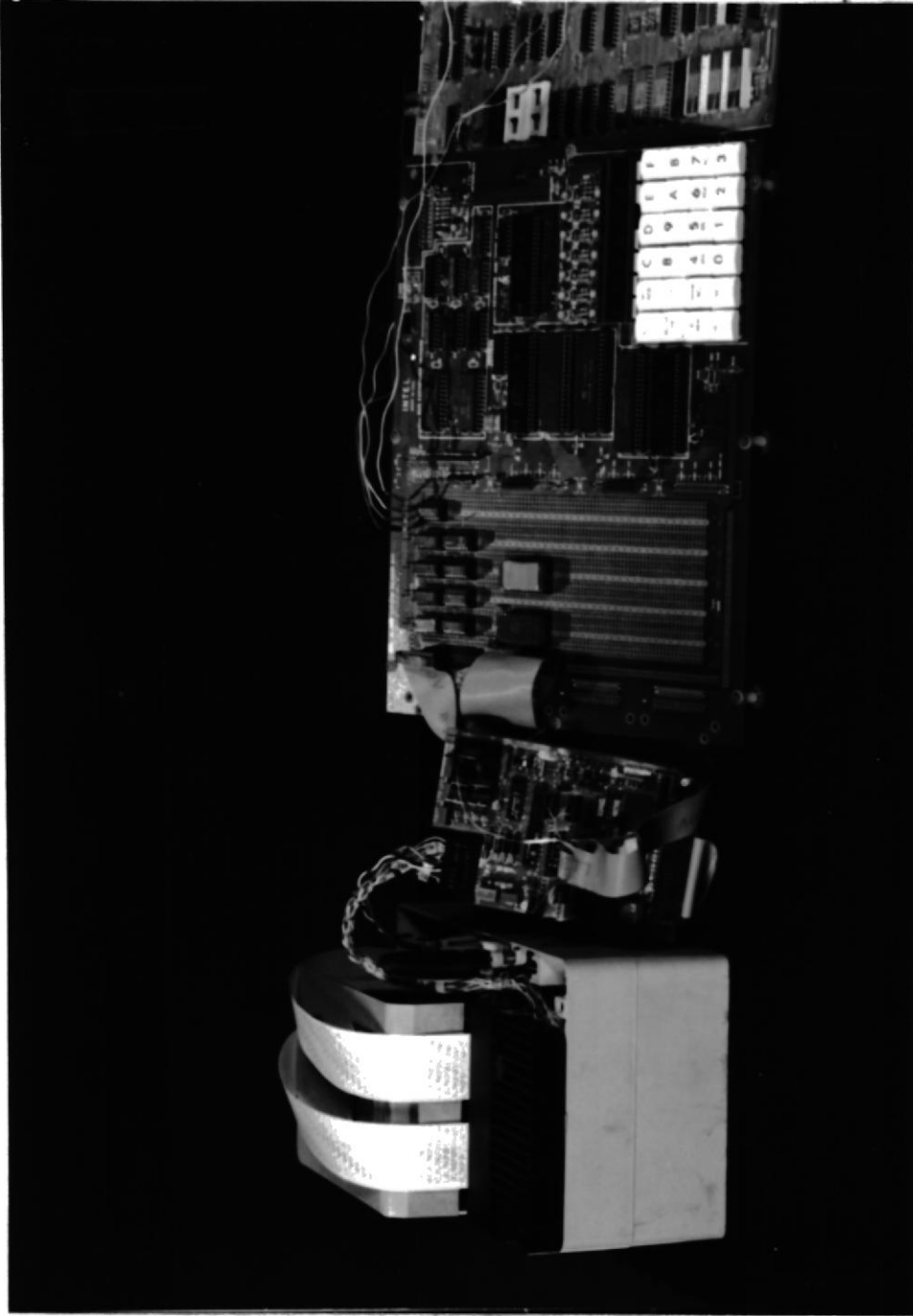


fig. 3.19 VISTA DEL SDK-85 MOSTRANDO EL MENSAJE DE "LISTA" UNA VEZ TERMINADO EL TEST.

CAPITULO IV

DIAGRAMA DE FLUJO DEL PROGRAMA PARA EL SDK-85
Y MENSAJES DE ERROR4.1 LOCALIZACION Y DETERMINACION DE LA FALLA EN LA
TARJETA DE CONTROL DE LA IMPRESORA POR PARTE DEL
EQUIPO DE PRUEBA

Como se ha venido explicando, la manera como localiza y determina la falla el SDK-856 en la tarjeta de la impresora es mediante el método de comparación. Es decir, a medida que el programa del SDK-85 va simulando la lógica de la máquina de control de la impresora, éste hace la comparación entre el valor lógico de la señal que se genera y el valor esperado.

Si ninguna diferencia existe entre estas dos señales, el programa prueba la siguiente señal a generarse, hasta finalizar completamente el test. En caso de algún error en la tarjeta, éste será indicado inmediatamente en el DISPLAY del SDK-85.

Antes de pasar a describir el diagrama de flujo del programa para el SDK-85, la siguiente es una lista conteniendo todos los mensajes de error que puede generar el equipo de prueba:

"U-13"	CHIP U13 DAÑADO
"ATASC"	MOTOR ATASCADO
"t3.7-U3"	TRANSISTOR 3, TRANSISTOR 7 o CHIP V13 DAÑADO
"U-12"	CHIP U12 DAÑADO
"SENSOR"	SENSOR QUE GENERA LOS PULSOS DE SINCRONIZACION DAÑADO
"U-7"	CHIP U7 DAÑADO
"t91011"	DRIVER 9, 10 u 11 DAÑADO
"t1-U11"	TRANSISTOR t1 ó U11 DAÑADO
"t5-U11"	TRANSISTOR t2 ó U11 DAÑADO
"t11-t2"	DRIVER Q11 ó Q2 DAÑADO
"LISTA"	TARJETA OK

Cada uno de los mensajes listados, están relacionados con una señal que es retroalimentada al SDK-85, necesaria para realizar el respectivo diagnóstico.

El diagrama de bloques de la tarjeta a continuación indica las señales muestreadas y los lugares de donde son tomadas.

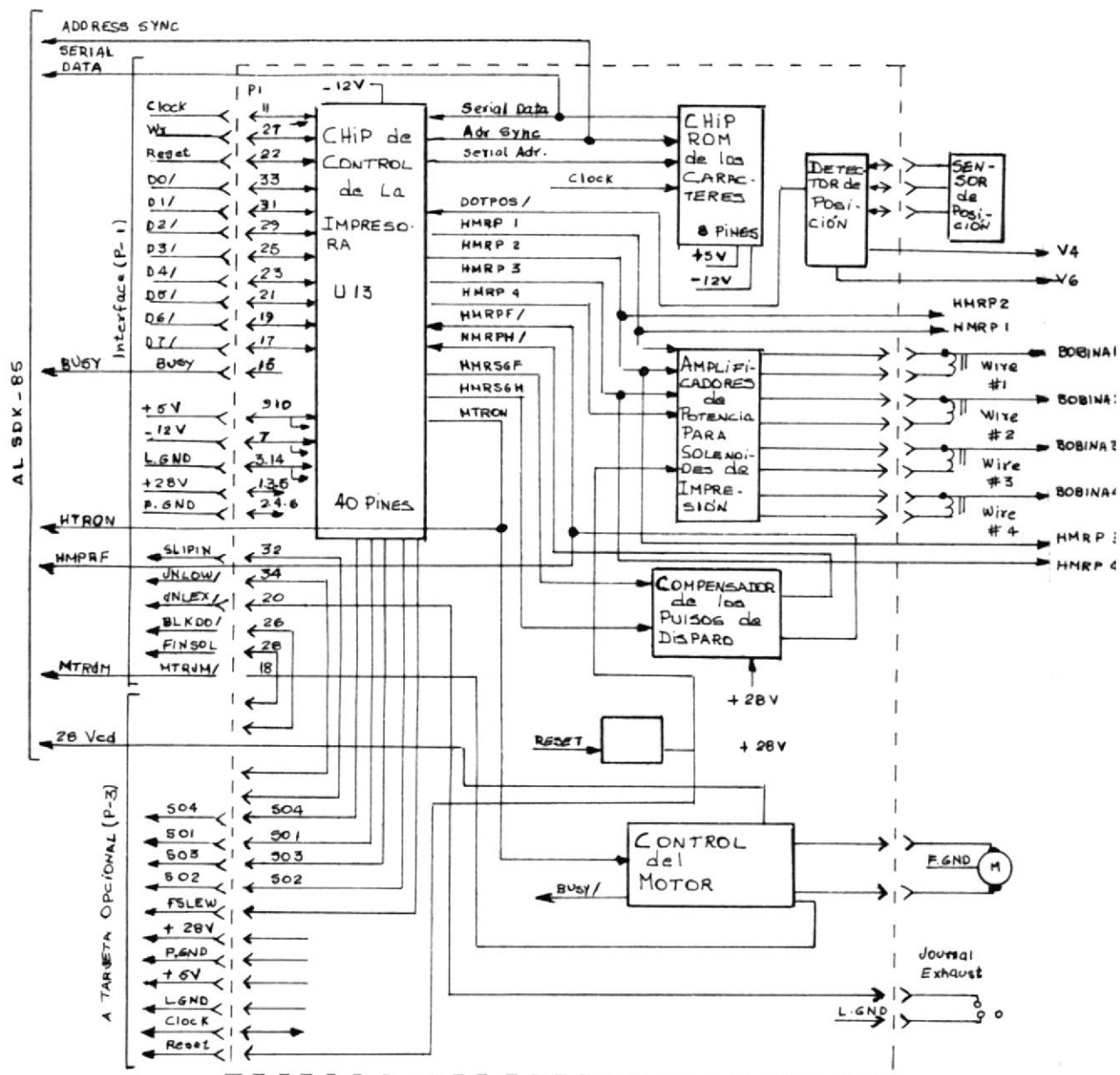
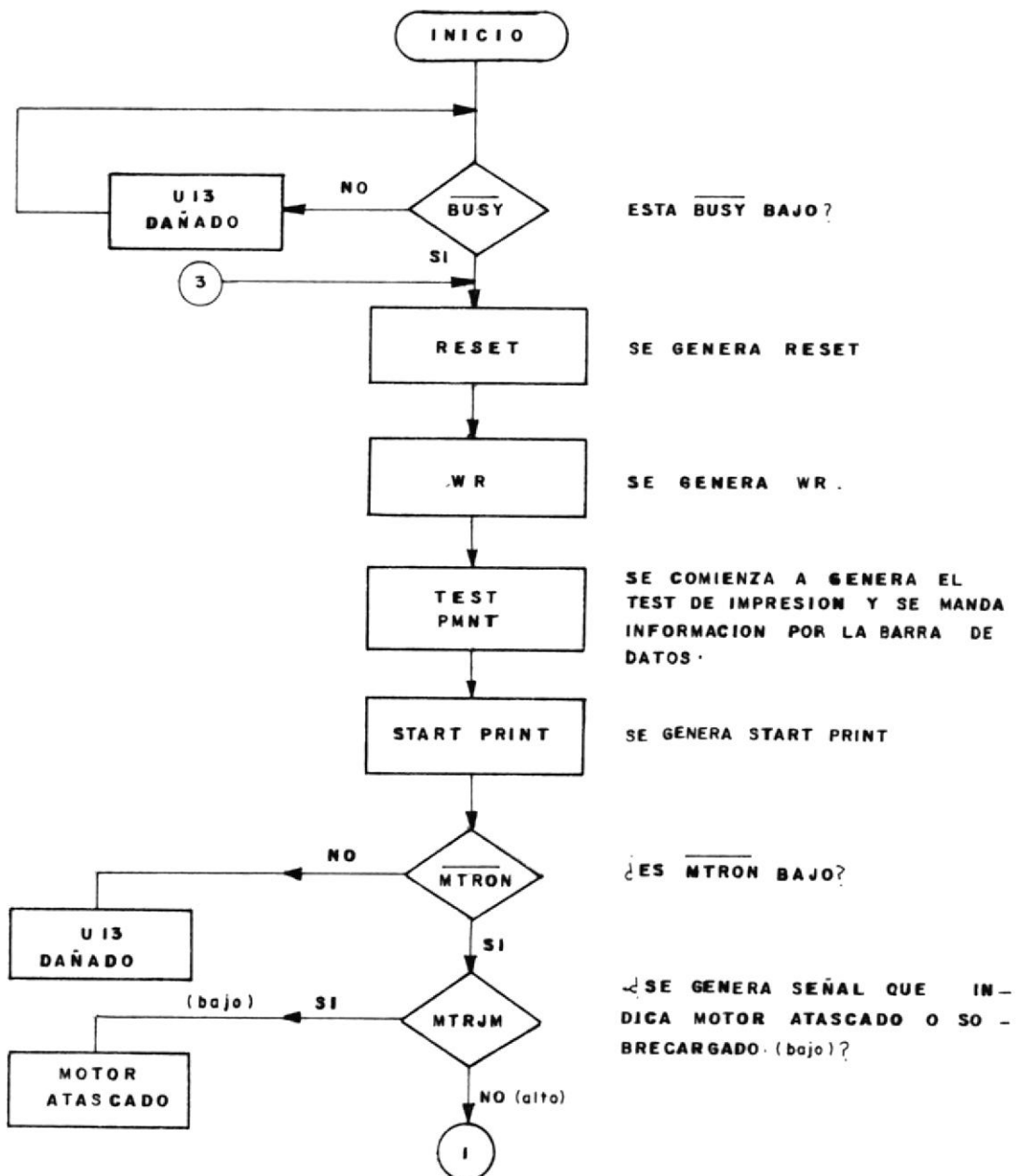
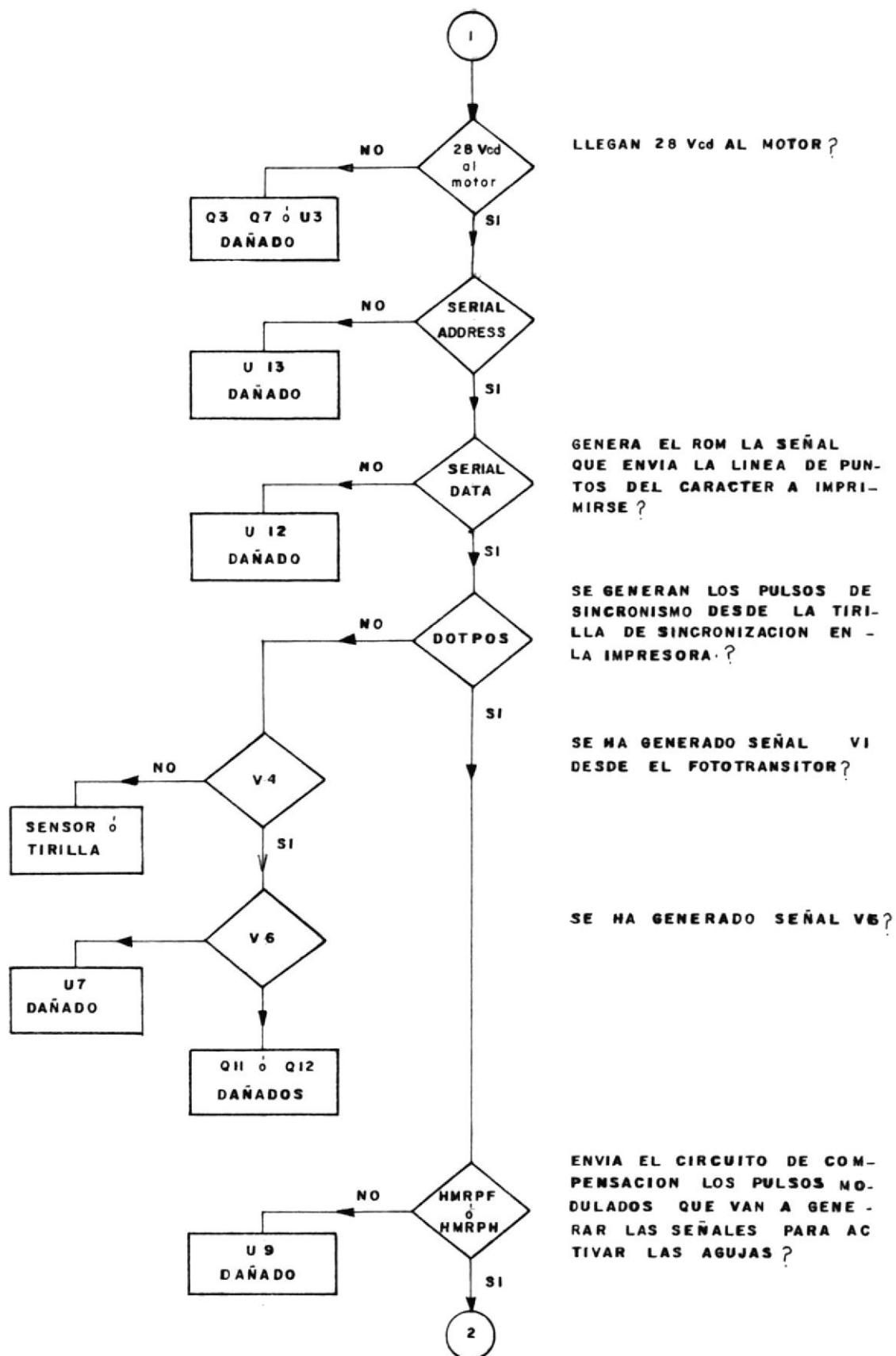


Fig. 4.1 DIAGRAMA DE BLOQUES DE LA TARJETA DE CONTROL DE LA IMPRESORA MOSTRANDO LAS SEÑALES UTILIZADAS PARA DIAGNOSTICO

En base al diagrama anterior en el que se indican todas las señales que son retroalimentadas al SDK, el diagrama de flujo de operación del programa, que se detalla a continuación, dará una idea clara del funcionamiento del equipo de prueba.





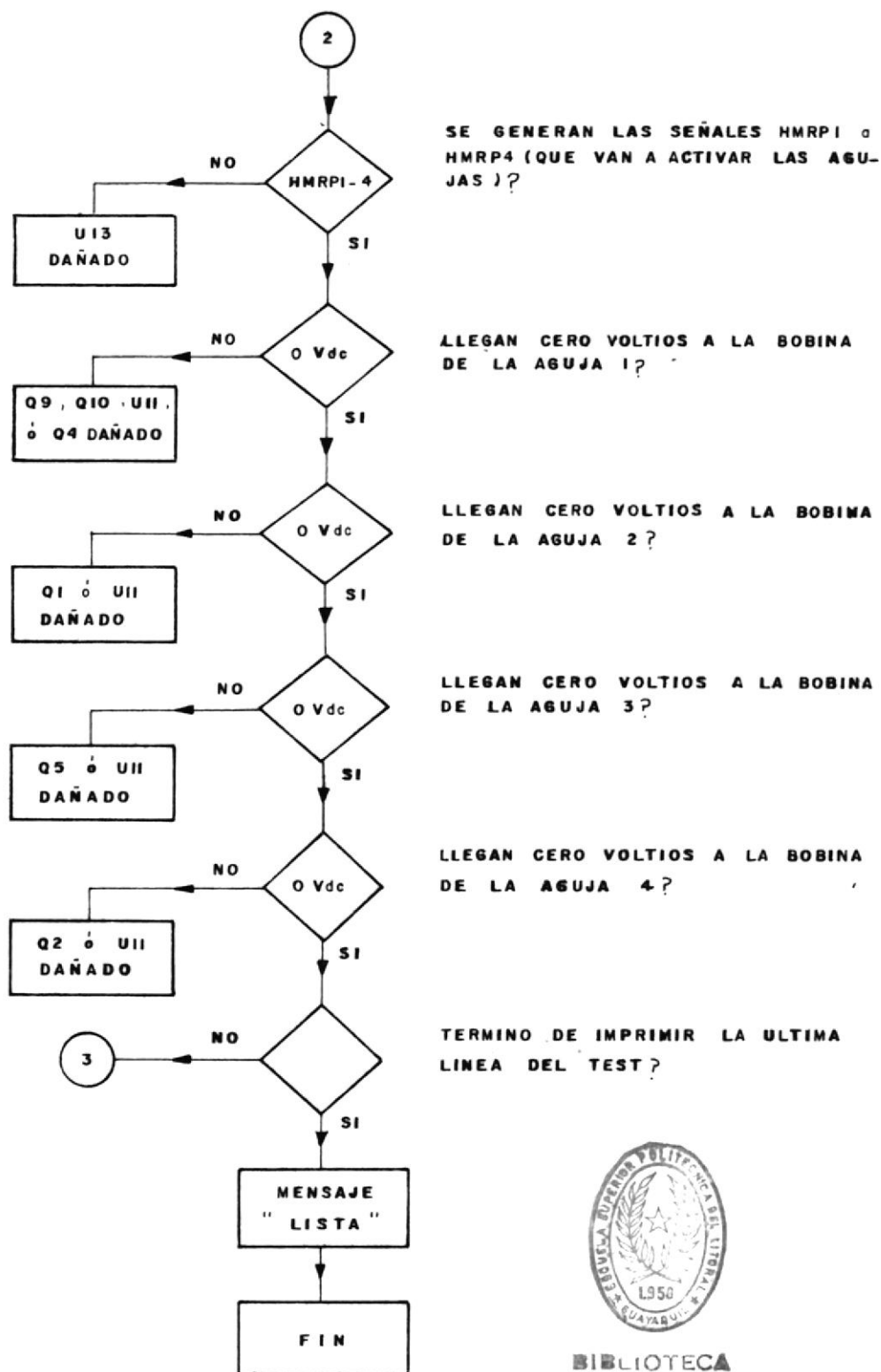


Fig. 4.2 DIAGRAMA DE FLUJO DEL EQUIPO DE PRUEBA

4.2 DIAGRAMAS DE BLOQUE Y CIRCUITAL

Los diagramas a presentarse describen totalmente la circuitería utilizada para muestrear las señales que se utilizan en el diagnóstico de los componentes electrónicos en la tarjeta de control de la impresora.

Como se explicará mediante gráficos, los componentes utilizados son FLIP/FLOP (74LS73) y compuertas lógicas AND (74LS32) que tienen el siguiente diagrama lógico:

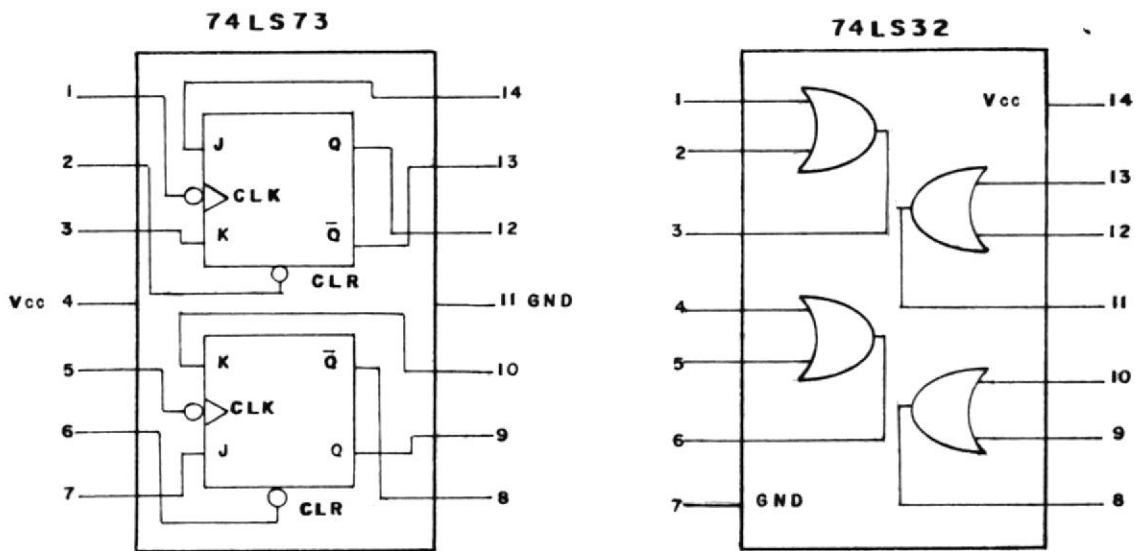


Fig. 4.3 DIAGRAMAS LOGICOS DEL FLIP/FLOP 74LS73
Y LA COMPUERTA LOGICA OR 74LS32

Las señales muestreadas entran al FLIP/FLOP como el clock y es la salida Q del mismo la que servirá para nuestro diagnóstico.

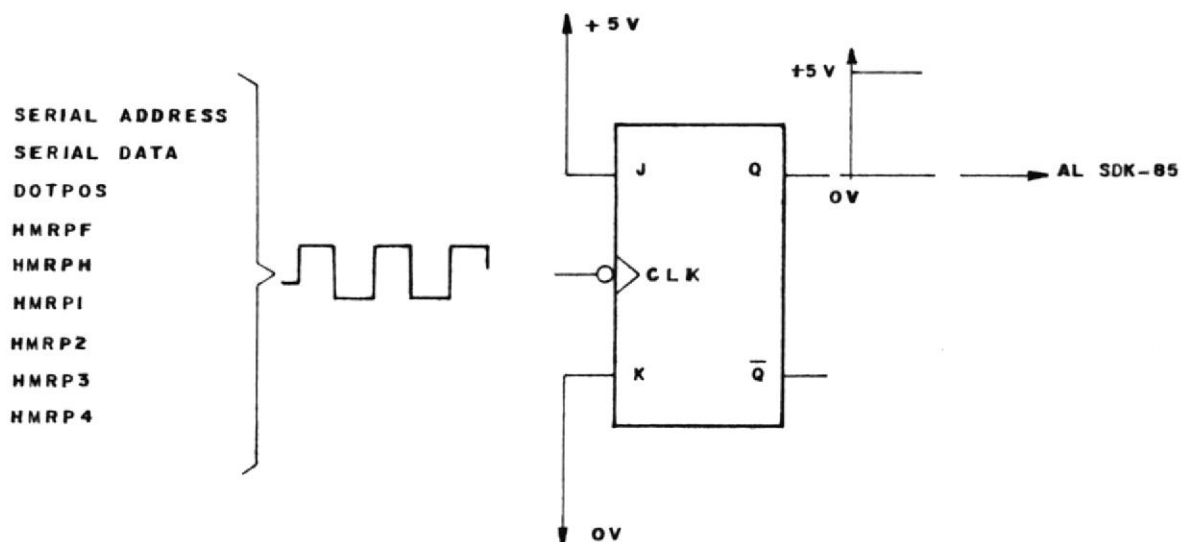


Fig. 4.4 ESQUEMA DE ENTRADA Y SALIDA DE LAS SEÑALES EN EL FLIP/FLOP

En los siguientes diagramas circuitales, cuando hablamos del conector J3, éste se encuentra en el SDK y las señales van hacia él. En cambio, cuando hablamos de CLIP 1 o CLIP 2, son conectores tipo CLIP para tomar muestra de las señales desde la tarjeta e ingresarlas a los circuitos de muestreo para el diagnóstico respectivo.

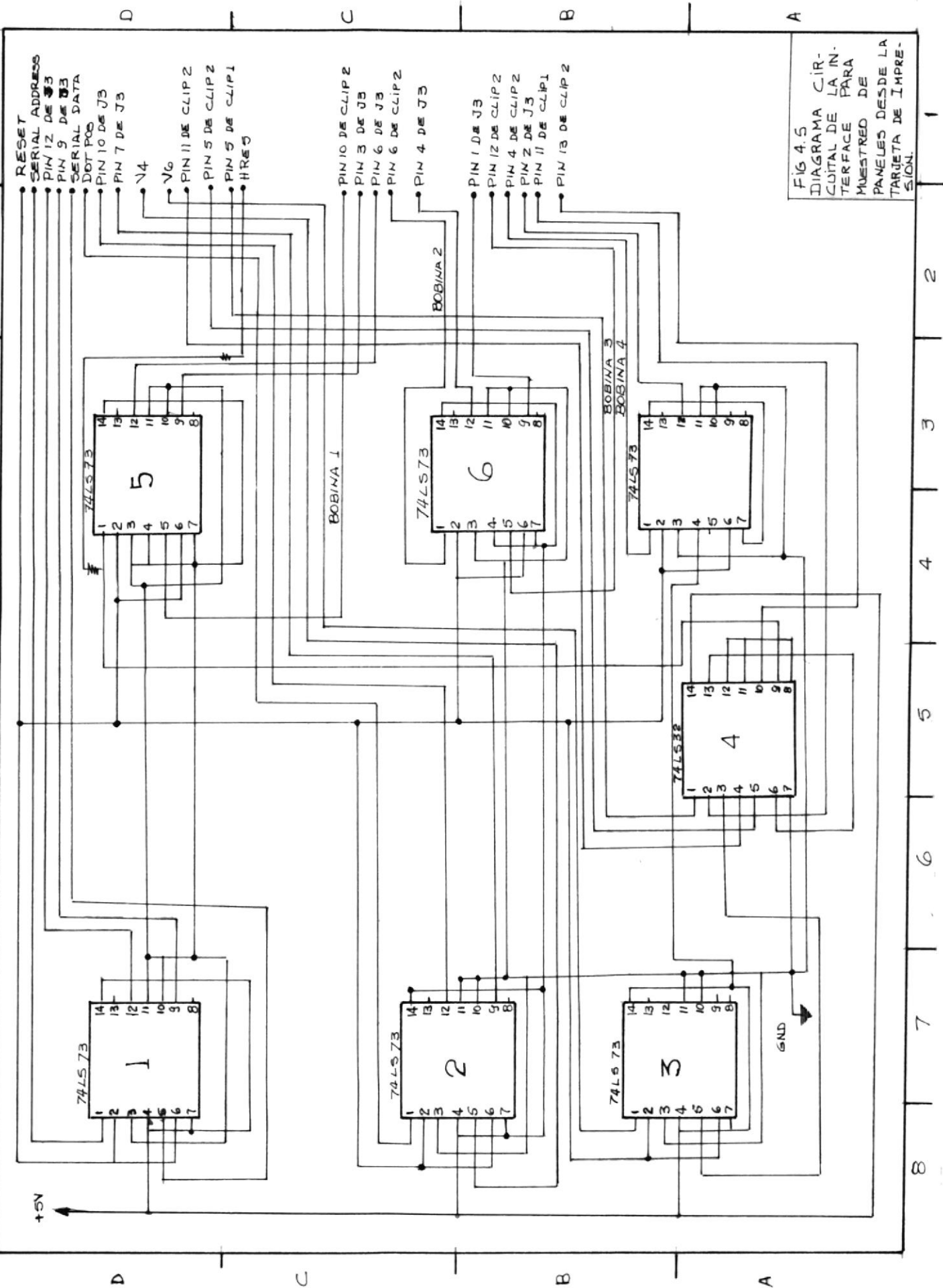


FIG 4.5
 DIAGRAMA CIR-
 CUITAL DE LA IN-
 TERFACE PARA
 MUESTREO DE
 PANELES DESDE LA
 TARJETA DE IMPRE-
 SION.

1
2
3
4
5
6
7
8

4.3 DESCRIPCION DE DIAGRAMAS

La circuitería presentada se encuentra también construida en el SDK-85 como se mostrará en las fotografías al final del capítulo.

Los circuitos integrados utilizados son FLIP/FLOP J-K 74LS73 en el modo SET ($J=1$, $K=0$). En esta configuración, la señal a muestrearse (que en su mayoría son trenes de pulso) constituye la entrada CLOCK del dispositivo, que en el caso de existir, da como resultado un nivel alto en la salida Q del mismo, que permanecerá presente hasta cuando una señal de RESET exista.

El nivel alto nos dice que el tren de pulsos existió y por tanto el circuito integrado que la originó se encuentra en buenas condiciones. Si ésto sucede, el programa irá a probar la siguiente señal que deberá generarse de acuerdo a la lógica de operación de la tarjeta de control de la impresora, hasta que finalice el test.

Por el contrario, si un nivel bajo constituye la salida Q, significa que el dispositivo que debió originar la

señal no lo hizo, debido a un mal funcionamiento del mismo o daño. Cuando ésto ocurre y la señal es ingresada al SDK-85, el programa detecta el problema, automáticamente mostrando en el DISPLAY la posición del elemento dañado.

La señal de RESET a la cual se hizo referencia es la que se genera mediante el programa antes de enviar el TEST PRINT y antes de imprimir cada línea de dicho TEST. Esta señal es enviada desde el SDK-85 por el pin 2 del puerto A destinado para el ROM de expansión.

4.4 RESULTADOS OBTENIDOS

Como se mencionó inicialmente, el equipo de prueba diseñado, entrega los resultados del test en forma visual y en forma impresa.

La impresora utilizada posee dos tirillas de papel en las que se puede imprimir hasta 18 columnas de caracteres. El formato de la impresión del test es en forma triangular (como se indicó mediante fotografías en el capítulo anterior), en el que se muestran todos los posibles caracteres que puede imprimir la impresora.

Después de imprimir una línea de caracteres, el equipo desarrolla totalmente el diagnóstico a la tarjeta de control y cuando localiza algún daño, el test se detiene automáticamente, señalando el área de la falla. Si por el contrario la tarjeta se encuentra en perfectas condiciones, la impresora imprimirá todo el test y al finalizar el mismo enviará un mensaje al display, indicando que la tarjeta se encuentra lista. Dado que el test posee 45 líneas de caracteres de impresión, el programa realiza el diagnóstico de la tarjeta 45 veces, dando como resultado un equipo de prueba que diagnostica el estado de la tarjeta de la impresora con bastante precisión.

Una muestra del resultado obtenido lo constituye la foto tomada del equipo en el momento en que señala en una tarjeta de impresión defectuosa la ubicación de la falla.

CONCLUSIONES Y RECOMENDACIONES

En esta tesis he presentado el diseño del equipo de prueba para tarjetas de control de impresoras ANSWER. Durante el desarrollo de la misma, he tropezado con inconvenientes que a pesar de ser comunes en nuestro medio, no dejan de presentar serias dificultades para la realización de tareas como la presente. El principal de todos ellos fue la falta de información que explicara el funcionamiento lógico de la tarjeta, por lo cual tuve que referirme a manuales técnicos y de funcionamiento de la impresora, así como a manuales de detección de fallas (troubleshooting). Esta fue la información que sirvió de punto de partida para el desarrollo del diseño.

Además, los siguientes objetivos fueron fijados durante el desarrollo del mismo.

- economía
- confiabilidad
- portabilidad
- flexibilidad

Todos ellos tendientes a satisfacer las necesidades del usuario final considerado como inmerso en el contexto económico actual de nuestro país.

ECONOMIA

El equipo de prueba para tarjetas de control, resulta económico por varios motivos:

a) Uso de partes standar para su fabricación.-

Esto hace que la construcción sea sencilla y que los requerimientos de conocimiento técnico del personal encargado, disminuyan sensiblemente. Por otro lado, el uso de partes estandar, proporciona las facilidades para conseguirlas en el mercado local.

b) Ahorro en piezas de repuesto.-

Como se explicó con anterioridad, la otra alternativa al diagnóstico puntual con el uso de osciloscopio era la de hacer un diagnóstico aproximado de la ubicación de la falla y proceder a cambiar todos los componentes próximos al sector. Esto se evita al poder localiza el

componente dañado y reemplazarlo. Por lo cual ahora podemos decir que el ahorro en repuestos representa ahora 70% de la utilización anterior.

c) Ahorro en stock.-

El tener un producto en stock normalmente implica costos por concepto de interés que deja de percibir el dinero que se mantiene atado en forma de inventario. Esto se aplica tanto al equipo que la empresa mantenía en sus instalaciones para hacer pruebas, como el alto volumen de inventarios de partes y repuestos que eran necesarios para hacer frente a los reemplazos de partes. El equipo de prueba provee solución a ambos inconvenientes.

CONFIABILIDAD

Al imprimir una línea de caracteres, el equipo chequea la tarjeta en su totalidad. Si el test posee como en nuestro caso, 45 líneas de caracteres de impresión, el resultado es que la tarjeta de control es chequeada en su totalidad 45 veces mientras dura la impresión.

PORTABILIDAD

El tamaño lo vuelve cómodo para transportar y puede ser.

utilizada, si así se requiere para reparaciones directamente donde el cliente.

FLEXIBILIDAD

El diseño del equipo contiene los componentes y la filosofía de diseño básica, que puede ser extendida para abarcar tests en otros modelos de tarjetas de impresora.

RECOMENDACIONES

Como se mencionó anteriormente, el diseño actual puede ser extendido para probar otros tipos de tarjetas. Para ello se necesita incluir por una parte en el ROM la subrutina que controle el diagnóstico adicional y por otra, el hardware para muestrear las nuevas señales. Tengase en cuenta que deben existir ciertas señales de control antes de que cualquier diagnóstico sea realizado, lo que significa que el diagrama de flujo deberá modificarse con la opción de poder realizar el diagnóstico extra después que las señales principales de control hayan sido generadas.



BIBLIOTECA

A P E N D I C E A

LISTADO DE PROGRAMAS

DIRECCION	CODIGO HEX			MNEMONICO			COMENTARIOS
				ETIQUETA	CODIGO OP.	OPERANDO	
8000	31	C2	20		LXI, SP		Inicializo puntero de pila
8003		3E	00		MVI A	00	Programo el puerto A del ROM ROM basico (8355) como entrada y tambien el puerto B .
8005		D3	02		OUT	02	
8007		D3	03		OUT	03	
8009		3E	06		MVI A	06	Programo el puerto A del ROM de expansion en los pines 1 como entrada (BUSY) y 2,3 como salidas (WR y RESET).
800B		D3	0A		OUT	0A	
800D		D3	08		OUT	08	Se saca un nivel alto en WR y RESET.
800F		3E	06		MVI A	06	Se programa el timer del 8155 como onda cuadrada de 578 khz.
8011		D3	2C		OUT	2C	
8013		3E	40		MVI A	40	
8015		D3	2D		OUT	2D	
8017		3E	C0		MVI A	C0	Comienza a funcionar el reloj.
8019		D3	28		OUT	28	
801B		DB	08		IN	08	Se lee si esta presente la se ñal BUSY.
801D		E6	01		ANI	01	
801F		FE	01		CPI	01	
8021	C2	2A	80		JNZ	UNO	Si es baja va a UNO.
8024	21	00	82		LXI H		Si es alta saca el mensaje U-13 en display.
8027	C3	A8	80		JMP	DISPLAY	Segmento que maneja el Display de mensaje.
802A		0E	30	UNO	MVI C	30	Comienza el Test Print.
802C		06	01		MVI B	01	Se carga el código HEX del número cero en C y el número de columna en B C <--- código HEX del número cero NUMCOL <--- 01.
802E			C5	CINCO	PUSH B		En pila pongo NUMCOL.

DIRECCION	CODIGO HEX			MNEMONICO			COMENTARIOS
				ETIQUETA	CODIGO OP.	OPERANDO	
802F		3E	02		MVI A	02	Se realiza un RESET.
8031		D3	08		OUT	08	
8033		3E	06		MVI A	06	
8035		D3	08		OUT	08	
8037		3E	10		MVI A	10	Código de CLEAR PRINTER.
8039	CD	88	80		CALL	TRANS	Rutina que habilita el 8212.
803C	CD	96	80		CALL	ALGO	Rutina que genera las lineas a imprimirse.
803F			F1		POP	PSW	Se saca el contenido de B (CONFIL) y C , guardandolos en acumulador y flags.
8040			F5		PUSH	PSW	
8041			47		MOV B, A		
8042		3E	17		MVI A	17	
8044			90		SUB B		Restar 23 (DEC) - B (CONCOL)
8045			47		MOV	B, A	B (-- # de espacios que se imprimen.
8046	CA	51	80	TRES	JZ	DOS	
8049	CD	88	80		CALL	TRANS	Mandar a la tarjeta 23 - CONCOL espacios.
804D			05		DCR B		
804E	C3	46	80		JMP	TRES	
8051			F1	DOS	POP	PSW	Sacar de pila CONCOL y poner en B.
8052			47		MOV B, A		
8053			C5		PUSH B		Meter B en pila.
8054	CD	96	80		CALL	ALGO	Mandar a la tarjeta B caracteres comenzando desde HEX .
8057			0C		INR C		C (-- C + 1
8058		3E	17		MVI A	17	Instrucción START PRINT.
805A	CD	88	80		CALL	TRANS	Se lo envia a la barra de datos de la tarjeta de control

DIRECCION	CODIGO HEX			MNEMONICO			COMENTARIOS
				ETIQUETA	CODIGO OP.	OPERANDO	
805D		3E	FF		MVI A	FF	Delay de 255 milisegundos.
805F	CD	A1	80	**	CALL	DELAY	
8062			3D		DCR A		
8063	C2	5F	80		JNZ	**	
8066	C3	B9	80		JMP	SEIS	Ir a realizar el test.
8069		DB	08	OCHO *	IN	08	
806B		E6	01		ANI	01	Ver si BUSY es alta.
806D		FE	01		CPI	01	
806F	CA	69	80		JZ	OCHO *	Si es verdadera regresa a preguntar nuevamente. Sacar NUMCOL de pila.
8072			F1		POP	PSW	
8073			3C		INR A		NUMCOL = NUMCOL + 1.
8074			47		MOV	B, A	B <--- NUMCOL.
8075		FE	12		CPI	12	¿Es NUMCOL = 18 (dec)?.
8077	C2	2E	80		JNZ	CINCO	Si es falso, ir a CINCO.
807A		06	11		MVI B	11	NUMCOL = 17 (dec).
807C			79		MOV A, C		Vemos si llegamos a código 5E (hex) = "**.
807D		FE	5E		CPI	5E	
807F	C2	2E	80		JNZ	CINCO	Si es falso regresamos a CINCO.
8082	21	48	82		LXI H		Sacamos el mensaje de "LISTA" en display.
8085	C3	A8	80		JMP	DISPLAY	
8088		D3	C0	TRANS	OUT	C0	Sacar DATO del acumulador por el 8212. Bajamos WR.
808A		3E	04		MVI A	04	
808C		D3	08		OUT	08	
808E	CD	A1	80		CALL	DELAY	DELAY = 1 milisegundo .
8091		3E	06		MVI A	06	

DIRECCION	CODIGO HEX		MNEMONICO			COMENTARIOS	
			ETIQUETA	CODIGO OP.	OPERANDO		
8091		3E	06		MVI A	06	
8093		D3	08		OUT	08	
8095			C9		RTN		
8096			59	ALGO	MOV E,C		E <--- código 30 (hex).
8097			7B	DIEZ	MOV A,E		ACC <--- E.
8098	CD	88	80		CALL	TRANS	Escribir ACC en la tarjeta.
809B			1D		DCR E		E <--- E - 1.
809C			05		DCR B		Decrementa CONCOL.
809D	C2	97	80		JNZ	DIEZ	CONFIL = 0?. Si es falso vaya a DIEZ.
80A0			C9		RTN		Si es verdadero, regresa.
80A1		16	D5	DELAY	MVI D	D5	Esta rutina proporciona un delay de 1 milisegundo.
80A3			15	VEINTE	DCR D		
80A4	C2	A3	80		JNZ	VEINTE	
80A7			C9		RTN		
80A8		06	06	DISPLAY	MVI B	06	B <--- contador de 6 dis plays.
80AA		3E	90		MVI A	90	A <--- 90 es código para escribir en la RAM del 8279.
80AC	32	00	19		STA	19,00	
80AF			7E	TREINTA	MOV A,M		A <--- M.
80B0	32	00	18		STA	18,00	Escribir en RAM de 8279.
80B3			23		INX H		H, L <--- H, L + 1.
80B4			05		DCR B		B <--- B - 1.
80B5	C2	AF	80		JNZ	TREINTA	¿Se mandaron los 6 codigos? Si es falso, continúe. Si es verdadero, finalice.
80B8			76		HLT		
80B9		DB	01	SEIS	IN	01	Probamos si MTRON está presente.
80BB		E6	08		ANI	08	

DIRECCION	CODIGO HEX			MNEMONICO			COMENTARIOS
				ETIQUETA	CODIGO OP.	OPERANDO	
80BD		FE	08		CPI	08	
80BF	C2	C8	80		JNZ	UNO *	
80C2	21	00	82		LXI H		Mensaje de U-13
80C5	C3	A8	80		JMP	DISPLAY	
80C8		DB	01	UNO *	IN	01	Probamos si MTRJM está presente.
80CA		E6	10		ANI	10	
80CC		FE	10		CPI	10	
80CE	CA	D7	80		JZ	DOS *	
80D1	21	06	82		LXI H	21	Mensaje "ATASC".
80D4	C3	A8	80		JMP	DISPLAY	
80D7		DB	01	DOS *	IN	01	Probamos si 28 Vcd está presente.
80D9		E6	20		ANI	20	
80DB		FE	20		CPI	20	
80DD	CA	E6	80		JZ	TRES *	
80E0	21	0C	82		LXI H		Mensaje "t3, t7, U3".
80E3	C3	A8	80		JMP	DISPLAY	
80E6		DB	01	TRES *	IN	01	Probamos si SERIAL ADDRESS está presente.
80E8		E6	01		ANI	01	
80EA		FE	01		CPI	01	
80EC	CA	F5	80		JZ	CUATRO*	
80EF	21	00	82		LXI H		Mensaje "U-13".
80F2	C3	A8	80		JMP	DISPLAY	
80F5		DB	01	CUATRO*	IN	01	Probamos si SERIAL DATA está presente.
80F7		E6	02		ANI	02	
80F9		FE	02		CPI	02	

DIRECCION	CODIGO HEX			MNEMONICO			COMENTARIOS
				ETIQUETA	CODIGO OP.	OPERANDO	
80FB	CA	04	81		JZ	CINCO *	
80FE	21	12	82		LXI H		Mensaje "U-12".
8101	C3	A8	80		JMP	DISPLAY	
8104		DB	01	CINCO *	IN	01	Probamos si DOTPOS está presente.
8106		E6	04		ANI	04	
8108		FE	04		CPI	04	
810A	CA	0D	81		JZ	SEIS *	
810D		DB	00	SEIS *	IN	00	Probamos si V4 está presente.
810F		E6	01		ANI	01	
8111		FE	01		CPI	01	
8113	CA	1C	81		JZ	SIETE *	
8116	21	18	82		LXI H		Mensaje "SENSOR".
8119	C3	A8	80		JMP	DISPLAY	
811C		DB	00	SIETE *	IN	00	
811E		E6	02		ANI	02	
8120		FE	02		CPI	02	Probamos si V6 está presente.
8122	CA	2B	81		JZ	OCHO *	
8125	21	1E	82		LXI H		
8128	C3	A8	80		JMP	DISPLAY	
812B	21	42	82	OCHO *	LXI H		Si es falso t11 o t12 están dañados.
812E	C3	A8	80		JMP	DISPLAY	
8131		DB	00		IN	00	
8133		E6	80		ANI	80	Probamos si HMRPF o HMRPH están presentes.
8135		FE	80		CPI	80	
8137	CA	40	81		JZ	NUEVE *	

DIRECCION	CODIGO HEX			MNEMONICO			COMENTARIOS
				ETIQUETA	CODIGO OP.	OPERANDO	
813A	21	24	82		LXI H		Mensaje "U-9".
813D	C3	A8	80		JMP	DISPLAY	
8140		DB	00		IN	00	
8142		E6	80		ANI	08	
8144		FE	80		CPI	08	Probamos si HRES esta presente.
8146	CA	4F	81		JZ	DIEZ *	
8149	21	00	82		LXI H		Mensaje "U-13".
814C	C3	A8	80		JMP	DISPLAY	
814F		DB	00	DIEZ *	IN	00	Probamos si 0 Vdc llega a la bobina 1.
8151		E6	40		ANI	40	
8153		FE	40		CPI	40	
8155	CA	5E	81		JZ	ONCE *	
8158	21	2A	82		LXI H		
815B	C3	A8	80		JMP	DISPLAY	
815E		DB	00	ONCE *	IN	00	Probamos si 0 Vdc llega a la bobina 2.
8160		E6	10		ANI	10	
8162		FE	10		CPI	10	
8164	CA	6D	81		JZ	DOCE *	
8167	21	30	82		LXI H		Mensaje "t11, t12".
816A	C3	A8	80		JMP	DISPLAY	
816D		DB	00	DOCE *	IN	00	Probamos si 0 Vdc llega a la bobina 3.
816F		E6	20		ANI	20	
8171		FE	20		CPI	20	
8173	CA	7C	81		JZ	TRECE *	
8176	21	36	82		LXI H		Mensaje "t5, U-11".

DIRECCION	CODIGO HEX			MNEMONICO			COMENTARIOS
				ETIQUETA	CODIGO OP.	OPERANDO	
8179	C3	A8	80		JMP	DISPLAY	
817C		DB	00	TRECE *	IN	00	
817E		E6	04		ANI	04	
8180		FE	04		CPI	04	
8182	CA	69	80		JZ	OCHO *	
8185	21	3C	82		LXI H		
8188	C3	A8	80		JMP	DISPLAY	

DIRECCION	CODIGO HEX			MNEMONICO			COMENTARIOS
				ETIQUETA	CODIGO OP.	OPERANDO	
8200			1C				Mensaje "U-13".
8201			FB				
8202			9F				
8203			03				
8204			FF				
8205			FF				
8206			88				Mensaje "ATASC".
8207			78				
8208			88				
8209			29				
820A			64				
820B			FF				
820C			78				Mensaje "t3.7-U3"
820D			03				
820E			87				
820F			FB				
8210			1C				
8211			03				
8212			1C				Mensaje "U-12".
8213			FB				
8214			9F				
8215			42				
8216			FF				
8217			FF				
8218			29				Mensaje "SENSOR".

DIRECCION	CODIGO HEX			MNEMONICO			COMENTARIOS
				ETIQUETA	CODIGO OP.	OPERANDO	
8231			9F				
8232			FB				
8233			1C				
8234			9F				
8235			97				
8236			78				Mensaje "t5-U11".
8237			29				
8238			FB				
8239			1C				
823A			9F				
823B			97				
823C			78				Mensaje "t2-U11".
823D			4A				
823E			FB				
823F			1C				
8240			9F				
8241			97				
8242			78				Mensaje "t11.t12".
8243			9F				
8244			97				
8245			78				
8246			9F				
8247			42				
8248			7C				Mensaje "LISTA".
8249			FC				

DIRECCION	CODIGO HEX			MNEMONICO			COMENTARIOS
				ETIQUETA	CODIGO OP.	OPERANDO	
8249			FC				
824A			29				
824B			78				
824C			02				
824D			FF				

A P E N D I C E B

INSTRUCCIONES DEL MICROPROCESADOR 8085

CODIGO DE INSTRUCCION

MNEMONICO	D7	D6	D5	D4	D3	D2	D1	D0	DESCRIPCION DE LA OPERACION
ANI	1	1	1	0	0	1	1	0	Y inmediato con A
XRI	1	1	1	0	1	1	1	0	O exclusivo inmediato con A
ORI	1	1	1	1	0	1	1	0	O inmediato con A
CPI	1	1	1	1	1	1	1	0	Comparar inmediatamente con A
ROTACION									
RLC	0	0	0	0	0	1	1	1	Rotar A a la izquierda
RRC	0	0	0	0	1	1	1	1	Rotar A a la derecha
RAL	0	0	0	1	0	1	1	1	Rotar A a la izquierda con transporte
RAR	0	0	0	1	1	1	1	1	Rotar A a la derecha con transporte
ESPECIALES									
CMA	0	0	1	0	1	1	1	1	Complementar A
STC	0	0	1	1	0	1	1	1	Poner transporte
CMC	0	0	1	1	1	1	1	1	Complementar transporte
DAA	0	0	1	0	0	1	1	1	Ajuste decimal de A
CONTROL									
EI	1	1	1	1	1	0	1	1	Habilitar interrupciones
DI	1	1	1	1	0	0	1	1	Deshabilitar interrupciones
NOP	1	0	0	0	0	0	0	0	No-operación
HLT	0	1	1	1	0	1	1	0	Parar
INSTRUCCIONES NUEVAS DEL 8085									
RIM	0	0	1	0	0	0	0	0	Leer máscara de interrupciones
SIM	0	0	1	1	0	0	0	0	Poner máscara a las interrupciones

CODIGO DE INSTRUCCION

MNEMONICO	D7	D6	D5	D4	D3	D2	D1	D0	DESCRIPCION DE LA OPERACION
MOVER, CARGAR Y ALMACENAR									
MOV r1,r2	0	1	D	D	D	S	S	S	Mover registro a registro
MOV M,r	0	1	1	1	0	S	S	S	Mover registro a memoria
MOV r,M	0	1	D	D	D	1	1	0	Mover memoria a registro
MVI r	0	0	D	D	D	1	1	0	Mover inmediatamente a registro
MVI M	0	0	1	1	0	1	1	0	Mover inmediatamente a memoria
LXI B	0	0	0	0	0	0	0	1	Cargar inmediatamente a registro par B & C
LXI D	0	0	0	1	0	0	0	1	Cargar inmediatamente a registro par D & E
LXI H	0	0	1	0	0	0	0	1	Cargar inmediatamente a registro par H & L
STAX B	0	0	0	0	0	0	1	0	Almacenar A indirectamente
STAX D	0	0	0	1	0	0	1	0	Almacenar A indirectamente
LDAX B	0	0	0	0	1	0	1	0	Cargar A indirectamente
LDAX D	0	0	0	1	1	0	1	0	Cargar A indirectamente
STA	0	0	1	1	0	0	1	0	Almacenar A directamente
LDA	0	0	1	1	1	0	1	0	Cargar A directamente
SHLD	0	0	1	0	0	0	1	0	Almacenar H & L directamente
LHLD	0	0	1	0	1	0	1	0	Cargar H & L directamente
XCHG	1	1	1	0	1	0	1	1	Intercambiar registros D & E con H & L
OPCIONES DE PUNTERO									
PUSH B	1	1	0	0	0	1	0	1	Poner registro par B & C en pila
PUSH D	1	1	0	1	0	1	0	1	Poner registro par D & E en pila
PUSH H	1	1	1	0	0	1	0	1	Poner registro par H & L en pila
PUSH PSW	1	1	1	1	0	1	0	1	Poner A y banderas en pila
POP B	1	1	0	0	0	0	0	1	Sacar registro par B & C de pila
POP D	1	1	0	1	0	0	0	1	Sacar registro par D & E de pila
POP H	1	1	1	0	0	0	0	1	Sacar registro par H & L de pila
POP PSW	1	1	1	1	0	0	0	1	Sacar A y banderas de pila
XTHL	1	1	1	0	0	0	1	1	Intercambiar el tope de pila con H & L
SPHL	1	1	1	1	1	0	0	1	H & L al puntero de pila
LXI SP	0	0	1	1	0	0	0	1	Cargar inmediatamente el puntero de pila
INX SP	0	0	1	1	0	0	1	1	Incrementar el puntero de pila
DCX SP	0	0	1	1	1	0	1	1	Decrementar el puntero de pila
SALTOS									
JMP	1	1	0	0	0	0	1	1	Salto incondicional
JC	1	1	0	1	1	0	1	0	Salto si hay transporte
JNC	1	1	0	1	0	0	1	0	Salto si no hay transporte
JZ	1	1	0	0	1	0	1	0	Salto si es cero
JNZ	1	1	0	0	0	0	1	0	Salto si no es cero
JP	1	1	1	1	0	0	1	0	Salto si es positivo
JM	1	1	1	1	1	0	1	0	Salto si es negativo
JPE	1	1	1	0	1	0	1	0	Salto si es paridad par
JPO	1	1	1	0	0	0	1	0	Salto si es paridad impar
PCHL	1	1	1	0	1	0	0	1	H& L al contador de programa
LLAMADAS									
CALL	1	1	0	0	1	1	0	1	Llamada incondicional
CC	1	1	0	1	1	1	0	0	Llamada si hay transporte
CNC	1	1	0	1	0	1	0	0	Llamada si no hay transporte
CZ	1	1	0	0	1	1	0	0	Llamada si es cero
CNZ	1	1	0	0	0	1	0	0	Llamada si no es cero
CP	1	1	1	1	0	1	0	0	Llamada si es positivo
CM	1	1	1	1	1	1	0	0	Llamada si es negativo
CPE	1	1	1	0	1	1	0	0	Llamada si es paridad par
CPO	1	1	1	0	0	1	0	0	Llamada si es paridad impar

CODIGO DE INSTRUCCION

MNEMONICO D7 D6 D5 D4 D3 D2 D1 D0 DESCRIPCION DE LA OPERACION

RETORNOS

RET	1	1	0	0	1	0	0	1	Retornar
RC	1	1	0	1	1	0	0	0	Retornar si hay transporte
RNC	1	1	0	1	0	0	0	0	Retornar si no hay transporte
RZ	1	1	0	0	1	0	0	0	Retornar si es cero
RNZ	1	1	0	0	0	0	0	0	Retornar si no hay cero
RP	1	1	1	1	0	0	0	0	Retornar si es positivo
RM	1	1	1	1	1	0	0	0	Retornar si es negativo
RPE	1	1	1	0	1	0	0	0	Retornar si hay paridad par
RPO	1	1	1	0	0	0	0	0	Retornar si hay paridad impar

RECOMENZAR

RST	1	1	A	A	A	1	1	1	Recomenzar
-----	---	---	---	---	---	---	---	---	------------

ENTRADA/SALIDA

IN	1	1	0	1	1	0	1	1	Introducir datos
OUT	1	1	0	1	0	0	1	1	Sacar datos

INCREMENTOS Y DECREMENTOS

INR r	0	0	D	D	D	1	0	0	Incrementar registro
DCR r	0	0	D	D	D	1	0	1	Decrementar registro
INR M	0	0	1	1	0	1	0	0	Incrementar memoria
DCR M	0	0	1	1	0	1	0	1	Decrementar memoria
INX B	0	0	0	0	0	0	1	1	Incrementar registros B & C
INX D	0	0	0	1	0	0	1	1	Incrementar registros D & E
INX H	0	0	1	0	0	0	1	1	Incrementar registros H & L
DCX B	0	0	0	0	1	0	1	1	Decrementar B & C
DCX D	0	0	0	1	1	0	1	1	Decrementar D & E
DCX H	0	0	1	0	1	0	1	1	Decrementar H & L

SUMAS

ADD r	1	0	0	0	0	S	S	S	Sumar registro a A
ADC r	1	0	0	0	1	S	S	S	Sumar registro a A con transporte
ADD M	1	0	C	0	0	1	1	0	Sumar memoria a A
ABC M	1	0	0	0	1	1	1	0	Sumar memoria a A con transporte
ADI	1	1	0	0	0	1	1	0	Sumar inmediatamente a A
ACI	1	1	0	0	1	1	1	0	Sumar inmediatamente a A con transporte
DAD B	0	0	0	0	1	0	0	1	Sumar B & C a H & L
DAD D	0	0	0	1	1	0	0	1	Sumar D & E a H & L
DAD H	0	0	1	0	1	0	0	1	Sumar H & L a H & L
DAD SP	0	0	1	1	1	0	0	1	Sumar el puntero de pila a H & L

RESTAS

SUB r	1	0	0	1	0	S	S	S	Restar registro de A
SBB r	1	0	0	1	1	S	S	S	Restar registro de A con préstamo
SUB M	1	0	0	1	0	1	1	0	Restar memoria de A
SBB M	1	0	0	1	1	1	1	0	Restar memoria de A con préstamo
SUI	1	1	0	1	0	1	1	0	Restar inmediatamente de A
SBI	1	1	0	1	1	1	1	0	Restar inmediatamente de A con préstamo

LOGICAS

ANA r	1	0	1	0	0	S	S	S	Y entre registro y A
XRA r	1	0	1	0	1	S	S	S	O exclusivo entre registro y A
ORA r	1	0	1	1	0	S	S	S	O entre registro y A
CMP r	1	0	1	1	1	S	S	S	Comparar registro con A
ANA M	1	0	1	0	0	1	1	0	Y entre memoria y A
XRA M	1	0	1	0	1	1	1	0	O exclusivo entre memoria y A
ORA M	1	0	1	1	0	1	1	0	O entre memoria y A
CMP M	1	0	1	1	1	1	1	0	Comparar memoria con A



BIBLIOTECA

B I B L I O G R A F I A

1. MANUAL DE LAS IMPRENTAS ANSWER (INFORMACION DE SERVICIO). NCR
2. NCR 2140 BULLETIN (FIELD SERVICE INFORMATION). NCR
3. ANSWER PRINTER TESTER (USER'S REFERENCE GUIDE). AUTOMATION, INC.
4. SEMICONDUCTOR REFERENCE HANBOOK. ARCHER
5. THE TTL DATA BOOK FOR DESIGN ENGINEERS. TEXAS INSTRUMENTS
6. MASTER HAND BOOK OF MICROPROCESSOR CHIPS BY CHARLES K. ADAMS.
7. 8080/8085 ASSEMBLY LANGUAGE PROGRAMMING MANUAL. INTEL
8. FIELD REWORK TEST PROGRAM LIBRARY. NCR.
9. MANUAL DEL USUARIO MCS 80/85. INTEL