

T
621.3819596
A958

ESCUELA SUPERIOR POLITECNICA DEL LITORAL

FACULTAD DE INGENIERIA ELECTRICA

"DISEÑO Y CONSTRUCCION DE UN INVERSOR TRIFASICO Y SU
CONTROL BASADO EN UN MICROPROCESADOR UTILIZANDO LA TECNICA DMA".



D-7361

TESIS DE GRADO

PREVIA A LA OBTENCION DEL TITULO DE:

INGENIERO EN ELECTRICIDAD

ESPECIALIZACION: ELECTRONICA

PRESENTADA POR:

CESAR HUGO LAVILA BARROS

GUAYAQUIL - ECUADOR

1.986

A G R A D E C I M I E N T O

Al Ing. SERGIO FLORES MACIAS, por su colaboración para la formación de mi persona, y la realización de esta tesis.

A los señores Ing. MARCO AGILA, Ing. ALBERTO LARCO; y a los miembros del Taller de Electricidad, por la apertura y espíritu comprensivo que permitieron culminar con éxito mi trabajo.

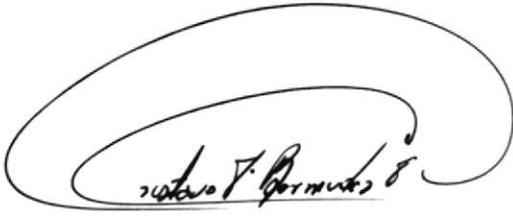
Al Dr. ALFREDO BARRIGA, y miembros del CYCIT, quienes promueven el desarrollo de la investigación, permitiendo formar personas con criterios de método científico.-



D E D I C A T O R I A

- A MIS PADRES

- A MIS HERMANOS



ING. GUSTAVO BERMUDEZ FLORES

SUB-DECANO DE LA FACULTAD DE
INGENIERIA ELECTRICA



ING. SERGIO FLORES MACIAS

DIRECTOR DE TESIS



ING. NORMAN CHOOTONG

MIEMBRO PRINCIPAL DEL TRIBUNAL



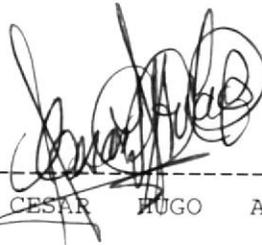
ING. RODRIGO BERREZUETA

MIEMBRO PRINCIPAL DEL TRIBUNAL

DECLARACION EXPRESA

"La responsabilidad por los hechos, ideas y doctrinas expuestos en esta tesis, me corresponden exclusivamente; y, el patrimonio intelectual de la misma, a la ESCUELA SUPERIOR POLITECNICA DEL LITORAL".

(Reglamento de Exámenes y Títulos Profesionales de la ESPOL).



CESAR HUGO AVILA BARROS

R E S U M E N

El presente trabajo tiene como primer objetivo presentar un breve estudio de los circuitos inversores de tensión y sus diferencias, así como el diseño y consideraciones técnicas de un modelo específico, el cual será diseñado para manejar cargas de dos KVA. Se describe el microprocesador y sus posibilidades en los procesos industriales y la técnica particular que será aplicada para el control de un inversor, utilizando como base un microprocesador 8085.

Un segundo objetivo es la construcción. Así, una interface cuyo diseño y construcción son descritos será conectada al SDK-85, ella es la tarjeta de acceso directo de memoria (DMA), además serán construídos los circuitos de disparo correspondientes a diez SCR y un puente inversor a base de tiristores.

El programa diseñado que se utiliza en el SDK-85 es -



VII

tal que, envía patrones de disparo hacia el DMA dependiendo de los datos de referencia que se introduzcan al microcomputador, dichos patrones de disparo son datos de tres bits de memoria - que tienen como finalidad la regulación del disparo de los SCR de un inversor trifásico, el mismo que puede regular la velocidad de un motor de corriente alterna trifásico.

En la elaboración del programa se tiene en consideración la utilización de la técnica de modulación del ancho de pulso - y de una ley de voltaje/frecuencia, que son útiles para el eficiente funcionamiento de un motor de inducción.

Por razones de tiempo y falta de instrumentos de calibración y medición digital en microcomputadores, para detectar fallas y poner a punto el diseño de control, no se ha hecho otra cosa que dejar construido el equipo por partes, de manera que pueda ser útil en los laboratorios y puedan realizarse mejoras de éste trabajo o utilizarlo - en otras perspectivas, tomando en consideración las posibilidades y limitaciones de los circuitos construidos, así como las conclusiones y recomendaciones expresadas al final de esta obra. Siendo razonables el diseño y las explicaciones manifiestas no se ha concretado una aplicación, sin embargo son mostrados en fotografías los circuitos y sus señales de excitación y de respuesta.

I N D I C E G E N E R A L

	<u>PAGS.</u>
RESUMEN -----	VI
INDICE GENERAL -----	VIII
INDICE DE FIGURAS -----	XII
INDICE DE TABLAS -----	XVII
INDICE DE ABREVIATURAS -----	XVIII
LISTA DE SIMBOLOS -----	XIX
INTRODUCCION -----	XXI
CAPITULO I	
SISTEMA DE PODER	
1.1. TEORIA Y FUNCIONAMIENTO DE LOS INVERSORES -----	23
1.1.1. Inversor conmutado con voltaje de línea A.C.-----	25
1.1.2. Inversor conmutado con capacitor paralelo -----	27
1.1.3. Inversor conmutado con capacitor serie -----	33
1.1.4. Inversor conmutado por impulso -----	37
1.2. INVERSOR AUTONOMO TRIFASICO CONMUTADO POR IMPULSO---	40

CAPITULO II

SISTEMA DE CONTROL

2.1. FUNDAMENTOS PARA LA APLICACION DE LOS MICROPROCESADORES -----	66
2.1.1. Arquitectura y funciones de los elementos de un microprocesador -----	74
2.2. DEFINICION DEL METODO DE ACCESO DIRECTO A MEMORIA-----	77

CAPITULO III

BASES PARA EL DISEÑO

3.1. CONSIDERACIONES TECNICAS -----	81
3.1.1. Consideraciones técnicas del diseño de circuitería -----	81
3.1.2. Consideraciones técnicas del diseño de los programas -----	82
3.1.3. Consideraciones técnicas de la conmutación de los tiristores -----	84
3.1.4. Consideraciones técnicas del control de voltaje y frecuencia de la salida de un inversor ---	90
3.1.5. Consideraciones técnicas del diseño de los inversores -----	98
3.1.6. Consideraciones técnicas del motor a ser utilizado -----	102
3.1.7. Consideraciones técnicas de protección-----	108

	<u>PAGS.</u>
3.2. CARACTERISTICAS DE DISEÑO -----	122
CAPITULO IV	
INGENIERIA DEL PROYECTO	
4.1. DISEÑO DEL PUENTE INVERSOR -----	128
4.2. PROTECCIONES DEL SISTEMA -----	147
4.3. DISEÑO DE LAS INTERFACES -----	151
4.4. DISEÑO DEL PROGRAMA A UTILIZARSE EN EL MICROCOMPUTADOR SDK-85 -----	169
CAPITULO V	
FASE DE CONSTRUCCION Y EXPERIMENTACION	
5.1. DESARROLLO MODULAR DEL SISTEMA -----	219
5.1.1. Construcción del puente inversor -----	219
5.1.2. Construcción de los circuitos amplificadores de pulsos -----	225
5.1.3. Construcción del circuito de control-----	227
5.2. RECOLECCION DE RESULTADOS EXPERIMENTALES -----	230
CONCLUSIONES Y RECOMENDACIONES -----	236
APENDICES	
APENDICE A	
BREVE ESTUDIO DEL MICROCOMPUTADOR SDK-85 -----	240



	<u>PAGS.</u>
APENDICE B	
MANUAL DE OPERACION Y SERVICIO -----	247
BIBLIOGRAFIA -----	300

INDICE DE FIGURAS

<u>Nº FIGURAS</u>		<u>PAG.</u>
1.1.	CIRCUITO PARA ILUSTRAR EL PRINCIPIO DE CONMUTACION DE INVERSORES PARALELOS-----	32
1.2.	INVERSOR CONMUTADO CON CAPACITOR PARALELO	32
1.3.	INVERSOR BASICO CONMUTADO CON CAPACITOR - SERIE -----	39
1.4.	INVERSOR CONMUTADO POR IMPULSO AUXILIAR.MO DELO DE Mc MURRAY -----	39
1.5.	INVERSOR TRIFASICO EN PUENTE SIMPLE CON MUTADO POR EL LADO DE CONTINUA -----	48
1.6.	PUENTE INVERSOR TRIFASICO. SIMPLE IDENTIFI- CACION DE COMPONENTES VARIABLES -----	48
1.7.	DIVISOR INSTANTANEO DE TENSION SIN DIODOS AN TIPARALELO -----	54
1.8.	CIRCUITO EQUIVALENTE DURANTE EL INTERVALO 1 DE LA CONMUTACION -----	56
1.9.	SOLUCION APROXIMADA PARA EL TIEMPO DE BLO QUEO t_B -----	54
1.10.	EVOLUCION DE LAS VARIABLES PRINCIPALES PARA BLOQUEO SIMPLE -----	64

XIII

<u>Nº FIGURAS</u>	<u>PAG.</u>
CAPITULO III	
3.1.	CONMUTACION DEL TIRISTOR ----- 86
3.2.	DIAGRAMA DE BLOQUES DEL SISTEMA DE LAZO ABIERTO 95
CAPITULO IV	
4.1.	PUENTE RECTIFICADOR MONOFASICO ----- 130
4.2.	DIAGRAMA PARTICIONAL DEL CIRCUITO DE INTERFACE DIGITAL ----- 152
4.3.	DIAGRAMA DE TIEMPOS DE LAS SEÑALES DEL CONTROLA DOR DEL DMA ----- 153
4.4.	DIAGRAMA DE FLUJO DEL CONTROLADOR DEL DMA (DMAC) 154
4.5.	DIAGRAMA ASM DEL CONTROLADOR DMA ----- 155
4.6.	MAPAS DE KARNAUGH PARA EL DMAC ----- 156
4.7.	DIAGRAMA DE FLUJO DE LA MAQUINA SINCRONICA PARA CONMUTACION ----- 159
4.8.	DIAGRAMA ASM DE LA MAQUINA SINCRONICA PARA CON MUTACION ----- 160
4.9.	MAPAS DE KARNAUGH DE LA MAQUINA SINCRONICA PARA CONMUTACION ----- 161
4.10.	CIRCUITO AMPLIFICADOR DE PULSOS ----- 166
4.11.	MODULACION SENOIDAL DEL ANCHO DE PULSO ----- 170
4.12.	ORGANIZACION DE LAS MEMORIAS ----- 176
4.13.	GRAFICOS COMPARATIVOS DE LOS TIEMPOS UTILIZADOS PARA LA CONMUTACION ----- 194

<u>Nº FIGURAS</u>		<u>PAG.</u>
4.14.	LEY DE VOLTAJE/FRECUENCIA PARA MOTORES DE INDUC CION -----	198
4.15.	DIAGRAMA DE FLUJO DEL PROGRAMA PARA EL SISTEMA- DE LAZO ABIERTO -----	200
4.16.	SUBROUTINA LECTADC -----	202
4.17.	INTERRUPCION RST 6.5 -----	203
4.18.	SUBROUTINA LECTTEC -----	204
4.19.	SUBROUTINA SELECC -----	205
4.20.	SUBPROGRAMA VOLTREC -----	211
4.21.	SUBROUTINA CALCULO -----	212
4.22.	SUBROUTINA ALMACEN -----	214
4.23.	SUBROUTINA GRABA -----	215
4.24.	SUBROUTINA TIMER -----	217
 CAPITULO V		
5.1.	VISTA SUPERIOR DEL PANEL DEL CIRCUITO INVERSOR-	224
5.2.	VISTA EN PERSPECTIVA DEL PANEL DEL CIRCUITO IN VERSOR -----	224
5.3.	VISTA ANTERIOR DE LOS CIRCUITOS AMPLIFICADORES DE PULSOS -----	226
5.4.	VISTA ANTERIOR DE LA INTERFACE DIGITAL -----	228
5.5.	VISTA POSTERIOR DE LA INTERFACE DIGITAL -----	228
5.6.	VISTA SUPERIOR DEL SISTEMA DE LAZO ABIERTO-----	231
5.7.	BOBINAS DE LIMITACION Y DE CONMUTACION -----	232



<u>Nº FIGURAS</u>		<u>PAG.</u>
5.8.	SEÑAL HOLD -----	232
5.9.	SEÑAL CLK -----	233
5.10.	SEÑAL HLDA -----	233
5.11.	SEÑALES DE ENTRADA Y SALIDA DE LOS 74LS123	234
5.12.	SEÑAL DE ENTRADA A LOS AMPLIFICADORES DE PULSO--	234
5.13.	SEÑAL DE SALIDA DE LOS AMPLIFICADORES DE PULSO-	235
 APENDICES		
 APENDICE A		
A.1.	DIAGRAMA DE BLOQUES DEL SDK-85 -----	243
A.2.	MAPA DE MEMORIAS DEL SDK-85 -----	244
A.3.	MAPA DE PUERTOS DE I/O DEL SDK-85 -----	245
 APENDICE B		
B.1.	CONECTOR DEL SDK-85 PARA EL PERIFERICO DE EXPAN- SION DE MEMORIA -----	251
B.2.	CONECTORES DE EXPANSION DEL SDK-85 -----	251
B.3.	CONECTORES DE LA INTERFACE DIGITAL -----	252
B.4.	DIAGRAMA POSICIONAL DE LOS CIRCUITOS INTEGRADOS - DE LA INTERFACE DIGITAL -----	253
B.5.	DIAGRAMA POSICIONAL DE LOS C.I. DE SALIDA DE LA INTERFACE DIGITAL -----	254

<u>Nº FIGURAS</u>		<u>PAG.</u>
B.6.a.	CONTROLADOR DEL DMA (MAQUINA SECUENCIAL)-----	255
B.6.b.	CONTROLADOR DEL DMA (MAQUINA LOGICA)-----	256
B.7.	CIRCUITO CONTROLADO DEL DMA -----	257
B.8.	DISTRIBUCION DE MEMORIAS DEL SISTEMA -----	258
B.9.	MAQUINA SINCRONICA PARA CONMUTACION -----	259
B.10.	CIRCUITOS COMBINATORIALES DE SALIDA -----	260
B.11.	CONEXION DE LAS MEMORIAS DE LA INTERFACE DMA---	261
B.12.	CIRCUITO TRANSMISOR DE DATOS -----	262
B.13.	DIRECCIONES DE MEMORIA DE LA TDC -----	263
B.14.	DIRECCIONES DE MEMORIA DE LA TABLA DE REFERENCIA	265

INDICE DE TABLAS

<u>Nº TABLA</u>		<u>PAG.</u>
I	i VALORES DE LOS PUNTOS DE INTERCEPCION CONSIDERANDO UNA ONDA SERIA DE 1 Hz-----	172
II	VALORES HEXADECIMALES DE LOS PUNTOS DE INTERCEPCION CONSIDERANDO UNA ONDA SENO DE 1 Hz	173
III	RELACIONES PARA EL CALCULO DE LOS PUNTOS DE INTERCEPCION DE UN CICLO DE LA ONDA SENO-----	179
IV	VALORES HEXADECIMALES UTILIZADOS -----	182
V	DATOS PARA EL TEMPORIZADOR -----	184
VI	PATRONES DE DISPARO DEL SEMICICLO POSITIVO DE LA ONDA DE REFERENCIA R -----	185
VII	PATRONES DE DISPARO DEL SEMICICLO NEGATIVO DE LA ONDA DE REFERENCIA R -----	189
VIII	LEY DE VOLTAJE/FRECUENCIA -----	197



INDICE DE ABREVIATURAS

A.C.	CORRIENTE ALTERNA
D.C.	CORRIENTE DIRECTA
SCR	RECTIFICADOR CONTROLADO DE SILICIO
Esp.	ESPIRAS
etc.	ETCETERA
SSI	CIRCUITO INTEGRADO DE PEQUEÑA ESCALA
MSI	CIRCUITO INTEGRADO DE MEDIANA ESCALA
LSI	CIRCUITO INTEGRADO DE GRAN ESCALA
CPU	UNIDAD DE PROCESAMIENTO CENTRAL
P.C	CONTADOR DE PROGRAMA
DMA	ACCESO DIRECTO DE MEMORIA
Cte.	CONSTANTE
PWM	MODULACION DEL ANCHO DE PULSO
HP	CABALLO DE FUERZA
ADC	CONVERTIDOR ANALOGICO DIGITAL
rpm	REVOLUCIONES POR MINUTO
ASM	MAQUINA ALGORITMICA DE ESTADOS
N.C.	NO CONECTADO
TDC	TABLA DE DATOS CALCULADOS

LISTA DE SIMBOLOS

E_d	VOLTAJE E_d
X_L	REACTANCIA INDUCTIVA
X_C	REACTANCIA CAPACITIVA
R	RESISTENCIA
Q	FACTOR DE CALIDAD
I_{CA}	CORRIENTE DE PICO INSTANTANEA DE FASE EN EL INVERSOR
di/dt	VARIACION INSTANTANEA DE CORRIENTE
dV/dt	VARIACION INSTANTANEA DE TENSION
L_1	BOBINA DE LIMITACION
L	INDUCTANCIA
C	CAPACITANCIA
t	TIEMPO
w	FRECUENCIA NATURAL
π	3.1416
uP	MICROPROCESADOR
f	FRECUENCIA
Hz	HERTZ
%	POR CIENTO
$S_{1\phi}$	POTENCIA APARENTE MONOFASICA

$S_{3\phi}$	POTENCIA APARENTE TRIFASICA
Ton	TIEMPO DE ENCENDIDO
Toff	TIEMPO DE APAGADO
W	VATIO
V_{DRM}	VOLTAJE REPETITIVO DE PICO
I_{TRMS}	MAXIMA CORRIENTE AC FLUYENDO CONTINUAMENTE POR EL SCR
V	VOLTIO
A	AMPERIO
KVA	KILOVOLTIO-AMPERIO
μS	MICROSEGUNDO
μH	MICROHENRRIO
μF	MICROFARADIO
MHz	MEGAHERTZ = 10^6 HERTZ
° C	GRADOS CELCIUS
s	SEGUNDO

I N T R O D U C C I O N

La intención de esta obra es exponer el proceso de dise
ño, construcción y puesta en funcionamiento de un conver
tidor de tensión directa a alterna trifásica. No está por
demás decir, que también se trata de atraer la atención
de los técnicos del área electrónica hacia la mayor inves
tigación y experimentación en el área industrial, y la
aplicación de una metodología en el diseño.

Esta obra consta de dos partes bien definidas como son
la teoría y la experimentación.

La exposición teórica es una recopilación de información
proveniente de informes técnicos, revistas, y libros téc
nicos que se dan en la bibliografía con la finalidad de
garantizar la veracidad de los conceptos aquí vertidos.

Cada uno de los títulos de los capítulos correspondien-
tes a la teoría, ha sido desglosado atendiendo al deseo
de introducir progresivamente al lector en el tema, para
luego mostrarle algunas posibilidades, ventajas y desventa

jas en la selección de un circuito o método de trabajo.

El Capítulo I, entrega una visión general de la utilidad y alcance del proyecto, haciendo una exposición de algunos circuitos inversores y un método de análisis matemático.

El Capítulo II, expone sobre la arquitectura y las aplicaciones de los microprocesadores en la industria.

Los Capítulos III, IV y V, son exclusivamente prácticos y experimentales. Estos Capítulos contienen las bases de diseño, el diseño y la construcción de un inversor específico y su control.

C A P I T U L O I

SISTEMA DE PODER

Como en todo sistema de control hay que diferenciar la parte correspondiente al control de la parte de fuerza o de poder. Aquí se expone brevemente la teoría de inversores y sus métodos de conmutación. Se explica además un modelo de inversor específico con el cual se desarrolla el presente trabajo.

1.1. TEORIA Y FUNCIONAMIENTO DE LOS INVERSORES

Los inversores de tensión son conocidos como sistemas utilizados para la conversión de voltaje directo en alterno y pueden ser clasificados como autónomos y no autónomos, siempre que se refiera a la relación de la tensión de salida con la línea de alimentación de tensión alterna; pueden también ser clasificados como monofásicos y trifásicos de acuerdo al número de fases a ser generadas; y por último pueden ser clasificados por el método de conmutación.



Inversores autónomos:

Son llamados así dado que su salida de voltaje alterno no es realimentada a la línea de alimentación de tensión alterna.

Inversores no autónomos:

Este nombre se ha dado a los inversores que tienen realimentación, es decir, lo opuesto de la clasificación anterior.

Inversores monofásicos:

Su nombre se refiere a la tensión de salida, la cual es de una sola fase.

Inversores Trifásicos:

La salida es de tres fases y puede ser construído como la adición de tres bloques monofásicos o tomar configuraciones especiales.

Inversores conmutados con capacitor paralelo:

Se conoce así al inversor que es conmutado por un capa

capacitor conectado en paralelo con la carga.

Inversores conmutados con capacitor serie:

Este tipo de inversor es conmutado por un capacitor en serie con la carga.

Inversores conmutados por impulso:

Con este término se conoce a los inversores cuyos elementos son conmutados al invertir brevemente el voltaje de los elementos que estén conduciendo, mediante un impulso de corriente.

1.1.1. Inversor conmutado con voltaje de línea A.C.

La configuración de un rectificador de fase controlada y de un inversor conmutado con línea A.C., son muy similares, y uno u otro tipo de operación pueden ser obtenidos con el mismo circuito. Cuando es operado como rectificador el circuito alimenta a una carga y cuando es operado como inversor se requiere de una fuente de voltaje D.C., para forzar la corriente a través del circuito y deliberar potencia al terminal A.C., del inversor.

Si se utiliza rectificadores controlados de silicio o SCR, podemos controlar el disparo de ellos al estado de conducción.

Los rectificadores de onda completa monofásicos o trifásicos son útiles como inversores, y el retraso en el disparo de los SCR hace fluir la corriente en forma atrasada al voltaje, dicha transferencia de corriente puede ser cualquier cantidad hasta - 180 grados.

Cuando el retraso es de 90 grados, el voltaje promedio D.C., es reducido a cero. Si el retraso de la transferencia de corriente es mayor que 90 grados, el voltaje promedio se hace negativo durante el período de conmutación de las válvulas; y así, una fuente de poder negativa es requerida para forzar la corriente a través del circuito. Este modo de operación es llamado inversión, así el flujo de potencia es desde el circuito D.C. a A.C. En algunos aspectos, este cambio de nombres es innecesario ya que este tipo de inversión es solamente rectificación con tanto control de fase que el voltaje D.C. es reducido a cero o es negativo.

1.1.2. Inversores conmutados con capacitor paralelo

Es uno de los tantos inversores bien conocidos que requieren elementos de circuitos adicionales - para realizar el proceso de conmutación. El circuito básico monofásico es descrito y analizado so meramente en este título.

Los inversores paralelos requieren un capacitor de conmutación grande para manejar fácilmente cargas inductivas; el cambio de voltaje de salida del circuito es considerable con la presencia de carga, y debe tenerse el cuidado de entregar un arranque se guro. La realimentación de voltaje de carga y las técnicas relacionadas pueden ser usadas en las modificaciones del inversor paralelo básico para permitir la operación confiable en un amplio - rango de carga inductiva.

Principio de Conmutación:

El principio de conmutación del inversor es ilustra do en la figura N° 1.1. El término "inversor conmu- tado con capacitor paralelo" es utilizado para indi car un inversor que es conmutado por un capacitor -

conectado en paralelo con la carga, este circuito simplificado ilustra la acción de conmutación obtenida en muchos inversores con capacitor paralelo-eficientes. Cuando el SCR en la figura N° 1.1., es disparado, el capacitor se cargará con la polaridad mostrada y exponencialmente aproximándose al voltaje de fuente D.C.

Si el interruptor sw está cerrado, el capacitor es conectado a través del SCR en una dirección, para entregar un voltaje de anodo a cátodo negativo y por lo tanto al fluir la corriente de carga a través del capacitor, se apaga el SCR.

El tamaño del capacitor y el voltaje para el cual éste es cargado debe ser suficiente para anular la máxima corriente de carga del SCR en un intervalo de tiempo requerido para alcanzar la capacidad de mantenerlo apagado aún con voltaje directo.

Inversor Monofásico:

Un circuito monofásico bien conocido que usa un capacitor de conmutación paralelo, es mostrado en la figura N° 1.2. Este circuito es similar al de



interruptor mecánico. La acción de interrupción de corriente es obtenida por la acción del capacitor de conmutación. Esta conmutación es iniciada cuando el siguiente SCR a conducir es disparado. El reactor D.C., previene de la excesiva corriente que fluye en el capacitor de conmutación durante el intervalo de interrupción.

Un método de observar el circuito de la figura N°1.2., es considerar que la corriente D.C. es alternadamente conmutada desde la una mitad a la otra del devanado primario del transformador. La fuente D.C. alternadamente suministra la corriente D.C., a las dos mitades del primario del transformador, produciendo fuerzas magnétomotivas de polaridad opuestas. Esto es equivalente a una corriente alterna en uno de los devanados primarios; y así, el devanado secundario del transformador entrega una corriente alterna a la carga.

Para el circuito de la figura N° 1.2., el reactor D.C., es bastante grande para preveer variaciones en la corriente de entrada D.C. Cuando la corriente de entrada es conmutada desde un SCR a otro, la corriente D.C., conmutada es equivalente a una

onda de corriente cuadrada aplicada a la porción A.C., del circuito como son: el transformador, capacitor y carga. Durante el período de conducción - para cada SCR, el voltaje promedio a través de la mitad del transformador con derivación central debe ser igual al voltaje de fuente D.C. para condiciones de estado estable.

Comunmente los inversores paralelos pueden ser analizados como si tuviesen la corriente D.C. conmutada en polaridad con respecto a la porción A.C. del circuito; el transformador, capacitor y carga. Ciertos valores extremos de las constantes del circuito harían que este sea más fácil de analizar, ya sea por la interrupción de voltaje o de corriente. Por ejemplo, con un reactor grande y con ángulos de conmutación relativamente grandes, la porción A.C. del circuito de la figura N^o 1.2. , puede ser analizado como manejando una onda cuadrada de corriente. Cuando el ángulo de conmutación es pequeño y la carga es prácticamente toda resistiva, el circuito puede ser analizado considerando una onda cuadrada de voltaje aplicada a la porción A.C. del circuito.

En el circuito 1.2., con el SCR 1 conduciendo , el capacitor es cargado positivamente en el terminal derecho. Cuando el SCR2 está prendido, el voltaje del capacitor suministra un voltaje inverso de ánodo a cátodo para apagar el SCR1. El operar con una gran inductancia D.C., produce esencialmente un flujo de corriente constante desde la fuente D.C., hacia una carga dada. Luego, con carga de resistencia pura y un pequeño capacitor, aproximadamente una onda cuadrada de corriente fluye a la carga. Si una carga inductiva es añadida en paralelo con la carga resistiva, la corriente en la inductancia alcanza un máximo valor en la última porción de cada medio ciclo. La onda cuadrada de corriente de entrada, no puede alimentar esta máxima corriente de carga inductiva, la misma que es alimentada por el capacitor, produciendo por lo tanto considerables pérdidas en el voltaje del capacitor durante la última porción de cada medio ciclo, Este bajo voltaje de capacitor produce un menor ángulo de conmutación. En muchos circuitos prácticos, la conmutación es obtenida cuando los KVA del capacitor exceden los KVA de la carga inductiva.

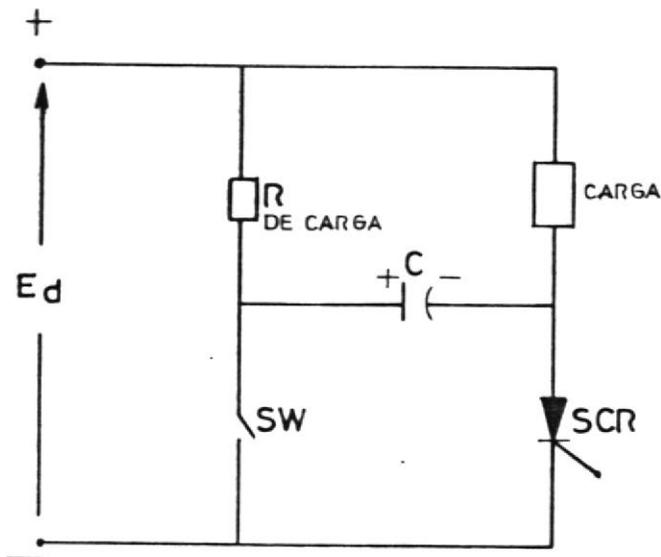


FIGURA 1.1 CIRCUITO PARA ILUSTRAR EL PRINCIPIO DE CONMUTACION DE INVERSORES PARALELOS

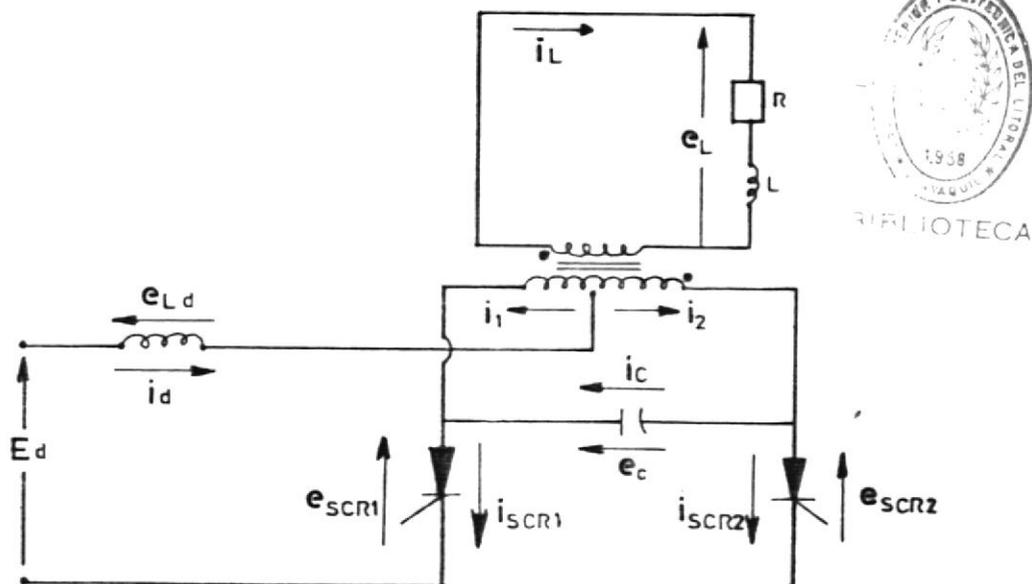


FIGURA 1.2 INVERSOR CONMUTADO CON CAPACITOR PARALELO

Así, en general el capacitor de conmutación debe no sólo ser bastante grande para suministrar conmutación con resistencia pura, sino que además , este debe alimentar los KVA de carga inductiva. Esto lleva a una de las desventajas básicas del inversor, cual es: que grandes capacitores son requeridos para manejar cargas inductivas. También la forma de onda y magnitud del voltaje de salida son cambiadas radicalmente si la carga inductiva es removida mientras el mismo valor de capacitancia sea mantenida.

1.1.3. Inversores conmutados con capacitor serie

Este tipo de inversores generalmente involucran - circuitos resonantes LC para suministrar la conmutación.

En el inversor más básico, cuando un SCR está prendido una corriente oscilatoria fluye. La frecuencia resonante del circuito determina la duración del pulso senoidal de corriente a través - del SCR en serie con el circuito resonante y la carga.

El inversor serie simple puede producir una muy - cercana onda senoidal de voltaje cuando alimenta una carga fija. Cuando la corriente de carga es incrementada, la amplitud de voltaje a través - del capacitor es mayor. Unos circuitos de realimentación pueden ser añadidos a los inversores serie simples para aliviar este problema e incrementar el rango de carga para operación práctica.

En general, los inversores serie pueden ser apagados más fácilmente que los inversores paralelos, aquí no es necesario encender un SCR para apagar otro que previamente estaba conduciendo. La excitación en la puerta de un SCR puede ser interrupta para parar el inversor serie.

Un arreglo del inversor serie básico es mostrado en la figura N° 1.3. El término "inversor capacitador serie" es utilizado para señalar a un inversor que es conmutado por un capacitor en serie con la carga.

En la figura N° 1.3., cuando el SCR1 está pren-

dido mientras el SCR2 está apagado, hay esencialmente un circuito resonante serie conectado a la fuente D.C. Si no hay pérdidas en el sistema, la condición para $R = 0$, el voltaje del capacitor sube senoidalmente a $2E_d$ durante el primer medio ciclo de oscilación y entonces la condición se para, ya que la corriente cae debajo de la corriente de sostenimiento del SCR. La corriente es un pulso senoidal que alcanza su máximo cuando el capacitor es cargado a E_d y vá a cero cuando el voltaje final de $2E_d$ aparece a través del capacitor.

En el segundo medio ciclo de operación del inversor, cuando SCR2 está cerrado, el circuito equivalente es el mismo circuito resonante serie, ahora no con voltaje de fuente D.C., pero con voltaje inicial en el capacitor de $2E_d$.

La corriente es un pulso senoidal y el capacitor se carga a un voltaje final de $2E_d$ negativos, asumiendo $R = 0$. Cuando SCR1 está prendido por el segundo tiempo, las condiciones son las mismas como para el primer medio ciclo, excepto

que el voltaje inicial del capacitor es $2Ed$ negativos, en lugar de cero.

En el final del tercer ciclo, el voltaje del capacitor es $4Ed$ positivos, asumiendo pérdidas despreciables.

Esta operación continua en medios ciclos subsiguientes y para la condición de $R = 0$, el voltaje de capacitor podría continuamente incrementarse en ciclos sucesivos de operación inversora. En el caso práctico, la resistencia en el circuito y/o la carga proveen pérdidas así como también previenen continuas subidas de voltaje a través del capacitor.

La razón de reactancia inductiva X_L ó capacitiva X_C a la resistencia R es al factor de calidad Q del circuito. La componente fundamental del voltaje del capacitor sube aproximadamente a un valor de estado estable con una constante de tiempo de Q ciclos cuando el circuito es operado con frecuencia de resonancia.

Una característica importante del circuito de la

figura N^o 1.3., es que éste solamente operará apropiadamente cuando la corriente sea cero en al menos el tiempo de recobramiento de los SCR en el fin de cada medio ciclo de operación. Esta condición es requerida para habilitar los SCR y obtener su capacidad de bloqueo de voltaje directo en el fin de cada medio ciclo de conducción.

1.1.4. Inversores conmutados por impulso

El término conmutación por impulso es aplicado al uso de un impulso para brevemente invertir el voltaje en un SCR que está conduciendo, permitiendo que se apague. La magnitud del pulso debe ser suficiente para extinguir la corriente de un SCR, y su duración debe ser tan grande que pueda suministrar el tiempo de apagado necesario. Generalmente el pulso es formado por medio de una red oscilatoria LC (inductancia - capacitancia) en la cual el período natural es directamente relacionada al tiempo de apagado de los SCR controlados y la impedancia característica de la red es relacionada al voltaje de la fuente D.C. y al máximo valor de la corriente de carga la cual debe ser conmutada.



Si el período de la salida A.C., del inversor es grande comparada con el tiempo de apagado - de los SCR, el tamaño de los componentes de conmutación es relativamente pequeño. Cuando la frecuencia de operación del inversor se incrementa el impulso ocupa una menor porción de tiempo en cada medio ciclo, hasta que eventualmente el transiente de conmutación puede difícilmente ser mantenido como un pulso.

Los rectificadores de realimentación son generalmente de amplio uso en inversores conmutados - por impulso y contribuyen a las características de los circuitos. Tales características incluyen buena regulación de voltaje y habilidad para manejar amplias variaciones en la carga, factor de potencia y frecuencia.

Hay muchas maneras de producir y controlar el impulso de conmutación, aquí se consideran algunos principios y criterios importantes que son útiles en el diseño y construcción de un inversor que sea conmutado por impulso.

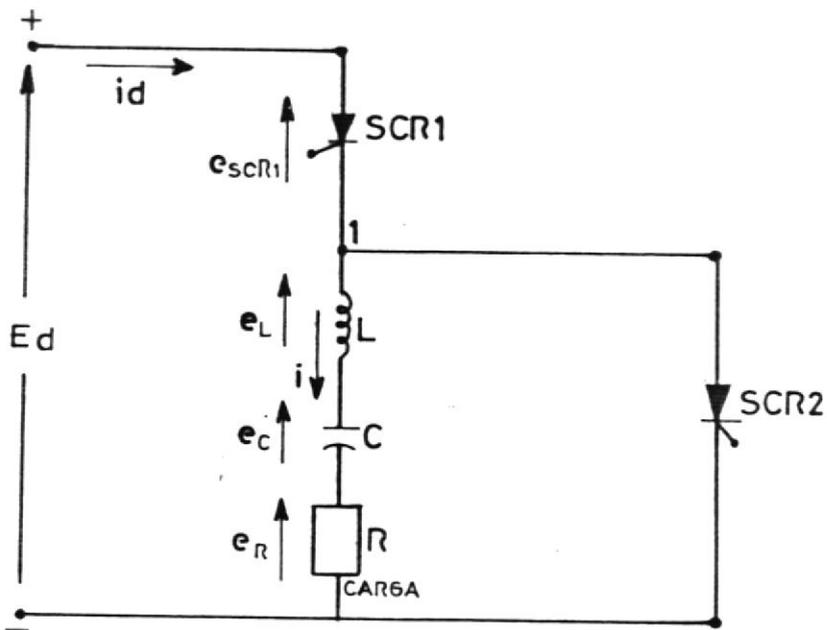


FIGURA 1.3 INVERSOR BASICO CONMUTADO CON CAPACITOR EN SERIE

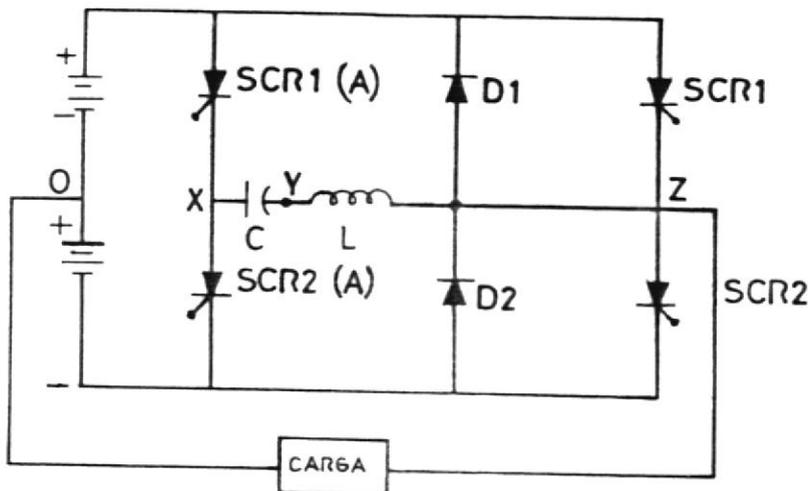


FIGURA 1.4 INVERSOR CONMUTADO POR IMPULSO AUXILIAR MODELO DE M_c MURRAY

1.2. INVERSOR AUTONOMO TRIFASICO CONMUTADO POR IMPULSO

Entre los inversores estáticos con tiristores, los de conmutación forzada por el lado de continua presentan algunas características comunes atractivas, independien-tes del procedimiento concreto de conmutación empleado. En primer lugar, los circuitos de conmutación necesar-ios quedan reducidos a uno solo colocado entre la fuente de alimentación y el puente inversor, obtenién-dose una notable simplicidad, sobre todo en inversores polifásicos. En segundo lugar, la situación del circuito de bloqueo en el lado de continua es ventajosa en cuanto a la intensidad total a conmutar.

La figura N^o 1.5., muestra un circuito trifásico sencillo y las principales ondas de corrientes idealizadas . Puede observarse que la conmutación independiente por una rama haría necesarios tres circuitos conmutadores - para la intensidad I_{CA} máxima instántanea de fase, mientras que la conmutación en el lado de continua exigige una intensidad máxima a proporcionar por el circuito de bloqueo comprendida entre I_{CA} y $2I_{CA}$ según el circuito particular, pero no $3I_{CA}$. Aunque la compa-ración de las dos opciones no es sencilla y depende de los circuitos de bloqueo concretos, y de la pro-

gramación de disparos de los tiristores, en general la ventaja de la segunda es evidente y se acentúa a medida que crece el número de fases de la carga.

Por otra parte la conmutación por el lado de continua presenta inconvenientes de una menor libertad en la programación de los intervalos de los tiristores - del puente y una mayor frecuencia de trabajo del circuito conmutador, que conlleva a una menor frecuencia - límite de utilización. En general los inversores de conmutación forzada por el lado de continua son ventajosos en aplicaciones para cargas polifásicas de baja frecuencia.

Presenta las ventajas de un condensador de conmutación relativamente pequeño y de baja di/dt , y los inconvenientes de alta dV/dt y tensión inversa reducida en los tiristores.

El circuito conmutador propuesto es aplicable a configuraciones puente de cualquier número de fases. El bloqueo es completo, de forma que todos los tiristores - del puente pueden quedar bloqueados al final de la conmutación. Esto permite una gran elasticidad en la programación del puente y en las formas de onda de sali



da. No existen problemas de ecualización de la intensidad de bloqueo en las ramas del puente (Ref.10).

CIRCUITO INVERSOR

El circuito en su configuración trifásica de tres ramas consiste en el puente de la figura N° 1.6. El puente está conectado a la fuente de corriente continua a través del circuito de conmutación, que consiste en el puente de tiristores TA, TB, TC, TD, que disparan el circuito de bloqueo LC y la bobina de limitación de cortocircuito L_1 . El devanado 5-6, recupera energía hacia la fuente a través de D7.

Brevemente explicado, el circuito funciona así: para una distribución cualquiera de intensidades de carga, se transfiere a los terminales PP y PN una corriente activa que dependerá del estado de conducción de los tiristores principales cuyo valor máximo será I_{CA} . La bobina L_1 es relativamente pequeña y no cae tensión apreciable en ella para las variaciones normales de corriente solicitada por el puente, de forma que la tensión U_{PP-PN} es aproximadamente E_F .

Supóngase que C está previamente cargado con el ter

minal X negativo respecto del otro. Si en esta situación, se disparan TA y TD, simultáneamente, se cortocircuitan L y C sobre el puente, suministrando un impulso de intensidad inversa a sus tres ramas. Las intensidades inversas de rama anulan la intensidad de todos los tiristores que hubieran en conducción, bloqueándolos, y la intensidad sobrante circula por los diodos antiparalelos. Evidentemente, mientras conducen los diodos antiparalelos, la tensión del puente U_{PP-PN} se anula y los devanados 1-2 y 3-4 de L_1 se encargan de limitar la elevación de la corriente solicitada a la fuente.

Al final del proceso de conmutación el condensador se encuentra cargado en sentido contrario al inicial, y listo para comenzar una nueva conmutación disparando TB y TC, los tiristores TA y TD se han bloqueado de forma expon-tánea y la tensión U_{PP-PN} vuelve a ser E_F . La intensidad de la carga circula por los diodos antiparalelos hasta que se disparen nuevos tiristores del puente y la intensidad i_{pp} es I_{CA} igual y de signo contrario a la que había antes de la conmutación.

El peor caso de conmutación es aquel en que se tiene una intensidad i_{pp} inicial positiva igual a la máxima prevista I_{CA} y un valor final $-I_{CA}$ o dicho de otra -



forma, cuando con el pico máximo de intensidad de fase de la carga pasan de conducir tres tiristores del puente a bloquearse todos y conducir los diodos antiparalelos. El análisis del circuito se realiza para esta condición y sólo se estudiará el caso de carga dinámicamente inductiva, que es la más normal en la práctica.

ANALISIS DEL FUNCIONAMIENTO EN CONMUTACION TOTAL

Supuesto generales:

En el circuito de la figura N° 1.6., la bobina de limitación L_1 tiene tres devanados perfectamente acoplados, dos tienen el mismo número de espiras y uno de ellos tiene N veces más. Este valor no es crítico y se supondrá igual a 10.

La inductancia L_1 de esta bobina entre 1 y 4 con los devanados 1-2 y 3-4 en serie y 5-6 abierto es 24 veces la inductancia de la bobina de conmutación L . Esta relación tampoco es crítica.

El factor de calidad global Q del circuito de conmutación es 10.

Conforme se va desarrollando el trabajo y se den definiciones, supuestos y demás condiciones para el análisis, las expresiones matemáticas y su numeración pertenecen - exclusivamente a éste subcapítulo de la tesis.

$$\text{Esp 1-2} = \text{Esp 3-4} = \frac{\text{Esp 5-6}}{N} \quad (1)$$

$$N = 10 \quad (2)$$

$$L_1 = 24L \quad (3)$$

$$Q = 10 \quad (4)$$

Se considera que la resistencia de los devanados de L_1 es nula. Los semiconductores son ideales, salvo en lo que respecta a las caídas de tensión en conducción discutidas en el estudio de la evolución de la conmutación, más adelante. La fuente de alimentación no tiene impedancia interna.

La carga es inductiva y su inductancia equivalente serie por fase L_{CA} , es mucho mayor que las inductancias del circuito L y L_1 , de forma que las intensidades de la

carga i_R , i_S , e i_T permanecen constantes durante el tiempo relativamente corto que duran los fenómenos de bloqueo.

Para estudiar la conmutación en el peor caso, se supone que están conduciendo T1, T4 y T6. en el instante t_0 en que se inicia el bloqueo y que sus intensidades de carga son I_{CA} , $\frac{-I_{CA}}{2}$, $\frac{-I_{CA}}{2}$, respectivamente, véase la figura N° 1.5. En el instante t_5 que finaliza la conmutación todos los tiristores quedan bloqueados, conduciendo D_2 , D_3 y D_5 . En estas condiciones la variación de intensidad de entrada al puente será máxima y valdrá $-2I_{CA}$; queda definida así:

$$\Delta i_{pp} = i_{pp}(t_0) - i_{pp}(t_5) \quad (5)$$

$$\Delta i_{pp} = I_{CA} - (-I_{CA}) = 2I_{CA} \quad (6)$$

El proceso de conmutación se lo divide en intervalos de tiempo.

INTERVALO 1

Por claridad está subdividido en los subintervalos 1-1 y

1-2, de t_0 a t_b y de t_b a t_1 , respectivamente.

CONDICIONES INICIALES

En el instante t_0 elegido para iniciar la conmutación conducen T1, T4 y T6, las intensidades citadas anteriormente. Los tiristores TA, TB, TC y TD, están bloqueados y no hay circulación de intensidad por C y L. El condensador está cargado a una tensión U_{CO} con la placa X negativa respecto de la otra.

Inmediatamente antes de t_0 , la variación de intensidad i_{pp} no es suficiente para inducir en los devanados 1-2 y 3-4 de L_1 una tensión apreciable. Por tanto, el devanado 5-6 no conduce porque lo bloquea el diodo D7.

De lo dicho se establece:

$$i_p(t_0) = i_{pp}(t_0) = i_R(t_0) = I_{CA} \quad (7)$$

$$i_s(t_0) = i_1(t_0) = -I_{CA}/2 \quad (8)$$

$$i_z(t_0) = i_c(t_0) = 0 \quad (9)$$

$$U_c(t_0) = -U_{CO} \quad (10)$$

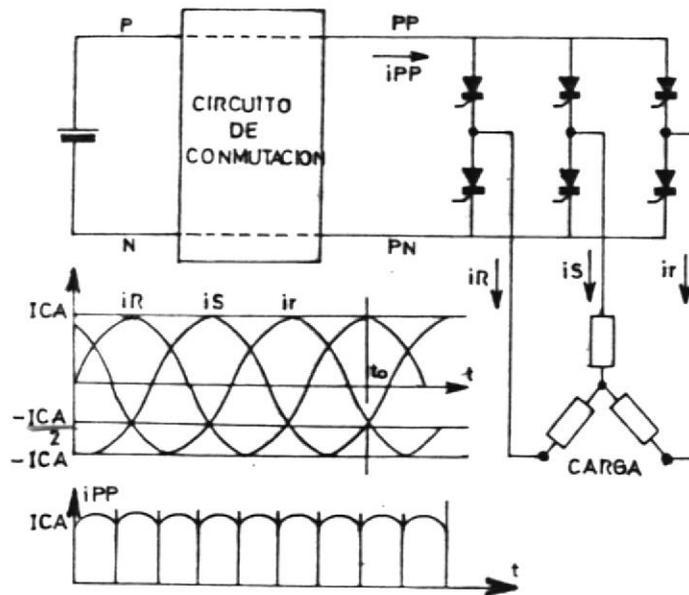


FIGURA: 1.5 INVERSOR TRIFASICO EN PUENTE SIMPLE CONMUTADO POR EL LADO DE CONTINUA. INTENSIDADES IDEALIZADAS

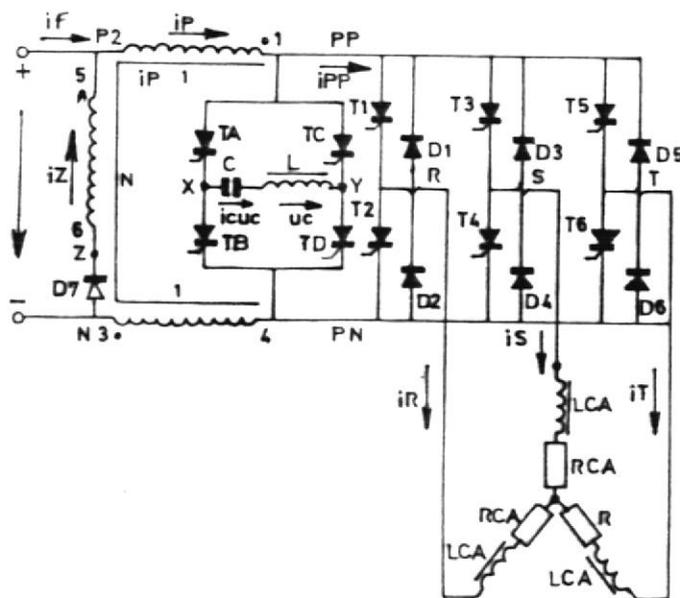


FIGURA: 1.6 PUENTE INVERSOR TRIFASICO. SIMPLE IDENTIFICACION DE COMPONENTES VARIABLES

TOMADO DE LA REFERENCIA Nº 10

Se define:

$$\beta = \frac{U_{CO}}{E_F} \quad (11)$$

CIRCUITO EQUIVALENTE. CONDICION DE CIERRE DEL PUNTE

Para iniciar la conmutación se dispara T_A y T_D simultáneamente; y un instante después los devanados 1-2 y 3-4 de la bobina limitadora L_1 y la bobina de conmutación L absorberían en la malla P-2-1-X-C-L-Y-4-3-N la suma de tensiones de malla $E_F + U_{CO}$, proporcionalmente a sus inductancias. La carga no interfiere en la distribución de tensiones debido a su inductancia alta. Si no estuvieran los diodos del puente, la tensión relativa entre los puntos PP y PN sería expresada de la siguiente manera: refiérase a la figura N° 1.7.

$$U_{PP - PN}(t_0) = U_C(t_0) + U_L(t_0) \quad (12)$$

Siendo:

$$U_L(t_0) = \frac{L}{L_1 + L} (E_F + U_{CO}) \quad (13)$$



Sustituyendo (10), (11), (13), en (12) podemos obtener:

$$U_{PP-NP}(t_0) = E_F \left\{ \frac{L}{L_1 + L} (1 + \beta) - \beta \right\} \quad (14)$$

Para un valor típico de $\beta = 1.7$ la expresión 14 vale $-1.59E_F$ resultado que es incompatible con la presencia de los diodos D1 a D6.

El circuito adopta para la tensión $U_{PP} - U_{PN}$ el mínimo valor posible, es decir tensión nula, y el circuito equivalente es el de la figura N° 1.7.

Para que al disparar TA y TD se tenga una tensión nula en el puente, la condición de cierre es:

$$\frac{L}{L_1 - L} (1 + \beta) - \beta \leq 0 \quad (15)$$

Despejando:

$$\beta \geq \frac{L}{L_1} \quad (16)$$

Para la relación elegida $L_1 = 24L$, resulta $\beta = 1/24$, con

dición que se cumple muy por exceso en régimen de trabajo ya que típicamente el valor de β es de 1.7.

En el caso de iniciarse el funcionamiento con carga nula en C, se tiene $\beta = 0$ y no se dá la condición de cierre. El puente alcanzará una tensión positiva muy pequeña y no se bloquearán sus tiristores, se pueden iniciar las conmutaciones con $\beta = 1$ disponiendo de unas resistencias altas de carga de C y que no influyan en el funcionamiento normal, o bien mediante una secuencia adecuada de disparo de los tiristores.

ECUACIONES DE DEFINICION

$$E_F = U_{2-1} + 0 + U_{4-3} \quad (17)$$

$$U_{2-1} = U_{4-3} \quad (18)$$

$$U_C + U_L = 0 = -U_{CO} + \frac{1}{C} \int_0^t i_C dt + L \frac{di}{dt} + r i_C \quad (19)$$

En la ecuación 19, r es la resistencia equivalente serie de pérdidas del circuito de conmutación.

Durante la magnetización de L_1 es válida la siguiente -
expresión:

$$E_F = L_1 \frac{di_{mgp}}{dt} \quad (20)$$

Siendo:

i_{mgp} = intensidad incremental de magnetización debida
al cortocircuito del puente, que circula por -
los primarios 1-2 y 3-4.

SOLUCION DEL SISTEMA

$$U_{2-1} = U_{4-3} = \frac{E_F}{2} \quad (21)$$

$$i_c = \frac{U_{CO}}{X} \text{ Sen } w (t-t_0) e^{-\frac{w}{2Q} (t-t_0)} \quad (22)$$

Suponiendo una solución subamortiguada como es normal en
éste tipo de circuitos, y considerando los parámetros -
siguientes:

Impedancia característica del circuito de conmutación:

$$X = \sqrt{\frac{L}{C}} \quad (23)$$

Pulsación natural del circuito de conmutación con resistencia nula;

$$\omega = \frac{1}{\sqrt{LC}} \quad (24)$$

Factor de calidad del circuito de conmutación:

$$Q = \frac{X}{r} \quad (25)$$

La expresión de la tensión en el condensador resulta ser:

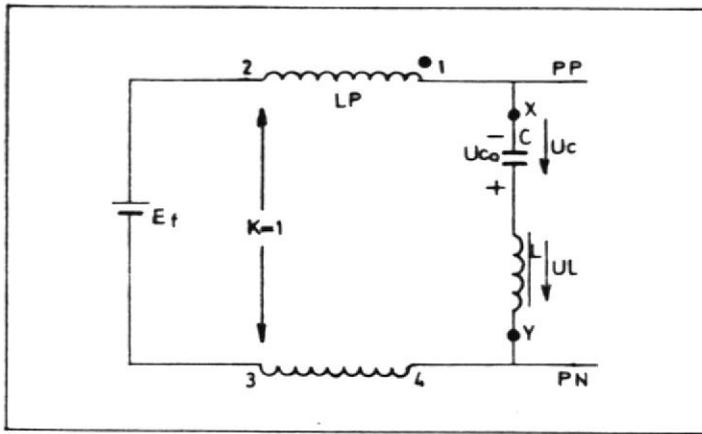
$$U_C = -U_{CO} \cos \omega(t-t_0) e^{-\frac{\omega(t-t_0)}{2Q}} \quad (26)$$

y la intensidad magnetizante será:

$$i_{mgp} = \frac{E_F}{L_1} (t-t_0) \quad (27)$$

Por lo tanto:

$$i_p = I_{CA} + I_{mgp} = \frac{E_F}{L_1} (t-t_0) + I_{CA} \quad (28)$$



BIBLIOTECA

FIGURA: 1.7 DIVISOR INSTANTANEO DE TENSION SIN DIODOS ANTIPARALELO

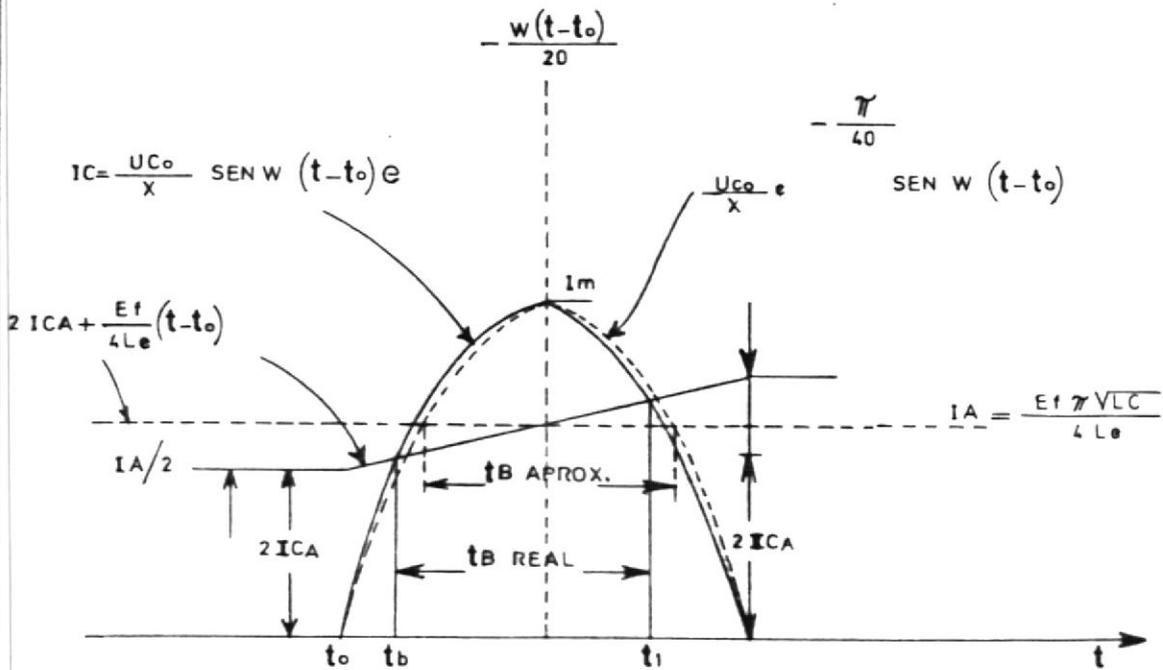


FIGURA: 1.9 SOLUCION APROXIMADA PARA EL TIEMPO DE BLOQUEO T_B . (TOMADO DE LA REFERENCIA N.º 10)

FUNCIONAMIENTO

La evolución de las magnitudes eléctricas puede seguirse en la figura N^o 1.10. Al disparar T_A y T_D en el instante - t₀ la tensión en U_{PP-PN} se anula y lo mismo sucede a la tensión de la carga. Los primarios de L₁ absorben la tensión de la fuente a partes iguales según como indica la expresión 21 y la intensidad magnetizante aumenta linealmente desde el valor inicial I_{CA}, según la ecuación 28.

Todos los puntos del puente y de la carga se ponen a tensión E_F/2 respecto de N. En el secundario 5-6 de L₁ se induce una tensión 5E_F, y el diodo D7 debe bloquear una tensión de 6E_F. El circuito LC de conmutación genera un impulso de intensidad aproximadamente senoidal según la expresión 22 cuyo valor máximo se alcanza para w(t-t₀) = π/2, aproximadamente vale:

$$I_m \approx \frac{U_{CO}}{X} e^{-\frac{\pi/2}{2Q}} = 0.924 \frac{U_{CO}}{X} \quad (29)$$

De acuerdo con la distribución de corrientes, supuesta para el subintervalo 1-1 en la figura N^o 1.8.a., puede suponerse que la intensidad de carga I_{CA} sigue fluyendo

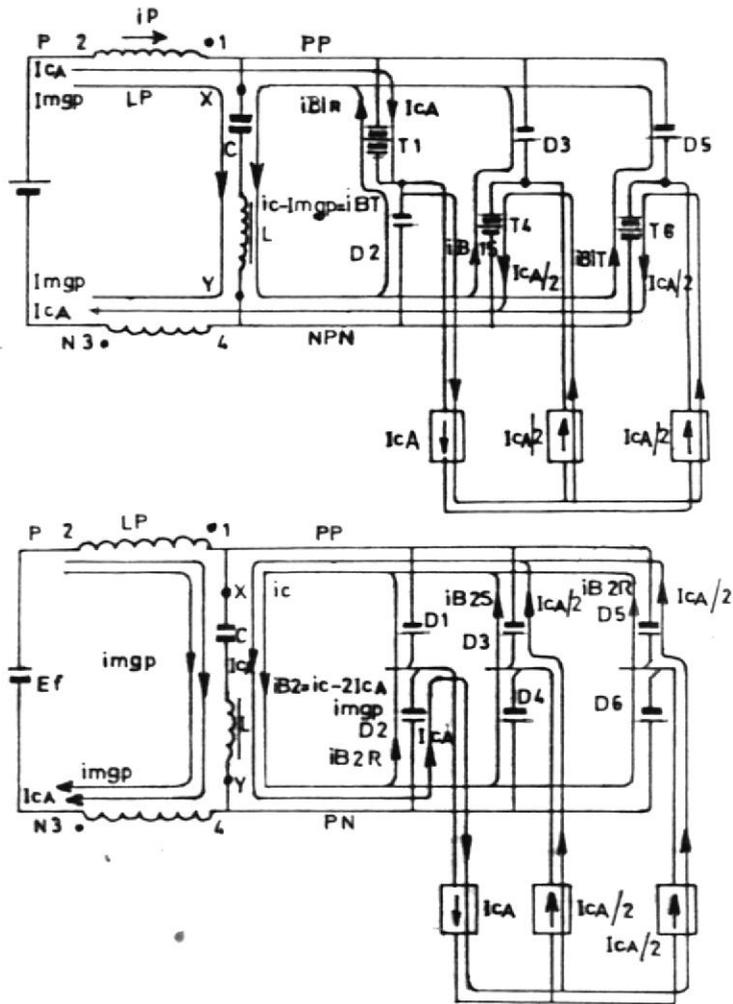


FIGURA 1.8 CIRCUITO EQUIVALENTE DURANTE EL INTERVALO (1)
 1.8 A. DISTRIBUCION DE CORRIENTES EN EL SUBINTERVALO
 1.8 B. DISTRIBUCION DE CORRIENTES EN EL SUBINTERVALO (1.2)

TOMADO DE LA REFERENCIA N°10

desde L_1 hacia la fuente y de esta a la carga, y que la rama LC debe hacer frente con su intensidad i_C a la intensidad de magnetización incremental de L_1 , $i_{m_{gp}}$, cerrándose el resto que se llamará "intensidad de bloqueo uno".

$$i_{B1} = i_C - i_{m_{gp}} \quad (30)$$

La intensidad i_{B1} es la verdadera intensidad disponible para contrarrestar las intensidades en los tiristores a bloquear T1, T4 y T6 durante el subintervalo 1-1. En principio puede suponerse que dicha intensidad se reparte por igual en las tres ramas (i_{B1R} , i_{B1S} , i_{B1T}) circulando por D2 - T1 de la rama R una intensidad ascendente $i_{B1}/3$ y otras del mismo valor por T4-D3 y T6-D5.

Se tiene que admitir la caída directa de tensión en conducción de los semiconductores del puente, para comprender los fenómenos que ocurren durante el intervalo 1. Se supondrá que la caída de tensión de los tiristores es de dos voltios y la de los diodos un voltio independientes de la intensidad. La tensión real en el puente será $U_{PP-PN} = 2V - 1V = 1V$ para el subintervalo 1-1. Cuando la intensidad de bloqueo en las ramas S i T supere en el ins

tante t_a el valor de $I_{CA}/2$:

$$i_{B1}(t_a)/3 = I_{CA}/2 \quad (31)$$

Los tiristores T4 y T6 tenderán a bloquearse y las corrientes netas serían ascendentes al circular por D4 y D6. Sin embargo, esto no es posible porque supondrán un cambio de tensión en el puente a $U_{PP-PN} = -1V-1V = -2V$, lo cual forzaría en la rama R el bloqueo inmediato de T1 - por aplicación de una tensión inversa de 1 voltio, debiendo pasar a conducir D1 una intensidad neta ascendente - $i_{B1/3} > i_{CA}$ que no es realizable ya que sólo se dispone del valor expresado en la ecuación 31.

Lo que sucede por tanto es que, una vez que está próxima la condición 31, la circulación de intensidad en T4 y T6 permanece justamente positiva manteniendo la caída de 2V. A partir del instante t_a el crecimiento de i_{B1} vá a engrosar exclusivamente la intensidad i_{B1R} , permaneciendo i_{B1S} e i_{B1T} muy próximas a $I_{CA}/2$.

En el instante t_b en que se supera el valor de $2I_{CA}$, los tiristores T1, T4 y T6, dejan de conducir para hacerlo sus diodos antiparalelos D1, D4 y D6.

$$i_{B1}(t_b) = i_{B1R} + i_{B1S} + i_{B1T} = I_{CA}/2 + I_{CA}/2 + I_{CA} = 2I_{CA} \quad (32)$$

El puente cambia su tensión a $-2V$ y todos los tiristores quedan sometidos a una tensión inversa de un voltio correspondiente a la de conducción de su diodo antiparalelo.

El funcionamiento del circuito durante el subintervalo 1-2 comprendido entre t_b y t_1 y la duración del mismo se hacen más claras suponiendo la distribución de intensidades de la figura N° 1.8.b. La intensidad i_C suministra la intensidad magnetizante total de L_1 , $i_{CA} - i_{mgp}$, que seguirá evolucionando según la ecuación 28 ya que no ha cambiado el circuito equivalente. La intensidad restante, llamada "intensidad de bloqueo 2", es disponible para mantener en conducción al menos uno de los diodos D1, D4 ó D6.

$$i_{B2} = i_C - I_{CA} - i_{mgp} = i_{B2R} + i_{B2S} + i_{B2T} \quad (33)$$

Dicho de otra forma, los tiristores del puente estarán sometidos a tensión inversa de un voltio mientras $i_{B2} \geq 0$ ó $i_C \geq 2I_{CA} + i_{mgp}$.

Sin embargo, no es importante conocer exactamente estos

valores pero sí la diferencia, que es el tiempo de bloqueo $t_B = t_1 - t_b$. Se puede obtener una solución muy aproximada de forma simple, sustituyendo la intensidad i_C Senoidal amortiguada de la expresión 22 por una senoidal no amortiguada del mismo valor máximo I_m dado en la ecuación 29 y de la misma frecuencia y la intensidad a intersectar creciente linealmente desde $2I_{CA}$ por una intensidad igual a $2I_{CA}$ más el valor alcanzado por $i_{m_{gp}}$ para $t = \frac{\pi}{2} \sqrt{LC}$. Observe la figura N° 1.9.

Si se define I_{Δ} como la intensidad magnetizante incremental que se alcanzará en el caso hipotético de que el intervalo 1 durase un semiperíodo, es decir:

$$I = \frac{E_F \pi \sqrt{LC}}{L_1} \quad (34)$$



BIBLIOTECA

Se deduce directamente de la figura N° 1.9., el valor aproximado:

$$t_B \approx 2 \sqrt{LC} \arccos \frac{2I_{CA} + I_{\Delta} / 2}{I_m} \quad (35)$$

y teniendo en cuenta las expresiones 29 y 34, se ob-

tiene para el tiempo de bloqueo la siguiente expresión:

$$t_B \approx 2 \sqrt{LC} \arccos \frac{2I_{CA} + \frac{E_F \pi \sqrt{LC}}{2L_1}}{\frac{U_{CO}}{X} e^{-\pi/4Q}} \quad (36)$$

DETERMINACION DE L Y C OPTIMOS

Existen infinitas parejas de soluciones L y C para conseguir un impulso de intensidad senoidal que supere un determinado valor durante un tiempo t_B dado. La que maneja menor energía es la que proporciona un impulso de valor máximo e igual a vez y media la intensidad a bloquear (Ref.3). Considerando la figura N^o 1.9., en el circuito LC óptimo se deberá cumplir:

$$I_m = \frac{U_{CO}}{X} e^{-\pi/4Q} = 1.5 \left(2I_{CA} + \frac{I_{\Delta}}{2} \right) \quad (37)$$

Por otra parte, para el circuito óptimo se cumple:

$$\pi \sqrt{LC} = 1.87 t_B \quad (38)$$

La solución de las dos ecuaciones anteriores proporciona

rá los valores de L y C óptimos, y así se obtiene:

$$I_{\Delta} = 0.0834 I_m \quad (39)$$

$$C = 1.47 \frac{I_{CA} t_B}{E_F} \quad (40)$$

$$L = 0.292 \frac{E_F t_B}{I_{CA}} \quad (41)$$

Las expresiones anteriores son válidas para el valor supuesto $\beta = 1.7$. Con otro valor, la intensidad que es capaz de conmutar el circuito Lc, deducido de las expresiones anteriores, varía proporcionalmente a β .

Para el circuito con L y C óptimos se cumple, de acuerdo con la ecuación 38 y con ligero error por exceso lo siguiente:

$$t_1 - t_0 \approx \frac{1}{2} \pi \sqrt{LC} + \frac{t_B}{2} = 0.767\pi \sqrt{LC} = 1.43 t_B \quad (42)$$

$$U_{C1} \approx 0.659 U_{C0} \quad (43)$$

INTERVALOS 2, 3 y 4

Son menos importantes que el intervalo 1, donde tiene lugar el bloqueo propiamente dicho. Comienzan a partir del instante t_1 y están determinados por los diferentes circuitos equivalentes que van sucediéndose, entre los instantes t_1 , t_2 , t_3 y t_4 . Véase la figura N° 1.10.

En el instante t_1 cuando comienza el intervalo dos, el puente pasa de tensión nula a soportar la siguiente:

$$U_{PP-PN}(t_1) = \Delta U_{p1} = 0.04 E_F + 0.96 U_C \quad (44)$$

Sometiendo a los tiristores principales a un escalón de tensión que podría dispararlos por excesiva dV/dt , deberá amortiguarse el escalón mediante una red RC entre Pp y PN. El intervalo 2 es muy corto y finaliza cuando se alcanza en el puente la tensión:

$$U_{PP-PN}(t_2) = E_F(1 + 2/N) \quad (45)$$

A partir del instante t_2 el diodo D7 comienza a conducir, mantiene la tensión anterior en el puente gracias al devanado 5-6 de L_1 . Se devuelve la energía electromagnética

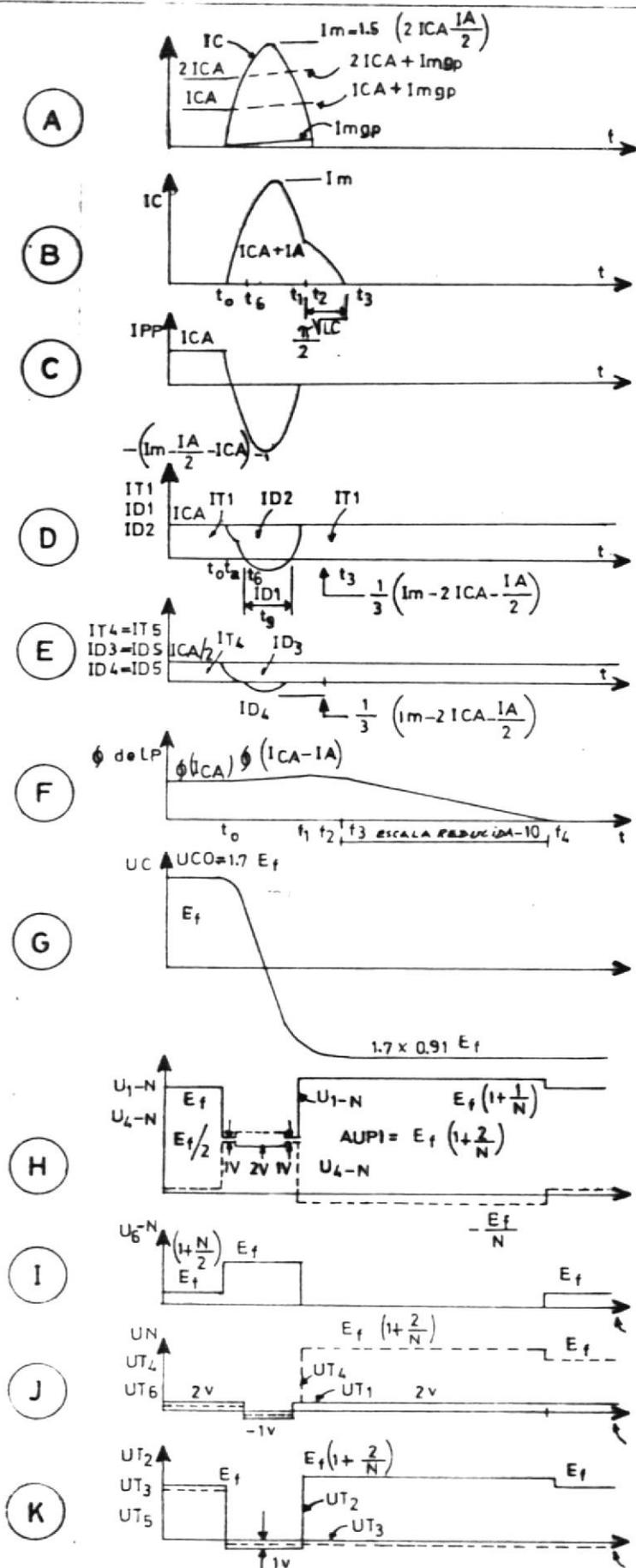


FIGURA 110 EVOLUCION DE LAS VARIABLES PRINCIPALES PARA BLOQUEO SIMPLE.
 CONDICIONES INICIALES: CONDUCEN T_1, T_4 y T_6
 CONDICIONES FINALES CONDUCEN T_1, D_3 y D_5 $A/PP = I_{CA}$

ca acumulada en ésta durante el intervalo 1. La situación se mantiene durante los intervalos 3 y 4 (t_2 a t_4), cuya duración conjunta depende de la carga.

$$t_1 - t_2 = \frac{2I_{CA} + I_{\Delta}}{2I_{\Delta}} \pi N \sqrt{LC} \quad (46)$$

$$t_4 - t_2 = 4.25 \pi N \sqrt{LC} \quad (47)$$

Para las condiciones nominales la corriente pico de conmutación I_m es superior a las de los intervalos 1 y 2, durante los intervalos 3 y 4.

Al finalizar la desmagnetización de L_1 en t_4 , acaba el proceso de conmutación, quedando el condensador cargado - en sentido contrario y listo para efectuar otra conmutación. La tensión de las barras del puente al final vuelve a ser E_F .

C A P I T U L O I I

SISTEMA D E C O N T R O L

La exposición de este Capítulo explica brevemente cómo y por qué se aplica el microprocesador al control de procesos industriales, incluyéndose una descripción de la arquitectura de los microprocesadores y las principales funciones de los elementos que lo conforman.

La interface de acceso directo de memoria es explicada en sus objetivos y diferentes formas de diseñarlas, así como el diseño específico que se realizó en el desarrollo de este trabajo.

2.1. FUNDAMENTOS PARA LA APLICACION DE LOS MICROPROCESADORES

Un microprocesador con sus circuitos adicionales periféricos nos permite tener un microcomputador.

Gracias a la generalidad de las capacidades básicas de un computador como son: memoria, cálculo, decisión; es

capaz de efectuar, en principio, todas las funciones - que realizan los instrumentos y los operadores en una sala de control de un proceso.

En el control de un proceso se observa las siguientes funciones que son llevadas a cabo.

1. Recepción o lectura de magnitudes de mando.
2. Conversión de las magnitudes de mando a unidades de proceso.
3. Tratamiento de las variables de proceso.
4. Comparación con límites máximos y mínimos.
5. Generación de alarmas.
6. Indicación visual de las variables de proceso.
7. Archivo del valor de las variables de proceso.
8. Confección de informes sobre averías, producción.
9. Regulación y control.



10. Conversión de unidades de proceso a magnitudes de mando.

11. Transmisión de las magnitudes de mando.

Un computador, entre las operaciones que es capaz de realizar, puede realizar el control de un proceso industrial desde una sala de mando⁽⁴⁾.

El hecho de que pueda, no significa que deba o convenga. Un estudio operativo, económico y de seguridad de cada una de las funciones para cada una de las variables, aconsejaría lo que conviene se sustituya por computador.

Algunas de las principales ventajas técnicas que presentan los computadores en el tratamiento de información se detalla a continuación.

1. La información puede almacenarse fácilmente sin pérdida de precisión y tiene una gran variedad de soportes como: memoria central, discos, cintas magnéticas, cintas de papel, etc.

2. La información almacenada puede ser utilizada fácilmente.

3. Los cálculos con la información leída pueden hacerse con una gran precisión.
4. Permiten utilizar diversos sistemas para rechazar errores o señales erróneas.
5. Los criterios lógicos o de cálculo pueden modificarse con gran facilidad.
6. Permiten la transmisión segura y precisa de información a larga distancia.

Las funciones que se escribieron para un control de procesos pueden ser resumidas en tres funciones generales.

1. "Adquisición de datos", recolección, tratamiento, almcenaje y presentación de datos.
2. "Supervisión", Guía para el operador que ejecuta las acciones de control con la información válida y adecuada.
3. "Control", cálculo de las acciones de control que deben ejecutarse por el operador o automáticamente.

La "Adquisición de datos" incluye las operaciones de:

- a. Adquisición de datos y filtrado, conversión A/D.
- b. Linealización y conversión a unidades de ingeniería, calibración.
- c. Cálculo, comprobación de la validez del dato, promedios.
- d. Presentación visual o escrita, añadiendo signos, puntuación, suprimiendo ceros innecesarios.
- e. Almacenamiento en discos , cintas, bandas de papel.

La "supervisión" puede incluir las características que siguen.

- a. Alarma.- Comparación con los límites máximos y mínimos.
- b. Comprobación de la corrección de las acciones del operador, e indicación de los pasos a seguir para tomar una decisión.

El "control" clásico que el computador puede realizar es de varios tipos.

- a. Secuencial y lógico.- Las acciones que se toman son

el resultado de operaciones lógicas o tablas de de
cisión, con o sin la intervención explícita del
tiempo como una variable.

- b. Regulación digital directa.- La acción de control -
se calcula aplicando el clásico algoritmo proporcio
nal - integral - diferencial, a la diferencia entre
el valor de consigna o referencia y la medición
de la variable.
- c. Regulación analógica digital. La acción de control con
siste en que el ordenador determine el valor del
punto de referencia para que se inserte en el regu
lador analógico encargado de mantener la variable -
de proceso igual al punto de consigna que le han
asignado.

Debe tenerse claro que un sistema analógico de control
y un sistema de control digital directo no pueden com
pararse por que son dos sistemas con posibilidades dis
tintas. Dos ventajas básicas del control digital direc
to son: Flexibilidad y precisión.

Flexibilidad.- El control digital directo permite cual
quier configuración, y variar facilmente los parámetros

y algoritmos. Es necesario tener una circuitería y programas adecuados.

Precisión.- El cálculo digital es mucho más preciso que el analógico, tomando las debidas precauciones al redondear y truncar. Además los elementos analógicos derivan con el tiempo, mientras que los digitales no.

Estas son dos ventajas principales, pero no las únicas ya que pueden resaltarse las siguientes mejoras con su empleo:

Alarma:

Cuando una variable sobrepasa cierto nivel puede haber una alarma, sin aumento de costo ni modificación de instalaciones.

Optimización:

Es más fácil instalar un sistema de optimización, puesto que se tiene un acceso inmediato a todos los valores medidos o calculados, y valores de referencia.

Control:

Puede emplearse el algoritmo de control que se crea más adecuado, aunque sea complejo ya que el sistema es inde



pendiente de aquel.

Los microprocesadores son variados en su circuitería como en su programación y no puede decirse que uno es mejor que otro sino que cada microprocesador es para determinadas aplicaciones, y se los escoge de acuerdo al número de líneas de entrada / salida que tenga, al número de interrupciones y sus utilidades en el proyecto a emprender, a la capacidad de memorias que pueda manejar, fuentes disponibles, etc.

Para escoger entre microprocesador y elementos discretos de circuitos integrados, se debe considerar que un microprocesador es preferible usar, cuando los requerimientos son mayores de 25 a 30 circuitos integrados, (SSI y MSI) (Ref.1).

El microprocesador es la unidad de procesamiento central (CPU), es un circuito integrado a gran escala (LSI), y contiene una lógica y aritmética tal que su control lógico sigue una secuencia para utilizar la unidad lógica aritmética que contiene el microprocesador.

Algunas de las características importantes que diferencian a los microprocesadores son las siguientes:

- Arquitectura
- Longitud y estructura de la palabra
- Conjunto de instrucciones
- Organización de memoria
- Tecnología
- Alimentación y empaquetamiento
- Programación y soporte de dispositivos periféricos aprovechables.

2.1.1. Arquitectura y funciones de los elementos de un microprocesador

En cuanto a la arquitectura de los microprocesadores todos tienen una estructura básica. El microprocesador toma instrucciones desde una memoria - RAM, que es una memoria volátil que permite ser leída o escrita, y sigue una secuencia lógica según le indican las instrucciones que están grabadas en memoria ROM, que es una memoria no volátil, es decir, que no se pierden los programas - al quitarle la alimentación de polarización.

Las principales funciones de los elementos que forman el microprocesador son las siguientes:

- a. Direccionamiento de la instrucción a ejecutar se, la cual se lleva a cabo mediante un contador denominado contador de programa P.C., que aunque normalmente se va incrementando en una unidad, puede ser cargado con cualquier valor, lo que permite la rotura de la secuencia ordenada en la ejecución de las instrucciones del programa.
- b. Decodificación de las instrucciones, lo cual se hace en un elemento digital dentro de la CPU que recibe la instrucción en código binario, e interpreta su significado.
- c. Unidad de control y tiempo, o secuenciador.- Es un elemento encargado de generar y transmitir las señales de gobierno y sincronismo a todo el sistema para ejecutar la instrucción previamente decodificada.
- d. Unidad lógica aritmética.- Es la encargada de efectuar las operaciones de carácter lógico y aritmético. Está gobernada directamente por la unidad de control y se encuentra muy relacionada con un registro de trabajo llamado -



acumulador. Normalmente, el acumulador contiene, uno de los operandos que intervienen en la operación que realiza la unidad lógica aritmética, así como el resultado de la misma, una vez ejecutada.

e. Registros de trabajo.- Entre estos tenemos:

1. Registro índice y de dirección.- Participa en el direccionado de la memoria.

2. Registro de estado.- Que contiene información sobre el estado interno de la CPU, una vez ejecutada la instrucción. Sus bits reciben el nombre de banderas y los más usuales son :

C = arrastre aritmético, o bit de desbordamiento en rotaciones y desplazamientos.

H = acarreo o arrastre del cuarto bit para emplearlo con la aritmética BCD.

Z = bit cero.- indica que la operación anterior ha dado resultados cero.

I = Bandera para enmascaramiento de interrupciones.

P = paridad,- Para comprobación de transferencia de datos.

f. Registro puntero de pila, que sirve para direccionar algunas posiciones de memoria en las que se guarda temporalmente el contenido de ciertos elementos significativos de la CPU. Dispone de una estructura LIFO que significa que el último dato que ingresa a la pila es el primero en salir de la pila cuando se requiere sacar datos.

2.2. DEFINICION DEL METODO DE ACCESO DIRECTO A MEMORIA

La manera más rápida de un dispositivo externo, para leer o escribir en las memorias, en un sistema uP, es por DMA.

El dispositivo externo debe suministrar todas las direcciones y señales de control requeridas para la operación apropiada de la memoria.

La rata de transferencia de datos es limitada solamente por el tiempo de acceso de la memoria. Hay dos modos posibles de operación DMA. Un modo llamado "DMA visible", ya que la operación del uP es temporalmente suspendida mientras el dispositivo externo accesa la memoria, y el otro modo llamado "DMA transparente", que sincroniza el acceso



externo de la memoria con el acceso de los procesadores de memoria, permitiendo que el DMA procese sin interferir con la operación del microprocesador.

El modo DMA: Es el abreviado de direct memory access. En éste modo, una comunicación directa es establecida por el programador entre un periférico y la memoria del sistema.

Cuando deseamos transferir datos entre ellos.

Este modo es particularmente aprovechable cuando deseamos transferir grandes bloques de datos entre un periférico y memoria. Aunque iniciado por el programador, la transferencia de datos toma lugar automáticamente, esto es, - sin intervención del programador.

Contrariamente al credo común, el diseño e instalación de interfaces DMA es sencilla. La circuitería de interfaces no es complicada y el programa requerido para manejarlo es mínimo, aproximadamente una docena de instrucciones para cada transferencia de bloques de datos.

La atención del lector es también dirigida al hecho de que se condiciona a asociar DMA con dispositivos de al

macenaje masivo y rápido y se excluye dispositivos lentos tales como lectoras de cinta y algunas otras. Sin embargo el modo DMA puede ser usado para transferencia entre memoria y cualquier tipo de periférico, independiente de cuan lento sea.

La duración de un acceso directo a memorias es normalmente expresado en ciclos de memoria. Un ciclo de memoria es un ciclo de tiempo en el cual las señales apropiadas para leer o escribir en memoria son generadas.

Debido a que un ciclo de memoria es efectivamente "ROBADO" de la operación de uP, cada vez que un ciclo DMA es ejecutado, un ciclo DMA es frecuentemente referido como "CICLO ROBADO". Todos los uP tienen una facilidad que permite al diseñador establecer un enlace directo entre memoria y periféricos.

LOGICA DEL CICLO ROBADO

Las características del ciclo robado, las cuales hemos definido en secciones previas, no son aprovechables en uP actuales. Es por lo tanto, conveniente para el usuario diseñar un cableado lógico para instalar.

Las características de ciclo robado en un microprocesador dado. El procedimiento de diseño es sencillo. La principal dificultad será experimentada por el lector - en cuanto a la correcta interpretación de las funciones de los pines del microprocesador según los datos publicados.

Como se explicó antes, a menos que se especifique otra cosa, asumiremos que un ciclo DMA se extiende a través de tres ciclos de reloj.

El acceso directo de memoria que se experimenta es de ciclo robado y de duración de tres ciclos de reloj - del microprocesador, por tanto, cuando una solicitud de DMA es hecha, el controlador de DMA genera el pedido - de HOLD al microprocesador y este le contesta HLDA en el momento que reconoce la señal HOLD, y se mantendrá en este estado mientras la solicitud se mantenga.



C A P Í T U L O I I I

BASES PARA EL DISEÑO

3.1. CONSIDERACIONES TÉCNICAS

Se ha tomado ésta parte del Capítulo como una introducción práctica propiamente dicha del trabajo. Es por tanto un conjunto de consideraciones en lo que se refiere a la técnica de programación, circuitería, y diseño del sistema a construirse.

3.1.1. Consideraciones técnicas de diseño de circuitería

En la realización de la circuitería necesaria para la concretación de un proyecto es menester definir claramente el problema y considerar las interfases analógicas y digitales a ser utilizadas. En el caso de los circuitos analógicos, estos serán tomados de acuerdo a la aplicación y podrán ser trabajados en forma modular.

Para el diseño de circuitos digitales también es necesario entender claramente el problema que se pretende resolver y definir si la máquina digital necesaria debe ser sincrónica o asincrónica.

Generalmente cuando los tiempos de duración de las señales de entrada o de salida deben ser establecidos de acuerdo a valor especificado, entonces una máquina sincronizada con una señal de reloj es indispensable y los pasos de diseño descritos en textos con esta orientación son utilizados.

En el caso de que las señales de salida dependan únicamente de la secuencia de las señales de entrada y no se necesite el control de la duración de las señales de salida, sino la mayor rapidez de respuesta en la salida, entonces una máquina asincrónica es muy útil. Los métodos de diseño son conocidos y se los encuentra en textos que llevan esta finalidad.

3.1.2. Consideraciones técnicas del diseño de programas

El diseño de una unidad completa de programas es

tan difícil como el diseño de un conjunto equivalente de circuitería; sin embargo, los problemas - que se presentan en ambas técnicas son diferentes. Hay que incorporar procedimientos y sistemas para diseñar un programa que luego sea fácil de modificar y depurar.

Para nuestro proyecto utilizamos el microcomputador SDK-85 el cual contiene un teclado hexadecimal para la entrada de programas y por tanto los programas que estén escritos en lenguaje ensamblador, deben ser reemplazados por los códigos de operación de operación en lenguaje hexadecimal que correspondan a las instrucciones en lenguaje de máquina.

Cuando se diseña un programa complicado, es recomendable seguir la secuencia de pasos que se citan a continuación:

- Definir claramente el problema.
- Diseñar la solución general con bloques funcionales.
- Hacer diagramas de flujo
- Escribir los programas parciales.
- Probar y depurar cada programa parcial.

- Probar y depurar el programa completo.

La comprensión del problema nos debe permitir especificar cuáles son las entradas, como se procesan y cuáles son sus salidas.

La programación estructurada proporciona una excelente técnica para el diseño de programas. Se realiza un diagrama de flujo principal dividido en módulos y posteriormente un diagrama de flujo para cada módulo. Escrito los sub-programas - y cuando todos funcionan correctamente, se ligan entre sí para formar el programa completo.

3.1.3. Consideraciones técnicas de la conmutación de los tiristores

En los tiristores, como en todo semiconductor, transcurre un determinado tiempo para que el tiristor pase al estado de conducción o deje de conducir.

Teniendo la tensión aplicada entre ánodo y cátodo y aplicada una señal en la puerta, el tiristor no pasa inmediatamente al estado de conducción. - Existe un tiempo t_d , durante el cual el tiristor

continúa bloqueando el voltaje en el ánodo como si no hubiese llegado señal a la puerta. Luego - de t_d , la impedancia comienza a decrecer en el tiristor, pero es después de transcurrir un tiempo t_r que el tiristor conduce.

El tiempo total de encendido (TON) está dividido en dos períodos distintos, el tiempo de retardo de encendido t_d y el tiempo de aumento o de disparo t_r . Estos períodos de tiempo son definidos en función de las formas de onda de voltaje anódico y de la corriente que circula en el circuito donde la carga anódica es una resistencia pura. El tiempo de retardo es el tiempo transcurrido desde el instante en que la corriente de puerta alcanza el 90 % de su valor final hasta que la corriente anódica alcanza el 10 % de su valor final. El tiempo de aumento es el tiempo transcurrido para que la corriente anódica aumente desde el 10 % al 90 % del valor final.

t_d y t_r están relacionados con el tiempo de aumento y la amplitud de la corriente de puerta.

Si se desea t_d y t_r pequeños, es necesario tener

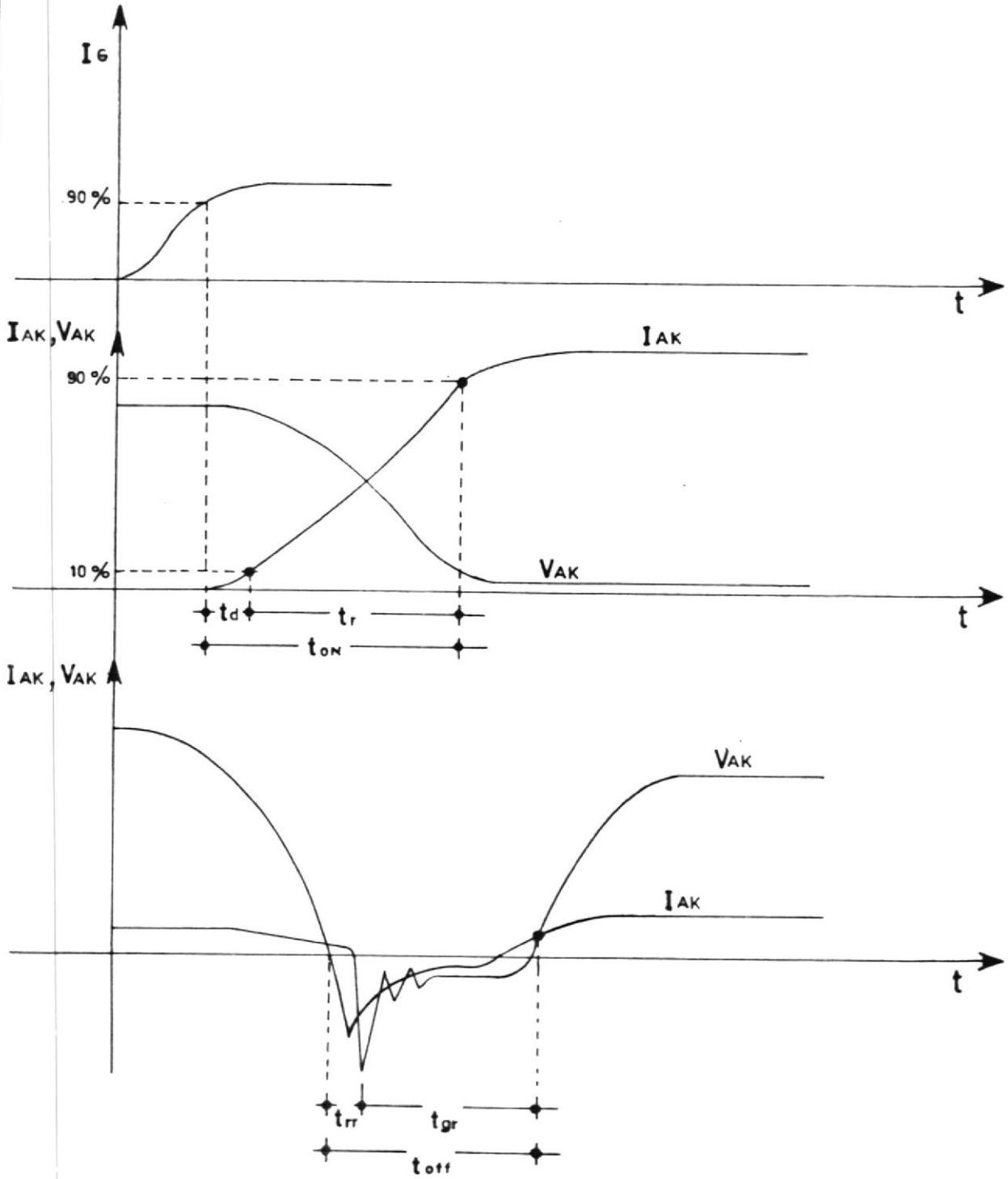


FIGURA:3.1 CONMUTACION DEL TIRISTOR (GE, SCR MANUAL)

pulsos de puerta con un t_d , pequeño, dígase 0.1 a 1 microsegundos y una amplitud relativamente alta, algo como a 3 a 5 veces la corriente mínima - de puerta requerida para disparar el tiristor.

La duración de los pulsos de puerta deben ser por lo menos de 10 a 20 microsegundos.

Desde el punto de vista práctico, el tiempo de retardo, es en general, de poca consecuencia en la operación normal de circuitos de baja frecuencia, dígase hasta 400 H_z ; en la construcción de nuestro inversor que opera rá hasta 80 H_z no habrá problemas debido al tiempo de retardo, pero el tiempo de aumento, es el - de gran significación, ya que en este tiempo el - tiristor soporta simultáneamente un voltaje apreciable y una corriente considerable también, por lo - que una potencia considerable es disipada en el tiristor, llegando a alcanzar algunos kilovatios . Puesto que ésto ocurre en pequeños espacios de - la pastilla del tiristor entonces se corre el riesgo de su destrucción.

El paso del estado de conducción al de bloqueo - no ocurre inmediatamente sino hasta que la co

riente se haya reducido a cero. Es necesario - aplicar un voltaje inverso por un cierto tiempo, antes de que pueda reaplicarse un voltaje - directo del anodo. Si se aplicare en forma prematura un voltaje directo puede ocurrir que el tiristor siga disparado. En nuestro circuito inversor conmutado por impulso se prevee ésto, al pasar una corriente por diodos antiparalelos a los tiristores, produciéndose así una tensión inversa luego que la corriente de anodo se reduce a cero.

El tiempo de apagado o de recuperación, t_{off} , se lo divide en dos tiempos: el tiempo de retardo de bloqueo t_{rr} , y el tiempo de recuperación de la puerta t_{gr} .

Durante el tiempo de retardo de bloqueo o de recuperación inversa, la corriente anódica, fluye en dirección inversa, luego el tiristor ofrece una baja impedancia y continúa una caída de voltaje positiva muy pequeña. Luego de éste - tiempo se desarrolla un voltaje anódico inverso y la corriente inversa empieza a disminuir a cero.

El tiempo de apagado es entonces el tiempo mínimo entre el paso por cero de la corriente del sentido directo al inverso y el retorno más rápido admisible a una tensión directa. Si se aplica un voltaje positivo al ánodo, antes de transcurrir t_{off} , el tiristor conmutará al estado de conducción sin corriente de control.

Durante el tiempo de recuperación de puerta t_{gr} , debe mantenerse un voltaje inverso; sin embargo, la amplitud de este voltaje no es muy crítica. Pero debe tenerse presente al final de este período la rapidez del crecimiento del voltaje anódico, es decir el dv/dt , el mismo que debe ser menor que cierto límite especificado, con el fin de evitar disparos no deseados del tiristor.

El tiempo de recuperación de puerta t_{gr} depende de algunos factores. Los más importantes son la temperatura de la unión y la rata de aplicación de voltaje directo.

El tiempo de apagado de los tiristores, es mayor cuanto mayor sea su capacidad de manejar corriente. Esto se explica por la composición electró-



nica de las capas que forman el tiristor, ya que, a mayores capacidades tenemos que el tiempo de recombinación de cargas es mayor.

3.1.4. Consideraciones técnicas del control de voltaje y frecuencia de salida del inversor

Control de la frecuencia:

La frecuencia de salida del inversor es determinada por la rapidez en la cual los tiristores son disparados en conducción. La frecuencia de salida es fijada por un oscilador de referencia de baja potencia, el cual genera un tren de pulsos. (desde el SDK-85 en nuestro trabajo). Estos pulsos son dirigidos por circuitos lógicos a los varios circuitos de disparos de tiristores.

El tiempo de los pulsos es también usado para controlar los circuitos de apagado. La frecuencia de salida es por lo tanto, determinado solamente por un temporizador (oscilador referencia), y no es - afectado por cargas transientes.

El control de frecuencia en un sistema de lazo abierto no tiene realimentación o información en

el oscilador de referencia que recuerde la frecuencia de salida del inversor. Consecuentemente, el problema usual de estabilización de lazo cerrado es eliminado y el inversor tiene regulación de frecuencia cero.

Una frecuencia estable y precisa es una de las principales ventajas de fuente de A.C. estáticas. La frecuencia precisa en la salida es convertida en una velocidad de eje precisa, cuando motores sincrónicos o de reluctancia son energizados por inversores estáticos.

Control de voltaje:

Cuando un motor tiene fuente de frecuencia variable su terminal de voltaje debe ser variado como una función de la frecuencia aplicada para mantener el flujo magnético constante. Consecuentemente, el inversor estático debe entregar voltajes alternos - ajustables cuya magnitud es determinada por la frecuencia de salida. Esta variación de voltaje - puede ser entregada por una de las siguientes maneras:

a. Variando el voltaje alterno de salida del inversor.

b. Variando el voltaje directo de entrada al inversor.

c. Por técnicas de conmutación en el circuito inversor.

Cada uno de estos métodos ha sido usado comercialmente y serán considerados ahora en forma muy resumida para tener algunos criterios.

a. Control de voltaje alterno de salida del inversor:

Utilizar un transformador de salida de razón variable, es uno de los métodos más simples de entregar control de voltaje.

El inversor alimenta el motor A.C. por medio del transformador de razón variable, y la derivación del transformador es ajustada automáticamente en un simple sistema de lazo cerrado.

El costo del transformador es compensado por el bajo costo de los circuitos de control y poder (Ref.8).

b. Control del voltaje directo de entrada del inversor:

La magnitud del voltaje alterno de salida del inversor estático es proporcional al voltaje directo de entrada. El control de voltaje puede, por lo tanto, ser entregado por el rectificador, controlando su voltaje D.C. Este sistema también mantiene la misma salida de voltaje en un amplio rango de frecuencia pero la conmutación se dificulta con algunos inversores, ya que la corriente de carga que va a ser conmutada es proporcional al voltaje en los capacitores de conmutación.

En circuitos que toman este voltaje desde la fuente D.C., al inversor, la capacidad de conmutación decrece cuando el voltaje de entrada se reduce. Para un amplio rango de control de velocidad, una fuente de voltaje auxiliar D.C. fija es requerida para cargar los capacitores de conmutación. Esto asegura que la capacidad de conmutación sea independiente del voltaje de entrada directo al inversor y se tiene como resultado rangos de frecuencia amplios.

La fuente de voltaje D.C., variable puede ser obte

nida de varias maneras:

- Transformador con relación variable en la entrada del rectificador
- Rectificador de fase controlada.
- Rectificador y chopper D.C.

c. Control del voltaje por técnicas de conmutación dentro del inversor:

La componente fundamental de voltaje de salida del inversor puede ser variada modificando la forma de onda de salida por medio de técnicas de conmutación de los SCR de un inversor. Dos técnicas conocidas son: el desplazamiento de fase y modulación del ancho de pulso. Describiremos la segunda técnica, pues se la utiliza en este trabajo.

Modulación por ancho de pulso (PWM).-

La técnica de troceamiento o de pulsaciones es usada para transformar voltaje directo y puede



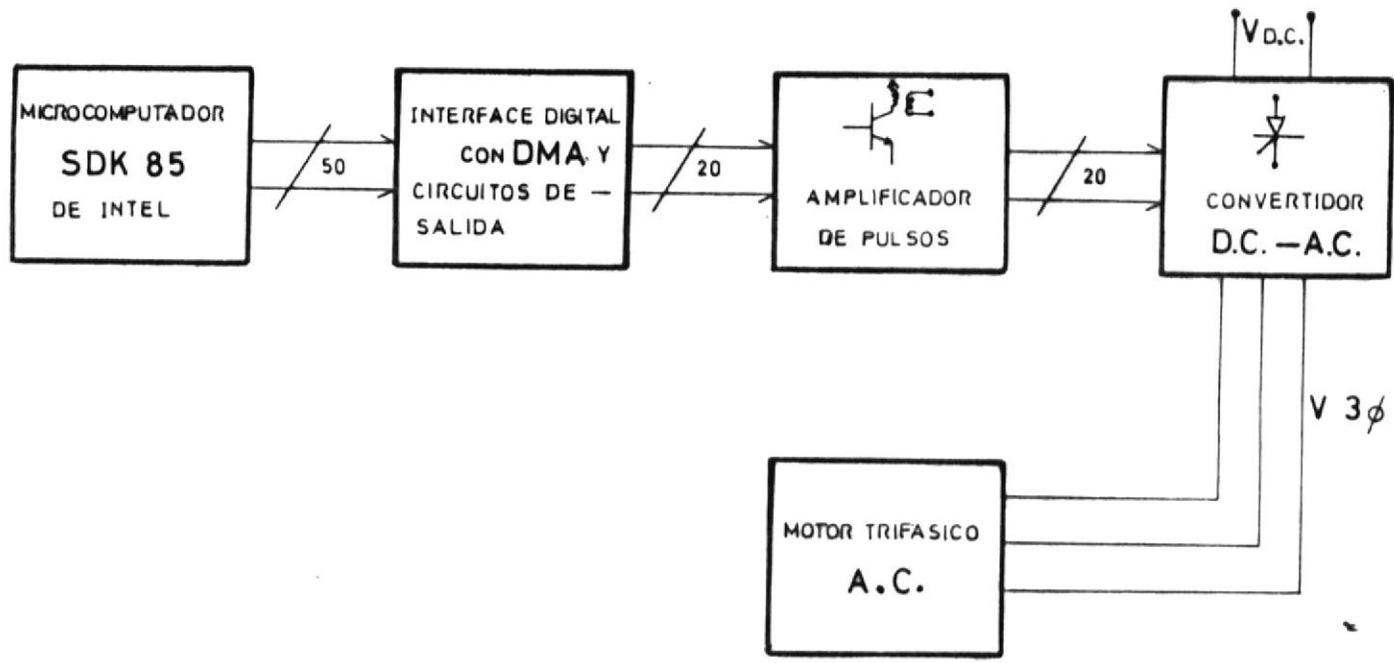


FIGURA: 3.2 DIAGRAMA DE BLOQUES DEL SISTEMA DE LAZO ABIERTO

ser usado para controlar el voltaje alterno de salida de un inversor estático. La salida de onda cuadrada o de etapas es rápidamente encendida y apagada varias veces durante cada semiciclo, así que un número de pulsos de igual amplitud son formados, cada pulso tiene la amplitud de voltaje de entrada.

La magnitud de la salida de la onda fundamental es controlada por la variación del tiempo de encendido durante un semiciclo. Esto puede ser hecho manteniendo constante el ancho del pulso y variando el número de pulso por semiciclo o alternativamente variando el diseño del ancho de pulsos para un número de pulsos por semiciclo, constante.

La técnica de modulación de ancho de pulso es fácilmente aplicada al puente inversor monofásico, ya que cada rama del inversor puede ser conmutada independientemente se puede observar que los terminales de la carga son conectados a la línea D.C. en forma alternativa, de modo que es posible tener períodos de voltajes cero en la carga.

El control de velocidad de motores A.C. usualmente requiere fuente de Volts/Herzt constante. Consecuentemente, el área volts-segundos del voltaje de salida debe ser la misma en todas las frecuencias.

En muchos sistemas refinados de modulación de ancho de pulso, el ancho de pulso es variado a través del semiciclo en forma senoidal. Estrictamente hablando los pulsos podrían ser regularmente espaciados, y el ancho de pulso en una posición particular sería proporcional al área debajo de la onda seno en esa posición. Esto es analógico a la generación de una onda troceada por pasos, en la cual el peso de cada etapa es proporcional al área bajo la onda seno en un intervalo particular. Estas formas de onda son usualmente generadas por medio de un circuito de control, en el cual, una onda triángular de alta frecuencia modula a una senoidal de frecuencia deseada.

Los puntos de intercepción de las ondas nos dá una señal de conmutación la cual se obtie

ne luego que un comparador detecta estos puntos . En el diseño que se realiza en esta tesis, éstos puntos son calculados por computador.

Cuando el ancho de pulso es senoidalmente modulado, la corriente y el voltaje tienen un bajo - contenido de armónicos. Esto reduce las pulsaciones de torque indeseables, lo cual está usualmente asociado con la operación de baja frecuencia de un controlador de corriente alterna estática.

El sistema de modulación de ancho de pulso requiere un mínimo de equipo auxiliar , ya que el aparato requerido es solamente un puente de diodos rectificador. No es esencial un transformador de salida a menos que varias salidas - del inversor sean combinados para la cancelación de las armónicas. Esta reducción en el equipo auxiliar es obtenida a expensas de un complejo circuito de control del inversor.

3.1.5. Consideraciones técnicas del diseño de inversores

El inversor con conmutación forzada tiene tres clasificaciones de corriente, cada una de las cuales debe de ser estrictamente observada.

La especificación de corriente continua es de terminada por la temperatura ambiente, la resistencia térmica del disipador y la máxima subida de temperatura permisible en la unión del tiristor hace que se caliente rápidamente con sobrecorriente, y la capacidad de sobrecarga de un inversor estático es mucho menor que el de un motor eléctrico, el cual tiene una constante de tiempo térmica medida en minutos. Consecuentemente, en un motor, grandes sobrecorrientes pueden ser manejadas por cortos intervalos de tiempo sin causar sobrecalentamientos destruc^{ti}vos en una fracción de segundos, y la estimación de sobrecorriente basada en las caracterís^{ti}cas térmicas transientes debe ser cuidadosamen^{te} observada.

Una tercera corriente es la del pico instantánea, manejada por el inversor y limitada por la capacidad de conmutación del sistema. Si la



corriente en el instante de conmutación excede este límite, ocurre una falla de conmutación - lo cual puede reventar los fusibles o sacar fuera el inversor.

La máxima corriente a ser conmutada es decidida en la etapa de diseño, y el circuito de conmutación es construido sobre estas bases. Al estar en servicio, la capacidad de conmutación del inversor no puede ser excedida sin ocasionar una parada.

El inversor estático tiene por lo tanto tres - clasificaciones de KVA, los estimativos continuos, momentáneos y de conmutación.

El estimativo de KVA continuo.- Es la máxima salida que el inversor puede liberar indefinidamente, en la temperatura ambiente máxima, mientras permanece dentro de las especificaciones de voltaje y frecuencia.

El estimativo de KVA momentáneo.- Es la máxima salida del inversor por un tiempo especificado, siguiendo luego las operaciones con la corriente con

tínua y temperatura ambiente máxima.

El Estimativo de KVA de Conmutación.- Es la salida de pico instantáneo que el inversor puede liberar sin exceder la capacidad de conmutación del sistema. Un típico estimativo momentáneo de inversor es 150 % del estimativo continuo por un minuto y 200 % del estimativo continuo durante 0,5 segundos. A menos que el estimativo de conmutación sea especificado independientemente, se asume que es el mismo que el estimativo momentáneo.

Especificaciones del inversor estático.- El motor de inducción y el de reductancia operan con factores de potencia en retraso, y los requerimientos de potencia reactivas deben ser tomados en consideración cuando se especifica el rango estimativo del inversor.

El rectificador que alimenta con D.C. al inversor es solamente estimado para la potencia real, pero el inversor debe ser especificado para potencia aparente. El rango de frecuencia del inversor es determinado por el rango de

velocidad deseada en el motor.

Para determinar la especificación requerida del inversor en una aplicación dada, el número de motores debe ser especificado, y sus características de plena carga y rotor bloqueado deben ser conocidas.

La especificación de KVA continuos del inversor es determinado de la multiplicación de los KVA del motor en frecuencia máxima por el número de motores empleados para ser manejados.

3.1.6. Consideraciones técnicas del motor a ser utilizado

El motor será controlado para que opere a velocidad variable y por tanto se describe aquí - el por qué la aplicación de la relación Voltaje/Frecuencia debe ser constante.

Además se lleva a cabo una apreciación de las especificaciones del motor, sus pérdidas armónicas y las características cuando opera con frecuencia variable.

Especificaciones del motor.- Los controladores de estado sólido de motores A.C. usualmente manejan motores jaula de ardilla o de reluctancia. Los motores típicos son frecuentemente usados, pero para un óptimo rendimiento, el diseño de máquinas especiales es necesario. La coordinación del motor y la fuente de poder es el factor importante para proveer las características de operación requeridas y asegurar que el sistema permanece estable para todas las condiciones de operación.

Los torques parásitos y las pulsaciones de velocidad pueden también ser minimizados con una óptima selección, de parámetros del sistema.

Para optimizar el diseño, es necesario una simulación por computadora del sistema completo, y entonces se escoge los valores del circuito y los parámetros del motor. Un motor cuyo diseño sea optimizado para operación con frecuencia variable puede diferir considerablemente de un motor típico que esté listo para operar con voltaje y frecuencia fija.

El motor Jaula de Ardilla es útil en sistemas donde un control de velocidad muy preciso no es necesario, su funcionamiento normalmente es cercano a la velocidad síncrona.

El motor de reluctancia permite control de velocidad muy preciso en un simple sistema de lazo abierto. Técnicas de control digital permiten precisión de velocidades de 0.001 % o mayores en cualquier velocidad (Ref.8).

Como ya se ha explicado antes, los parámetros más importantes del motor son: el torque, factor de potencia, y corriente de arranque.

Pérdidas por armónicas.- Para operaciones en frecuencias variables, no es posible filtrar la salida del convertidor estático, y consecuentemente, los efectos armónicos pueden ser significantes, las corrientes armónicas tienen efectos especiales en el torque promedio desarrollado por el motor, pero los torques pulsantes son también desarrollados y producen un movimiento no uniforme del rotor del motor en bajas velocidades.

Las armónicas en la corriente del motor pueden causar incremento del ruido acústico, pero en una máquina bien diseñada el ruido adicional no es significativo. Los efectos armónicos son acentuados cuando el control del voltaje es obtenido por modulación de ancho de pulso simple o control de desplazamiento de fase.

Para frecuencias superiores a 150 Hz o 200 Hz, y aún en motores diseñados para frecuencias variables las pérdidas en el núcleo son grandes y ésto es lo que pone un límite a la máxima frecuencia de operación.

Las pérdidas por armónicas deben ser tomadas en consideración cuando el motor A.C. opera con fuentes no senoidales; la reducción de la eficiencia no es excesiva ya que el incremento de las pérdidas es menos que el 20 %. Sin embargo para evitar sobrecalentamientos es necesario reducir las especificaciones de torque y potencia continuos del motor.

Los sistemas más complejos de modulación de an



cho de pulso múltiple, en el cual el ancho de pulso es senoidalmente modulado durante cada medio ciclo, tiene un reducido contenido de armónicos, y transformadores auxiliares o inductores en serie no son requeridos. Tales sistemas suministran una onda casi senoidal.

Características del motor en frecuencia variable.-La característica torque - velocidad del motor A.C. es determinada por la característica de salida frecuencia - voltaje del convertidor estático. Una razón constante V/f da como resultado una densidad de flujo de entre hierro constante y mantiene el torque del eje cercanamente constante en un rango.

Así, un motor de 440 V , 50 Hz , requiere 220 V en 25 Hz y 880 V en 100 Hz . Los efectos de resistencia son significantes en bajas frecuencias y el flujo de entre-hierro es reducido. Para mantener el torque de salida, el estator debe incrementar V/f progresivamente cuando la frecuencia está por debajo de los 20 Hz. El empuje V/f requerido es dependiente del diseño y tamaño de la máquina, pero un incremento del 10 % es típico

en 15 Hz y un incremento de 20 % en 10 Hz.

Con una salida de torque constante, la especificación de potencia de la máquina es proporcional a la velocidad y grandes potencias son aprovechables en altas velocidades. Así un motor que es especificado para 5 HP en 1000 rpm deliberará 20 HP en 4000 rpm, con tal que el motor sea capaz de disipar las pérdidas de potencia extra.

Siempre y cuando la ventilación pueda hacerse en altas velocidades, entonces es permitido un incremento de densidades de corriente. Las especificaciones de potencia de las máquinas se incrementan más rápidamente que la velocidad, y motores de alta potencia son recomendables cuando la operación en alta frecuencia es posible.

La corriente en una velocidad particular depende del método de enfriamiento y el tipo de encerramiento usado. La ventilación reducida en bajas velocidades pueden necesitar alguna reducción en las especificaciones del motor.

Para torque constante, el flujo puede ser manejado

tenido en altas velocidades si se incrementa el voltaje linealmente con la frecuencia. El voltaje aplicado es limitado por el aislamiento del motor y el pico de voltaje especificado para los tiristores en el circuito convertidor.

Como ya se ha dicho, los motores de inducción y de reluctancia se usan para éste tipo de sistema, y no se usa motor síncrono porque es más caro que el motor de inducción.

El motor de inducción es útil cuando se quiere un alto torque de arranque, y es preferible al motor de reluctancia el cual sirve para control exacto de velocidad.

3.1.7. Consideraciones Técnicas de protección

En cuanto al sistema total debemos diferenciar la protección del circuito de fuerza y el de control. La protección del circuito de fuerza obviamente es indispensable, en razón que el costo de los tiristores de conmutación son elevados, y el costo del motor que se controla tampoco es despreciable.

En cuanto a la protección de la circuitería de control, ya que se trata de elementos digitales, estos son alimentados por fuentes reguladas de tensión y corriente, por lo que fallas en estos circuitos son evitadas por la protección que dan las fuentes de alimentación, sin embargo, en el caso de falla de energía, los programas que son grabados en memorias volátiles RAM corren el riesgo de desaparecer y una nueva grabación de los programas sería requerida, para optimizar la regrabación tendríamos que tener almacenado el programa en cinta magnética, lo cual sí se puede hacer en el SDK-85 que usamos en este trabajo, siempre y cuando que se construya el circuito adecuado para la comunicación de datos.

En los varios circuitos con tiristor ilustrados en los capítulos precedentes, solamente los componentes esenciales fueron incluidos para evitar confusión.

En una instalación práctica, algunos componentes

auxiliares son necesarios para proteger los tiristores de los efectos de sobrecarga y sobrevoltaje, y también para limitar la razón de subida del voltaje directo del bloque (dv/dt) y la razón de subida de la corriente de anodo di/dt .

PROTECCION DE SOBREVOLTAJE

Para confiable operación del circuito es importante limitar sobrevoltajes transientes adoptando técnicas de supresión adecuadas.

ORIGEN DE LOS TRANSIENTES DE VOLTAJE

Los transientes de voltaje pueden originarse dentro del circuito del tiristor o pueden ser superimpuestos sobre el voltaje principal A.C. normal debido a las operaciones de interrupción del sistema y subidas ocasionales. Si un convertidor con tiristores es alimentado por un transforma-
dor principal, un transiente de voltaje es generado cuando el primario es súbitamente energizado o desenergizado.

Cuando el primario es energizado, una oscilación -

ocurre en el secundario debido a la aplicación súbita de voltaje en el circuito oscilatorio formado por la reactancia de dispersión secundaria y la capacitancia de devanados. Si el primario es energizado con un pico de voltaje de fuente, un sobrevoltaje del doble de la fuente de voltaje puede ser generado. El transiente de voltaje que sigue a la súbita interrupción de la corriente de magnetización primaria es usualmente la más severa transiente que ocurre en la práctica, ya que el flujo principal del transformador es forzado a caer rápidamente a cero.

La interrupción del flujo de corriente en un circuito inductivo es siempre capaz de producir un sobrevoltaje peligroso, a menos que una resistencia baja de descarga sea suministrada. La conmutación o apagado de un tiristor puede generar sobrevoltajes, los cuales son capaces de dañar el mismo tiristor, u otros dispositivos semiconductores en el circuito.

Los cambios de corrientes de 10^6 o 10^7 amp/seg, ocurren en la práctica, y pueden generar un sobrevoltaje significativo si siguen a través de una induc



tancia en serie, tal como una inductancia del circuito de pérdida o inductancia de dispersión de un transformador.

El rápido cambio de corriente también genera considerables interferencias de radio frecuencia, razón por la que es necesario aislar el circuito de control del de fuerza con cajas metálicas.

Supresión de transientes de voltajes.-

En una instalación práctica podría no ser económico el usar tiristores que sean capaces de soportar todos los sobrevoltajes transientes, ya que estos pueden elevarse más de diez veces el voltaje de trabajo normal. En la práctica, los tiristores son escogidos con un voltaje de pico nominal de alrededor 2.5 veces el voltaje pico normal. Con un apropiado diseño de los circuitos supresores de transientes, estos permiten ver suficiente margen para las fluctuaciones de voltaje de fuente y transientes residuales después de la supresión. Los transientes de voltaje son usualmente suprimidos por medio de re

des capacitivas o supresores de variaciones de tensión, de selenio.

Un capacitor en paralelo con el tiristor es la forma más simple de suprimir transientes. La lenta velocidad de carga del capacitor limita la magnitud de los transientes rápidos de tensión y reduce la rapidez de elevación del voltaje directo en el tiristor.

Un pequeño resistor en serie es incluido con cada uno de los capacitores para suavizar os cilaciones entre la capacitancia y la inductancia del circuito de pérdidas. Este es llamado circuito SNUBBER. El resistor suavizador también limita la corriente de arranque inicial cuando el tiristor es disparado. Redes adicionales resistencia - capacitancia son frecuentemente introducidas entre líneas secundarias del transformador de entrada.

El supresor de transientes de selenio es ahora comercializado bajo varios nombres. Este consiste de un rectificador de selenio con una buena



región de ruptura inversa en la cual un pequeño incremento en el voltaje produce un considerable incremento de corriente. La característica es por lo tanto similar a la de un diodo zener, que con voltaje normal dejará pasar una pequeña corriente de fuga inversa, mientras que grandes transientes de voltaje que excedan el voltaje de ruptura serán recortados debido a la incursión en la región de ruptura de la característica. El pico de energía es disipado en el rectificador pero el punto de operación regresa a su posición original después del pico.

Protección de sobrecorriente.-

La pequeña capacidad térmica de un tiristor hace que la temperatura de unión responda rápidamente a cambios de corriente. Si el circuito semiconductor es alimentado por un sistema de fuente débil, la corriente de falla será limitada por la impedancia de la fuente, y no pueden ocurrir daños del semiconductor por varios ciclos. En tales sistemas, la corriente de falla puede ser interrumpida por fusibles -

convencionales.

Una coordinación apropiada es esencial para garantizar que la corriente de falla es interrumpida antes de que se dañe el semiconductor, y asegurar que las fallas en las ramas son aisladas. La protección de sobrecorriente puede también ser hecha quitando las señales de puerta cuando una sobrecorriente es detectada. Sin embargo estos métodos de protección son inadecuados en los circuitos con tiristores. En tales aplicaciones, la temperatura de unión se eleva a un valor excesivo en pocos milisegundos y el semiconductor se destroza. Los fusibles limitadores de corriente de alta velocidad son útiles para la protección de dispositivos de estado sólido en estos circuitos.

Fusibles limitadores de corriente.-

Estos fusibles tienen propiedades térmicas similares al diodo o al tiristor de silicon, lo cual simplifica la coordinación de fusibles y semiconductores.

El fusible de línea consiste de uno o más alambres finos de plata de pequeña capacidad térmica montados entre piezas gruesas de metal. Este es térmicamente análogo a un dispositivo de estado sólido montado sobre un disipador de calor. Los delgados elementos de plata tienen un corto tiempo de fundimiento, dando al fusible una acción limitadora de corriente y forzando la corriente a cero antes de que ésta se eleve a su valor de pico.

La impedancia del fusible es también despreciable, y cuando una falla ocurre en $t = 0$, la corriente se incrementa de manera usual hasta un tiempo, t_m , cuando el fusible se derrite. Un arco se produce entonces, pero la corriente puede continuar elevándose por un corto tiempo, dependiendo de los parámetros del circuito y el diseño del fusible. La "máxima corriente de pico permitida" es considerablemente menor que la corriente disponible de pico. Esto muestra la acción limitadora de corriente del fusible.

La corriente de falla decrece desde su valor pico, cuando la resistencia del arco se incremen-



ta. La energía almacenada en la inductancia del circuito durante la ocurrencia de la corriente de falla, es disipada en pérdidas en el arco, hasta que eventualmente, en el tiempo t_c , toda la energía almacenada que ha sido disipada en el arco es extinguida.

El tiempo de desconexión, t_c , es la suma del tiempo de derretido (t_m), y el tiempo de arco ($t_c - t_m$) (Ref. 8).

La fusión del fusible ocurre cuando la energía disipada en el elemento fusible, eleva su temperatura al valor de fusión.

En cualquier instante se representa con i la corriente de falla y R la resistencia del fusible. La potencia instantánea en el fusible es: $i^2 R$. y la energía total ingresada durante la fusión es $\int_0^t i^2 R dt$. El valor de $\int_0^t i^2 dt$, es un parámetro importante en la característica del fusible y es usualmente denominado la fusión $I^2 R$ del fusible. En muchos diseños de fusibles es aproximadamente constante para milise

gundos de tiempo de fusión. La compensación total I^2t está dada por: $\int_0^{t_c} i^2 dt$. Esto es también descrito como el I^2t permitido del fusible, y es una medida de la energía térmica total para el cual el semiconductor debe resistir antes de que la corriente de falla sea interrumpida.

Selección de fusibles.-

Como se estableció antes, el fusible y el semiconductor tienen las mismas propiedades térmicas. Consecuentemente, para rangos de tiempo en milisegundos, el semiconductor es también descrito en términos de su valor de fusión I^2t . Un fusible es usualmente conectado en serie con el semiconductor, y obviamente debe ser nominado para llevar la corriente de plena carga indefinidamente.

La protección de sobrecorriente es suministrada por la selección de un fusible cuya I^2t permitida sea menor que la I^2t nominal del semiconductor que se quiere proteger. Este simple procedimiento de coordinación elimina la necesidad

de calcular corrientes de falla para intervalos de milisegundos.

Se pueden conectar fusibles adicionales en los cables de alimentación. En la práctica, la corriente permisible de fusibles y el I^2t son una función de la corriente de falla disponible, el voltaje del circuito, la razón X/R del circuito y también el punto en el ciclo de voltaje en el cual el arco comienza. Sin embargo, un valor conservativo de desconexión I^2t es usualmente especificado para coordinar fusibles y semiconductores.

El voltaje a través del fusible durante el período del arco es conocido como el voltaje de arco o voltaje de recuperación, y es igual a la suma del voltaje de fuente y la f.e.m. inducida en la inductancia del circuito.

Si la corriente de falla es interrumpida muy rápidamente, el voltaje de arco puede alcanzar valores excesivos debido a la f.e.m., inductiva, $L di/dt$.



Para una selección cuidadosa del fusible el voltaje de arco puede ser limitado a menos de dos veces el voltaje pico de fuente, es te tipo de fusible estará disponible para aplicaciones con semiconductores. El voltaje no minal del fusible no deberá ser mayor que el voltaje del circuito, o ésto ocasionará excesivas y abruptas interrupciones de corriente y sobrevoltajes destructivos. Además si el voltaje nominal del fusible es inadecuado, el tiempo de arco y el I^2t permisible se incrementan.

En general, los circuitos con semiconductores pueden requerir fusibles convencionales o circuitos breaker para fallas menores, además de los fusibles limitadores de corriente los cuales solamente operan positivamente en sobrecargas.

El fusible apropiado es importante también en un sistema multimotor, así que cuando una falla ocurre en un motor, la operación del inversor es ininterrumpida y solamente esa má



quina es desconectada por su fusible de protección. Esta coordinación es hecha si el pico - permisible de corriente del fusible del motor no excede la corriente nominal de conmutación del inversor.

Aquí en esta aplicación, el fusible del motor debe ser escogido considerando la corriente de pico antes que el I^2t permisible.

Limitación de la rata de elevación de la corriente de anodo (di/dt).-

Cuando se enciende un tiristor, el voltaje cae desde su valor de bloqueo directo al de conducción y tarda un tiempo llamado tiempo de encendido, la corriente así mismo se eleva, por tanto el producto de voltaje y corriente representa las pérdidas de potencia instantánea en el tiristor durante el encendido. Los excesivos di/dt de corriente directa pueden dañar el tiristor y por ello los valores críticos de di/dt son especificados para cada tiristor.

Se incluye pequeños inductores en serie con los

SCR en inversores de alta potencia, para limitar el inicial di/dt . Los reactores saturables son también usados para retrazar la subida de corriente por pocos microsegundos. El reactor se satura y no afecta la operación del circuito.

3.2. CARACTERISTICAS DEL DISEÑO

Esta segunda parte del Capítulo se refiere a:

- Descripción clara de todos los bloques del sistema de control propuesto, sus líneas de entrada y salida de datos, almacenamiento de información y tiempo de respuesta.
- Descripción clara de los bloques del sistema de fuerza tales como líneas de entrada y salida de señal, patrones de disparo para control del inversor y tiempos de respuesta.

Esto lo hacemos en base a las consideraciones técnicas hechas anteriormente y con la visión general obtenida previamente al estudiar los capítulos II y III. Es necesario aquí, establecer claramente un Diagrama de Bloques del sistema específico a construirse y luego continuar con la descripción de cada uno de los blo



ques.

Sistema a ser instalado.-

Como se muestra en la figura N°- 3.2., se tiene un método de control en lazo abierto. El control de velocidad se ha diseñado con el microprocesador 8085 y toma un valor de referencia desde el teclado. El inversor y el motor constituyen el sistema de fuerza, y el voltaje D.C. de alimentación es convertido a A.C., de amplitud y frecuencia variable para controlar la velocidad del motor. El tacogenerador acoplado al eje del motor nos da una señal de tensión proporcional a la velocidad que desarrolla el motor. Este sistema tiene la posibilidad de expandirse y mejorarse para diversas aplicaciones, aquí se ha hecho las pruebas básicas y hemos dejado construido gran parte del equipo para que sea útil en los laboratorios.

La construcción ha sido hecha en módulos de modo tal que está disponible para otros trabajos.

Circuito Inversor.-

El circuito es mostrado en la figura N°- 1.6. y es cons



BIBLIOTECA

truído a base de tiristores con sus protecciones co
rrespondientes.

Su entrada es una tensión directa de 274 voltios D.
C., y su salida una secuencia de ondas senoidales de
208 voltios A.C. desfasadas 120° eléctricos.

Como quiera son ocho los patrones de disparo que deben te
nerse para el funcionamiento de este inversor trifá-
sico, con modulación de ancho de pulso y con méto-
do de referencia senoidal, como es hecho en este -
trabajo y como será descrito específicamente en el
diseño del programa a implantarse en el SDK - 85. Las
tablas VI y VII nos dicen sobre los patrones de dis
paro, que son necesarios.

La rapidez de respuesta está prácticamente determina-
da por el tiempo de encendido y apagado de los tiristores
los cuales como hemos visto anteriormente son del 1 al 10
microsegundos.

Para cambiar de un patrón de disparo a otro, es -
necesario realizar previamente el apagado de los ti
ristores que estén conduciendo y por lo tanto el
circuito de control debe prever esta situación.



La capacidad para la que está diseñado el inversor es de 2KVA lo cual está sobredimensionado para la carga que experimentalmente se va a manejar, esto es, un motor de un cuarto de caballo.

Características generales del motor.-

El motor es trifásico, su voltaje nominal según la placa dada por el diseñador establece una tensión de 208(V) y las curvas de corriente de arranque son igual que todo motor de inducción jaula de ardilla.

El motor está diseñado para operar a 60 Hz, pero de bido a las características magnéticas del material que constituyen el estator y rotor del motor, el cual es hierro al silicio al 5 % generalmente, se puede ope rar en rangos de frecuencias que oscilen entre 20 a 120 Hz como se prevee en las consideraciones técnicas hechas anteriormente, sin que sea demasiado el calentamiento que ocurra en el motor durante las pruebas.

El tiempo de respuesta hasta que alcanza estado estable en condiciones nominales es de varios segundos en va cío, sin embargo, diferentes frecuencias y magnitud de la alimentación, este tiempo puede variar.

Características del circuito del control.-

El circuito de control funciona básicamente alrededor del microprocesador que se encuentra con sus circuitos de soporte en el SDK - 85. Las entradas y las salidas son controladas por un programa y por circuitos de interface que son necesarios. El sistema de control necesita de un valor de referencia, el mismo que es tomado por el microcomputador por medio del teclado.

La salida de datos es controlada por el programa, de acuerdo al valor de la señal de referencia. Así la señal To programada en el SDK - 85 es enviada al bloque DMA para hacer el requerimiento de acceso directo a memoria, el bloque DMA solicita un ciclo robado con la señal Hold y cuando el microprocesador reconoce ésta señal, le envía una señal HLDA, momento en el cual la interface DMA enviará un dato a la salida. Los datos que saca el DMA han sido previamente grabados en las memorias RAM que contiene, y que han sido enviados a través del bus de datos de expansión del SDK - 85. La interface es puramente digital y construída con circuitos TTL que son compatibles con los niveles lógicos del microprocesador. Los datos que salen desde el DMA son previamente enviados

a circuitos amplificadores de pulso cuyas salidas son hechas a través de transformadores de pulsos para aislar el circuito de control del de fuerza.

Las señales enviadas desde el DMA, son previamente modulados por un reloj de 80 KHz antes de ingresar al amplificador de pulsos. Esta modulación se hace con la finalidad de que el transformador de pulso sea de tamaño pequeño para evitar que se sature el núcleo y se caliente. Esto también es de beneficio en el disparo, pues no se recalienta la puerta y se asegura el encendido de los SCR.

El tiempo de respuesta, a la solicitud de salida de datos es bastante pequeño, ya que al ser sincronizado con la señal de reloj del microprocesador la circuitería responde con el tiempo de $1.33 \cdot 10^{-6}$ segundos, tomando en consideración que tarda 3 ciclos de reloj el proceso de DMA y que cada ciclo de reloj es de 333.33 nanosegundos.

C A P I T U L O I V

INGENIERIA DEL PROYECTO

Con el conocimiento adquirido en la teoría, se establece las especificaciones de la fuente deseada, la capacidad del inversor, las protecciones, y además, el diseño de las interfaces y el programa de control a instalarse.

Consíderese la numeración de las ecuaciones, únicamente para este Capítulo.

4.1. DISEÑO DEL PUENTE INVERSOR

Fuentes de alimentación: Entre las fuentes de alimentación tendríamos las siguientes:

- Banco de baterías o acumuladores
- Puente rectificador

Dependiendo de la capacidad de la carga a manejarse, se esco-

gería la capacidad del sistema de baterías y/o del puente rectificador. En este caso la capacidad nominal a la que se diseñará el sistema es de dos KVA, y por tanto siendo la tensión deseada a la entrada del inversor de 274 {V}D.C como se calcula en el siguiente subtítulo más adelante, entonces serían necesarias 23 baterías de 12 voltios en serie, para tener aproximadamente dicha tensión; $\{12\}V \times 23 = 276\{V\}$.

La corriente debe ser:

$$I = \frac{2000 \{VA\}}{276 \{V\}} = 7.25 \{A\}$$

Como cada batería es capaz de suministrar hasta 80 {A}, podemos decir que son una fuente suficiente para alimentar el puente. En nuestro proyecto debido al alto costo que significa realizar la alimentación D.C con baterías hemos optado por tomar voltaje rectificado desde un puente monofásico hecho a base de diodos rectificadores y que luego es filtrado con capacitadores.

La configuración del puente monofásico rectificador se vé en la figura N° 4.1.

Este puente rectificador está listo en los laborato-

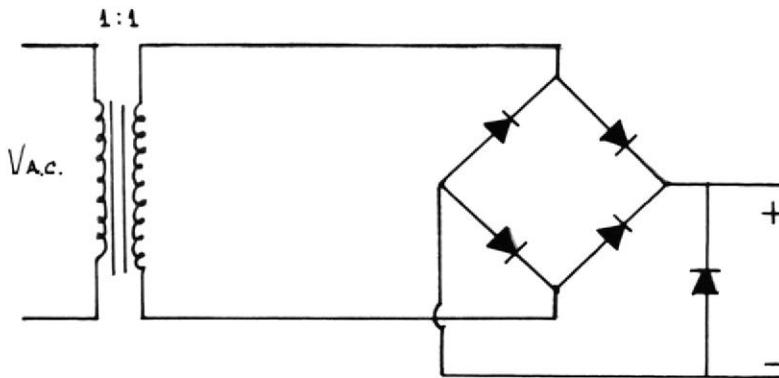


FIGURA N°- 4.1. PUENTE RECTIFICADOR MONOFASICO

rios de la ESPOL, y dado que es suficiente para los propósitos de llevar a cabo éste proyecto se lo utilizó, en algunas pruebas.

Las características generales de esta fuente son:

Potencia: 4{KVA}

Corriente: 35{A}

Tensión : 110 - 120{V}

Capacidad del inversor

Se desea diseñar un inversor para control de velocidad de motores de C.A trifásicos por variación proporcional de frecuencia y tensión. Este inversor será diseñado con las siguientes características:

Frecuencia de salida:	20 {Hz} a 80 {Hz}
Tensión de salida:	80 {V}mínimos a 20 {Hz}
	208 {V}máximos a 60 {Hz}
Potencia de salida a 60 {Hz} y 208 {V}:	2 {KVA} Nominal
	2.5 {KVA} Sobrecarga

Definición de los parámetros independientes

EF.- El diseño del inversor se hace para las condiciones de potencia máxima. Por tanto E_F es la tensión directa de fuente, necesaria para obtener la salida de 208 voltios alternos^(*).

Utilizando las relaciones prácticas de la referencia (11), hallamos el valor de E_F necesario:

$$V_{ab} = 0.78 E_F \quad V_{ab} = \text{Voltaje alterno de salida}$$



BIBLIOTECA

(*) Las definiciones de este subcapítulo están más detalladas en la referencia (11).

Tomando un 2.6 % de pérdidas por los tiempos de conmu
tación y caídas de tensión en los componentes.

$$E_F = \frac{V_{ab}}{0.78 \times 0.974}$$

$$E_F = \frac{208}{0.78 \times 0.974} = 273.78 \approx 274 \text{ [V] D.C}$$

m.- Por definición se tiene: $E_{max} = 1.1 E_{min}$. Hay que con
siderar que con una tensión de red que alimenta al in
versor, tal que sea menor que la nominal, el inversor
no mantiene los 208 V_{A.C} de salida. Un valor comunmente
usado es $m = 1.10$.

I_L.- Suponiendo una corriente de salida senoidal.

$$S(\text{fase}) = V(\text{fase}) I(\text{linea}) (\text{RMS}) = S_{1\phi}$$

$$S_{3\phi} = 3 V(\text{fase}) I(\text{linea}) (\text{RMS}) \quad (2)$$

$$I_L = \frac{S_{3\phi} \sqrt{2}}{3 V_{\text{fase}}} ; (\text{corriente de pico}). \quad (3)$$

$$I_L = \frac{2000 \times \sqrt{2}}{3 \times \frac{208}{\sqrt{2}}} = 6.41 \text{ [A]}$$



α .- Relación de valores de pico de la corriente de salida en sobrecarga de un minuto y en condiciones nominales.

$$\alpha = \frac{2.5 \text{ KVA}}{2.0 \text{ KVA}} = 1.25 \quad (4)$$

I_P .- Se toma para asegurar la conmutación en sobrecarga transitoria, un 50 % sobre la corriente de pico de sobrecarga de un minuto.

$$I_P = 1.5 \alpha I_L = 1.5 \times 1.25 \times 6.41 \quad (5)$$

$$I_P = 12.0187 \text{ [A]}$$

$$I_{CA} \triangleq I_P = 12.0187 \text{ [A]}$$

F.- Es la máxima frecuencia de salida prevista.

$$F = 80 \text{ Hz}$$

t_B .- Es el tiempo de bloqueo y se toma como mínimo 25{uS};
 $t_B = 25\{uS\}$ por seguridad aunque los tiristores que se escojan deben ser de un tiempo de bloqueo de valores cercanos a 10 uS o menos de ser posible, para asegurar la conmutación al estado de corte o bloqueo de los tiristores.

N se ha supuesto: $N = 5$

$L_{1/L}$ se ha supuesto $L_1 = 12 L$

$C_0 = 18$ conmutaciones por ciclo

Cálculo de especificaciones de los componentes del puente inversor

Condensador de conmutación (C):

$$\text{Capacitancia } C = 1.47 \frac{I_{CA} t_B}{E_F} \quad \{ \mu F \} \quad (6)$$

Para que pueda conmutar I_{CA} aún pasando bruscamente de vacío a sobrecarga transitoria.

$$C = 1.47 \frac{12.0187 \times 25}{274}$$

$$C = 1.6119 \quad \{ \mu F \}$$

Corriente eficaz: Considerando impulsos senoidales de duración $1.2 \times \pi \times \sqrt{LC}$ con 1.15 veces la corriente de pico real para tener en cuenta la contribución de los intervalos 2 y 3 según la figura (1.10).

Sin considerar sobrecarga y con tensión máxima de -
fuente.

$$I_{\text{eficaz}} \approx 1.15 \times m \times I_m \frac{1}{\sqrt{2}} \sqrt{\frac{C_o \times 1.2 \times \pi \times \sqrt{LC}}{10^6 / F}} \quad (7)$$

$$= 3.9 \times 10^{-3} \times m \times I_{CA} \times \sqrt{F C_o t_B}$$

$$\approx 3.9 \times 10^{-3} \times 1.1 \times 12.0187 \sqrt{80 \times 18 \times 25}$$

$$9.7828 \text{ [A]}$$

Frecuencia de los picos de corriente en el capacitor
de conmutación.- $F C_o$.

$$F C_o = 80 \times 18 = 1.440 \text{ [Picos/s]} \quad (8)$$

Duración del impulso.- De acuerdo a los supuestos he-
chos en la exposición teórica y concretamente en la sec
ción 1.2 ecuación 38 tenemos que:

$$\approx 1.2 \times \pi \times \sqrt{LC} = 2.24 t_B \quad (9)$$

$$\approx 2.24 \times 25 = 56 \text{ [us]}$$

Tensión de pico repetitivo:

$$\beta \text{ carga} \times mE_F = 1.7 mE_F \quad (10)$$

$$\approx 1.7 \times 1.1 \times 274 = 512.38 \text{ V Permanentes}$$

Se toma dos capacitores en paralelo para que soporte mejor la corriente eficaz.

Los capacitores deben ser preferentemente de conmutación, los cuales tienen pocas pérdidas por tanto deben ser de 0.8 {uF} ; 5{A} efectivos; y 600 {V}pico, cada uno.

Bobina de conmutación (L):

Calculo de las inductancias;

$$L = 0.292 \frac{E_F t_B}{I_{CA}} \times \frac{\beta_{\text{vacio}}}{\beta_{\text{carga}}} = 0.24 \frac{E_F \times t_B}{I_{CA}} \quad (11)$$

$$L = 0.24 \frac{274 \times 25}{12.0187} = 136.7868 \text{ {uH}}$$

Para poder conmutar los 12.028 {A} que corresponden a I_{CA} aún pasando de vacío a sobrecarga transitoria.

La corriente eficaz que soporte la bobina debe ser :



$$I_{\text{eficaz}} \approx 3.9 \times 10^{-3} m I_{CA} \sqrt{F C_o t_B} \rightarrow I_{\text{eficaz}} = 9.7828 \text{ [A]} \quad (12)$$

La duración del impulso de corriente es igual que en el capacitor de conmutación.

$$t \approx 2.24 t_B = 56 \text{ [}\mu\text{S]}$$

La corriente magnetizante de pico, es calculada con tensión de fuente máxima y sobrecarga de un minuto.

$$I_{\text{magnetizante}} \approx I_m (2.8 + 0.6 \omega) m I_{CA} \quad (13)$$

$$\approx (2.8 + 0.6 \times 1.25) \times 1.1 \times 12.0187 \text{ [A]}$$

$$\approx 46.93 \text{ A}$$

Tensión de pico repetitivo en el devanado es igual que la calculada en el capacitor, esto es:

$$512,38 \text{ V}$$

Bobina de limitación (L1)

Se calcula la inductancia entre 1 y 4 con los devanados - 1-2 y 3-4 en serie y el 5-6 abierto.

$$L_1 = 12 L = 2.88 \frac{E_F t_B}{I_{CA}} \quad (14)$$

$$L_1 = 2.88 \frac{274 \times 25}{12.0187} = 1641.44 \text{ {uH}}$$

- Relación de espiras:

Espiras 1-2 = Espiras 3-4 = Espiras 5-6/5

La corriente eficaz en los devanados 1-2 y 3-4, depende de la configuración del puente inversor, del sistema de programación y de la regulación elegida.

Para este puente inversor y con el tipo de control que se va a desarrollar, una buena aproximación es la siguiente:

$$I_{\text{eficaz}} = 0.966 I_L$$

$$= 0.966 \times 6.41 = 6.1920 \text{ {A}}$$

La corriente eficaz del devanado 5-6 para tensión de fuente máxima y carga nominal, es un tren de impulsos casi triangulares.

$$I_{\text{eficaz}} \text{ 5-6} = 6.83 \times 10^{-4} (.07 I_L + 0.534 \text{ mIcA})$$

$$\sqrt{\left[\frac{0.7 I_L}{I_{CA}} + 0.534 \right] F C t_{OB}} \quad (15)$$

$$I_{\text{eficaz}}^{5-6} = 6.83 \times 10^{-4} (0.7 \times 6.41 + 0.534 \times 1.1 \times 12.0187)$$

$$\sqrt{\left[\frac{0.7 \times 6.41}{12.0187} + 0.534 \right] 80 \times 18 \times 25}$$

$$I_{\text{eficaz}}^{5-6} = 1.4253 \text{ [A]}$$

La corriente magnetizante de pico a través de los devanados 1-2 y 3-4 en serie, calculada con tensión de fuente máxima y sobrecarga transitoria es:

$$\begin{aligned} I_{\text{magnetizante pico}} &\approx (1 + 0.534 m) I_{CA} & (16) \\ &\approx (1 + 0.534 \times 1.1) 12.0187 \\ &\approx 19.0784 \text{ [A]} \end{aligned}$$

La tensión de pico repetitivo entre 1-2 y entre 3-4 con tensión de fuente máxima:

$$m E_{F/2} = 1.1 \times 274/2 = 150.7 \text{ [V]} \quad (17)$$



La tensión de pico repetitivo entre 1-4 con tensión de fuente máxima.

$$1.4 m E_F = 1.4 \times 1.1 \times 274 = 421.96 \text{ {V}} \quad (18)$$

La tensión de pico repetitivo entre 5-6 con tensión de fuente máxima.

$$m N E_{F/2} = 2.5 m E_F \text{ ya que; } N = 5 \quad (19)$$

$$2.5 m E_F = 2.5 \times 1.1 \times 274$$

$$= 753.5 \text{ {V}}$$

La tensión de pico repetitivo entre 6-3 con tensión de fuente máxima :

$$(m N E_{F/2}) + m E_F = 3.5 m E_F \quad (20)$$

$$= 3.5 \times 1.1 \times 274 = 1054.9 \text{ {V}}$$

Tiristores de conmutación

Están sometidos a los picos de corriente del condensador de conmutación cuya frecuencia es la mitad de éste.

- Corriente de pico repetitivo con tensión de fuente máxima.

$$3.4 \text{ m I}_{CA} = 3.4 \times 1.2 \times 12.0187 \quad (21)$$

$$= 44.9499 \text{ [A]}$$

- Forma y duración de impulsos de corriente; se los supone senoidales y de duración $2.24 t_B$.

$$2.24 \times 25 = 56 \text{ [}\mu\text{s]}$$

- Corriente media con tensión de fuente máxima.

$$2.43 \times 10^{-6} \times \text{m I}_{CA} \times C_o \times F \times t_B = 2.43 \times 10^{-6} \times 1.1 \times 12.0187 \quad (22)$$

$$\times 18 \times 80 \times 25 = 1.1565 \text{ [A]}$$

- Tiempo disponible de bloqueo; se bloquean por extinción natural de la corriente en el instante t_3 y quedan sometidas a un escalón de tensión positiva $m E_{F/2}$ al comienzo de la conmutación siguiente. De acuerdo con la programación del puente, este tiempo puede ser superior a 100 microsegundos, pero en este proyecto por razones del método PWM utilizado en la programación del puente se toma un tiempo de bloqueo de 50 microsegundos.



- Tensión directa de pico repetitivo; se supone que el exceso de tensión del condensador sobre la del puente se reparten entre dos tiristores.

$$(1.4+0.15)m E_F = (1.4+0.15 \times 1.25) \times 1.1 \times 274 = 478.4725 \text{ {V}} \quad (23)$$

- Derivada de tensión; las redes amortiguadoras R C son elegidas adecuadamente para reducir la derivada de tensión de los tiristores del puente inversor a un valor menor a $200 \text{ {V/}\mu\text{s}}$.

- Derivada de corriente con tensión de fuente máxima.

$$5.71 \times m \times I_{CA} / t_B = 5.71 \times 1.1 \times 12.0187 / 25 = 3.0195 \text{ {A/s}} \quad (24)$$

Las especificaciones determinantes son la corriente de pico repetitivo. Como en los diseños se hace normalmente un sobredimensionamiento de componentes, se usa, aquí tiristores con las siguientes características:

$$V_{DRM} \geq 800 \text{ {V}} \quad (\text{Voltaje repetitivo de pico})$$

$$I_{TRMS} \geq 35 \text{ {A}} \quad (\text{Máxima corriente continuamente fluyendo en forma directa por el SCR}).$$

El SCR ECG 5548 ha sido escogido y mayores detalles están en los manuales de componentes.

Diodo de recuperación (D)

Cuando la tensión de trabajo es alta, se suele disponer de dos o más diodos en serie para poder utilizar diodos más comerciales.

- Corriente de pico repetitivo.- La corriente es de impulsos casi triangulares y para máxima tensión de fuente y sobrecarga de un minuto tenemos:

$$0.4(\alpha I_L + 0.534 m I_{CA}) = 0.4(1.25 \times 6.41 + 0.534 \times 1 \times 12.0187)$$

$$= 6.0289 \text{ {A}} \quad (25)$$

- Corriente media con sobrecarga de un minuto y tensión de fuente máxima.

$$\approx 1.75 \times 10^{-6} \times \frac{(0.7 \alpha I_L + 0.534 m I_{CA})^2}{I_{CA}} \times t_B \times C_o \times F \quad (26)$$

$$\approx 1.75 \times 10^{-6} \times \frac{(0.7 \times 1.25 \times 6.41 + 0.534 \times 1.1 \times 12.0187)^2}{12.0187} \times 25 \times 18 \times 80$$

$$\approx 0.8412 \text{ {A}}$$

- Tensión inversa de pico repetitivo, con tensión máxima de fuente y 20 % de sobreoscilación.

$$\approx 4.2 \text{ mE}_F = 4.2 \times 1.1 \times 274 \quad (27)$$

$$\approx 1265.88 \text{ {V}}$$

Las especificaciones determinantes son las corrientes de pico repetitivo y la tensión. Se toman dos diodos lentos en serie de 1000 {V} repetitivos, 12 {A} medios, como el ECG 5890.

Tiristores del puente inversor:

- Corriente de pico repetitivo con carga nominal

$$I_L = 6.41 \text{ {A}}$$

- Corriente de pico no repetitivo con sobrecarga transitoria.

$$I_P = 12.0187 \text{ {A}}$$

- Corriente media, suponiendo una salida de corriente senoidal, ángulo de conducción máximo y carga resistiva.

$$\frac{I_L}{\pi} = \frac{641}{3.141} = 2.0403 \text{ {A}} \quad (28)$$

- Tiempo disponible de bloqueo en el peor caso cuando hay sobrecarga transitoria.

$$t_B = 25 \text{ {uS}}$$

- Derivada de corriente con tensión de fuente máxima.

$$\frac{di}{dt} \approx 4.25 \frac{I_{CA}}{t_B} \quad (29)$$

$$\approx 4.25 \times 1.1 \times 12.0187/25$$

$$\approx 2.2475 \text{ {A/us}}$$

- Derivada de tensión escogida es de 200 {V/uS} y las redes amortiguadoras son tomadas para obtener este valor.

- Tensión directa de pico repetitivo, con tensión de - fuente máxima y suponiendo un 10 % de sobreoscilación.

$$= 1.1 \left\{ 1 + \frac{2}{N} \right\} m E_F = 1.54 m E_F \quad (30)$$

$$= 1.54 \times 1.1 \times 274 = 464.15 \text{ {V}}$$

- Tensión inversa de pico repetitivo; puede ser de dos voltios por ser ésta la caída de tensión directa cuando los diodos antiparalelò conducen. Sin embargo pueden tomarse tiristores con tensión inversa de pico de mayor valor.

Las especificaciones determinantes son la corriente media,

la tensión y tiempo de bloqueo.

Se toman en este diseño tiristores de las siguientes características:

$I_{T \text{ RMS}} = 35 \text{ A}$ Corriente directa máxima

$V_{\text{DRM}} = 800 \text{ V}$ Voltaje repetitivo de pico o D.C.

$t_{\text{off}} \leq 20 \text{ uS}$ Tiempo de bloqueo

$dV/dt \leq 200 \text{ V/us}$ Derivada de tensión

Tales como SCR: C138 o EGC 5360, o reemplazos.

Diodos del puente inversor

- Corriente de pico repetitivo, en vacío y con tensión de fuente máxima.

$$\approx 3.13 \times m \times I_{\text{CA}} / N^2 \text{ de ramas del puente} \quad (31)$$

$$\approx 3.13 \times 1.1 \times 13.0187/3 = 13.7934 \text{ {A}}$$

- Corriente de pico no repetitivo; con sobrecarga transitoria puede alcanzar I_p que puede ser mayor que la co

riente de pico repetitivo.

- Corriente Media; depende de la programación del puente y del factor de potencia de la carga. Se puede aproximar, conservadoramente para la mayoría de los equipos de carga en un 90 % de la corriente media resultante para los tiristores.

$$0.9 \times \frac{I_L}{\pi} = 0.9 \times \frac{6.41}{\pi} = 1.8363 \text{ {A}} \quad (32)$$

- Tensión inversa de pico; es igual a la tensión directa de pico de los tiristores.

$$1.54 \times m \times E_F = 1.54 \times 1.1 \times 274 \quad (33)$$

$$= 464.15 \text{ {V}}$$

Las especificaciones determinantes son la corriente media y la tensión. Tomamos diodos con tiempo de recuperación rápido, el voltaje inverso de pico 600 {V} y la corriente media 12 amperios, tales como el ECG6010 ó A114M ó reemplazos.

4.2. PROTECCIONES DEL SISTEMA

Entre las protecciones del sistema en general tenemos - que diferenciar; las protecciones del sistema de poder -

con sus componentes de estado sólido y el motor los cuales corren el riesgo de sufrir daños por sobrecargas y/o cortocircuitos y; las protecciones del control, que constituyen el microprocesador y sus interfaces, los cuales pueden sufrir daños por sobretensiones de la línea de alimentación o por fallas de cortocircuitos en el circuito de fuerza al cual se controla.

Protección del circuito de fuerza

Los elementos semiconductores pueden ser protegidos contra encendidos no deseados debido a la variación brusca de tensión, es decir contra el dV/dt , los encendidos no deseados - debido a ésta causa hacen que ocurra un cortocircuito en el puente inversor.

Las redes amortiguadoras R-C son útiles para este fin y su cálculo con valores aproximados son dados a continuación:

$$\text{CAPACITANCIA: } c' \approx 0.1 I_{CA} / t_B = 0.1 \times 12.0187 / 25 = 0.48 \{ \mu F \} \quad (34)$$

$$\text{RESISTENCIA: } R' \approx 3 E_F / I_{CA} = 3 \times 274 / 12.0187 = 68.39 \{ \text{Ohm} \} \quad (35)$$

Debido a que los picos suelen ser elevados, se utiliza condensadores que tienen mínimas corrientes de fuga y las pérdidas son mínimas, tales como condensadores de -



plástico, poliestireno, o de papel metalizado.

La potencia de disipación de la resistencia es:

$$\approx 0.5 \times 10^{-6} \times C' \times \left\{ (1.4+0.15) \text{ m} \times E_F \right\}^2 \times F \times C_O \quad (36)$$

$$\approx 0.5 \times 10^{-6} \times 0.048 \times \{478.4725\}^2 \times 80 \times 18 =$$

$$\approx 7.91 \text{ {w}}$$

- Redes amortiguadores R" - C".- Su misión es amortiguar la sobreoscilación de la tensión inversa en D, producida en el instante t_o por la inductancia de dispersión y sus capacidades parásitas, su cálculo exacto depende de la sobreoscilación permitida y de la inductancia y capacidades citadas.

Se usan las siguientes expresiones que dan valores orientativos para el diseño.

$$\text{CAPACIDAD: } C'' \approx 3 \times 10^{-3} \frac{I_{CA} \times t_B}{E_F} \quad (37)$$

$$C'' \approx 3 \times 10^{-3} \times 12.0187 \times 25/274$$

$$C'' \approx 3.28 \text{ {nF}}$$

$$\text{RESISTENCIA: } R'' \approx 40 \times E_F / I_{CA} \quad (38)$$

$$R'' \approx 40 \times 274/12.0187$$

$$R'' \approx 911.91 \text{ {Ohm}}$$

Potencia disipada en R'' .

$$P_{R''} \approx 3 \times 10^{-5} \times C'' \times m^2 \times E_F^2 \times F_{XCO} \quad (39)$$

$$P_{R''} \approx 3 \times 10^{-5} \times 0.00328 \times (1.1)^2 \times (274)^2 \times 80 \times 18$$

$$P_{R''} \approx 12.719 \text{ {W}}$$

- Fusibles.- Su objetivo es proteger los tiristores de las sobrecorrientes y como ya se ha explicado en la teoría expuesta anteriormente debe cumplirse que: I^2t del fusible sea menor que la permisible para el tiristor, y por tanto fusibles con I^2t menor que 165 son utilizables; el voltaje del fusible debe ser menor que el doble del voltaje de fuente. Por tanto fusibles con las siguientes características principales son útiles.

$$V_{arco} \leq 440 \text{ {V}}$$

$$I_{max} = 25 \text{ {A}}$$

$$I^2t < 165$$



4.3. DISEÑO DE INTERFACES

Entre los circuitos a diseñar tenemos los siguientes:

1. Máquina sincronica DMA.
2. Máquina sincronica para conmutación
3. Circuito modulador de pulsos, y de salida.
4. Circuito amplificador de pulsos.

Los tres primeros circuitos son agrupados en una tarjeta de circuito impreso que es considerada una interfaz, y los amplificadores de pulso son considerados - otra interfaz.

1. Es de notar que lo más importante aquí, es el controlador, el mismo que controla a los buffer de la barra de direcciones, al contador, las memorias, los cerrojos de salida y la comunicación con el microprocesador.

El diagrama particional de la interfaz digital con sus bloques principales es mostrado en la figura N°- 4.2. Los diagramas de tiempo para el controlador están detallados en el gráfico N° 4.3.

El diagrama ASM empieza haciendo cero en todos los circuitos, en la práctica esto se hace mediante el presionamiento de la

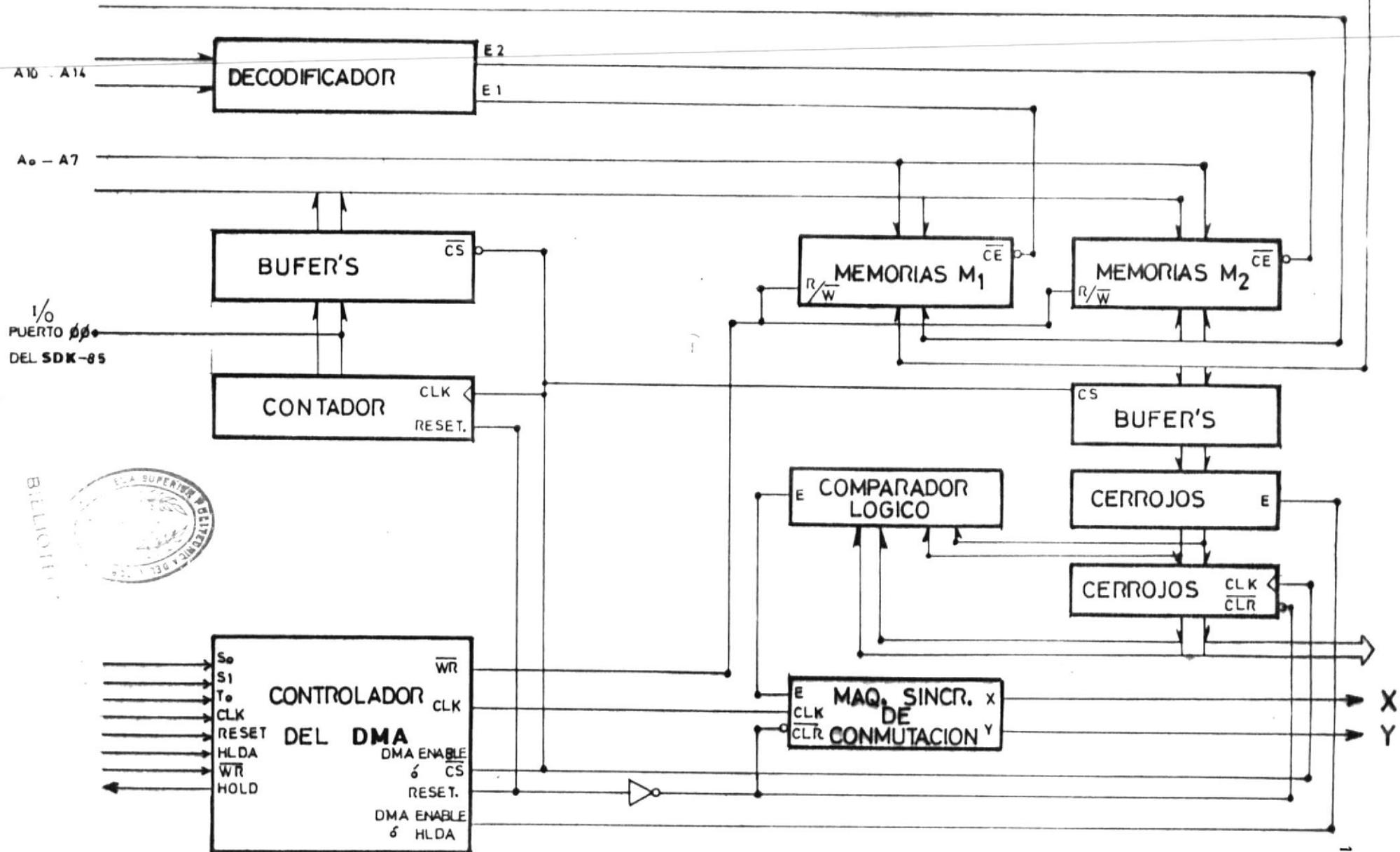


FIGURA: 4.2 DIAGRAMA PARTICIONAL DEL CIRCUITO DE INTERFACE DIGITAL (DMA Y CIRCUITOS DE SALIDA)

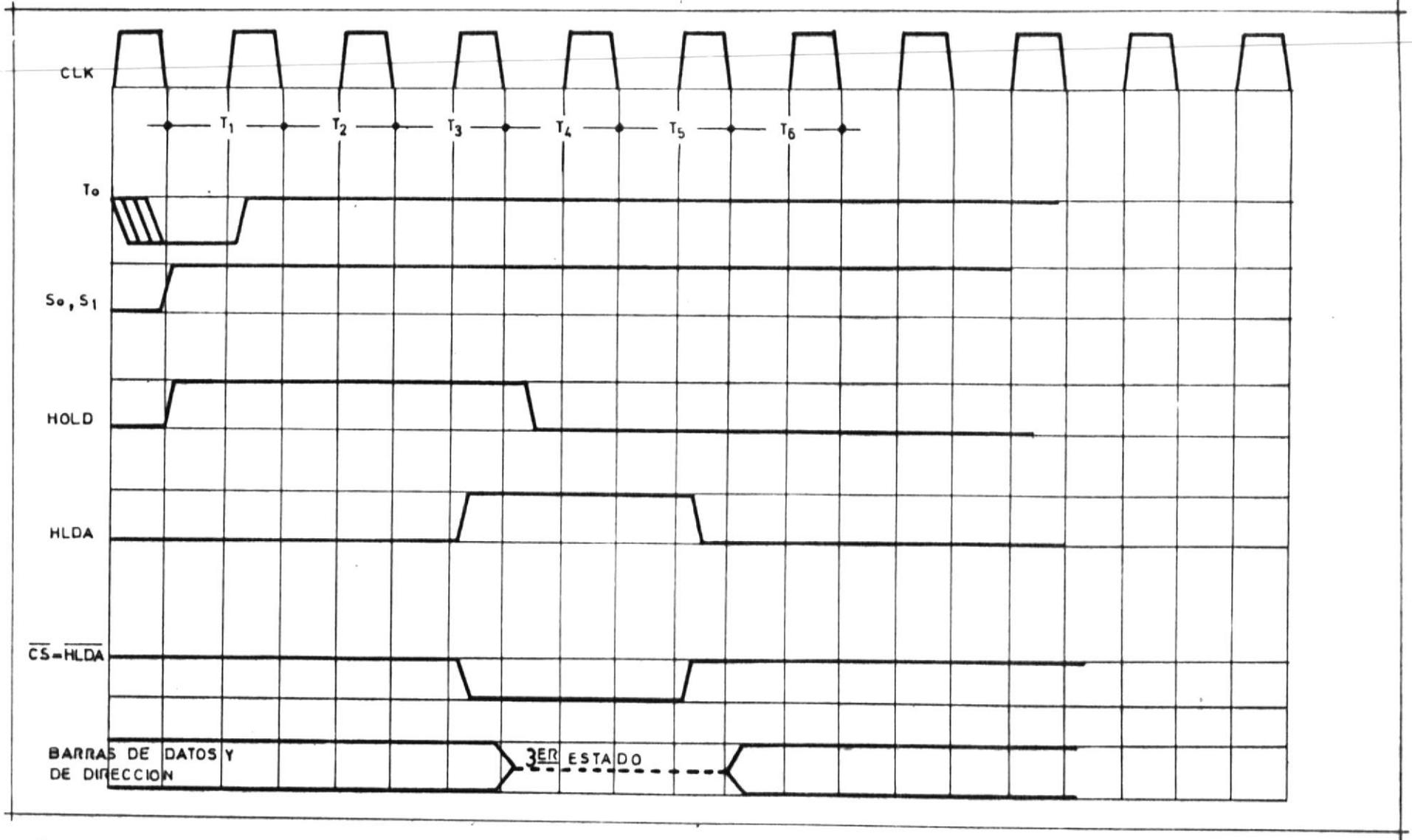


FIGURA: 4.3 DIAGRAMA DE TIEMPO DE LAS SEÑALES DEL CONTROLADOR DEL **DMA**

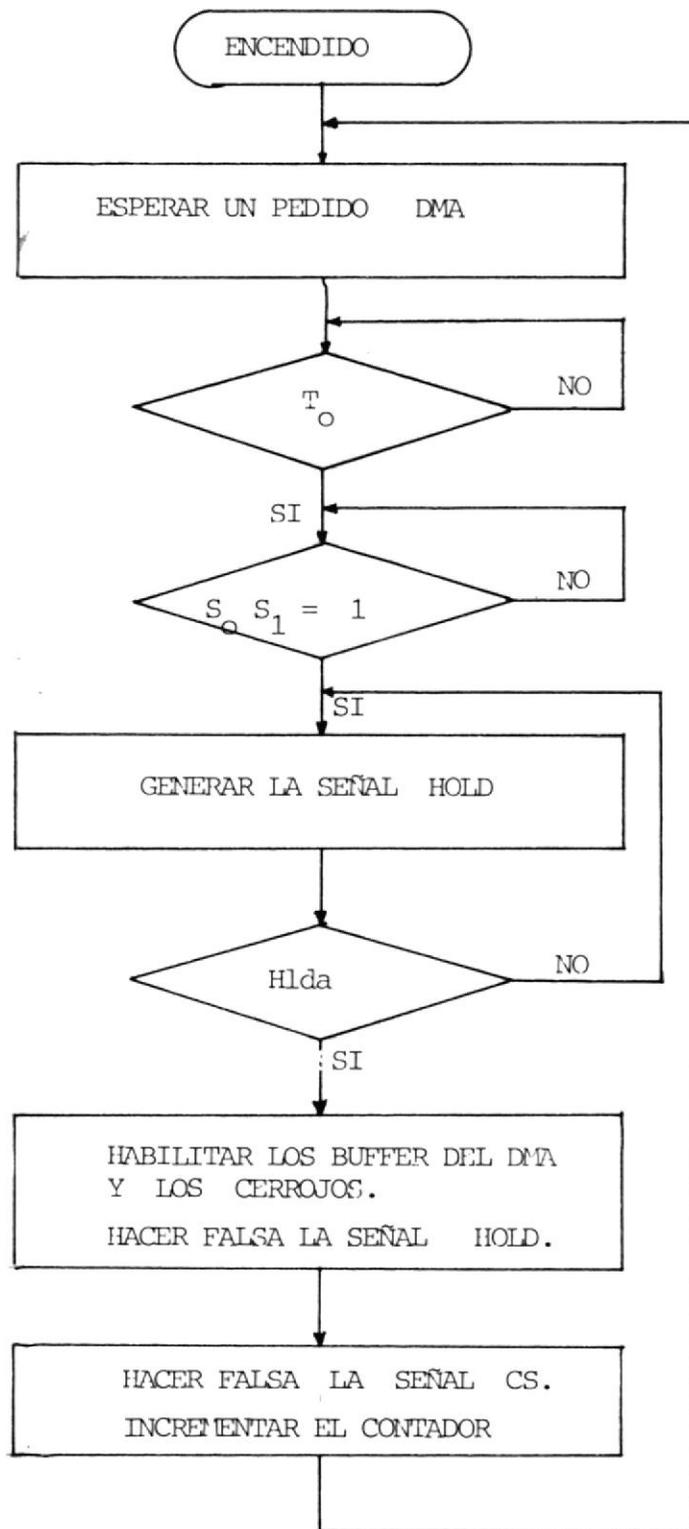


FIGURA N°-- 4.4. DIAGRAMA DE FLUJO DEL CONTROLADOR DEL DMA

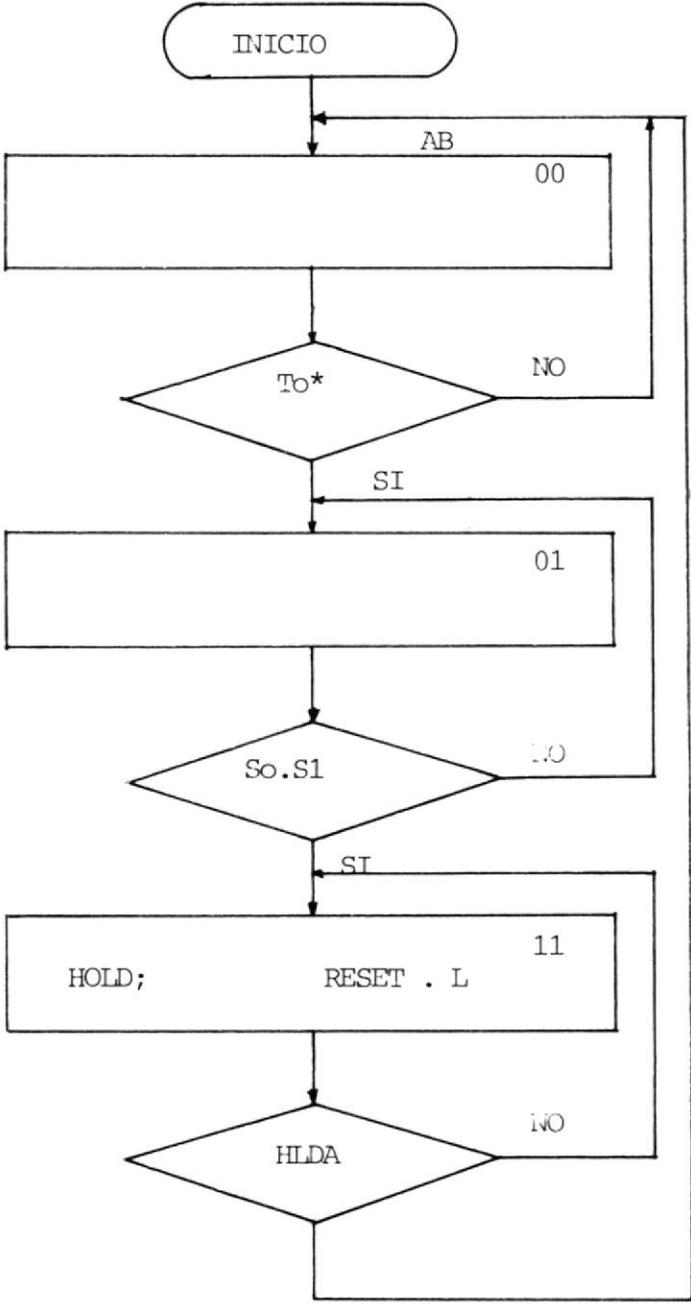


FIGURA N°- 4.5. DIAGRAMA ASM DEL CONTROLADOR DEL DMAC (DMAC)

	A	
B	HLDA	So:S1
	\emptyset	0

$$DA = ABSoS1 + AB HLDA$$

	A	
B	HLDA	1
	\emptyset	To

$$DB = ABTo + AB + AB HLDA$$

	A	
B	1	0
	0	0

$$HOLD = AB$$

$$HoLD = CS = Reset.L$$

FIGURA N°- 4.6. MAPAS DE KARNAUGH PARA EL DMAC

tecla Reset del SDK-85 y su línea de señal se obtiene desde el bus de expansión.

La solicitud de interrupción de acceso directo de memoria T_0 se la genera desde el timer N° 2 del SDK - 85.

Las señales S_0 y S_1 nos permiten establecer el ciclo de máquina en que opera el microprocesador.

El controlador receipta estas señales, y cuando son verdaderas se genera la señal HOLD hacia el microprocesador y en el tercer ciclo de reloj del ciclo de búsqueda aparece la respuesta HLDA. Durante el tiempo de que HLDA es verdadera se obtiene las barras en tercer estado, tiempo aproximado para habilitar los buffer triestado y capturar los datos de las memorias del DMA. En el momento que HLDA se hace falsa, se aprovecha el flanco para incrementar el contador, ver figura N° B6.a.

Otro circuito controlador de DMA que es puramente lógico en su diseño, se indica en la figura N° B6.b., junto con su diagrama de tiempos. La señal de salida de Q_2 llamada $\overline{\text{DMA ENABLE}}$, es la que habilita los buffer y permite la captura de datos en los cerrojos durante el tiempo que HLDA es verdadera y las barras están en tercer estado, el incremento del contador ocurre cuando Q_2 se hace falsa.



Las memorias M1 y M2 son grabadas por el microcomputador y sus datos leídos por los cerrojos de A 15. Un decodificador de direcciones permite habilitar las memorias durante lectura o escritura. El diagrama de distribución de memorias establece las conexiones para las memorias y se puede entender que el Código E000 hasta E3000 corresponde a la habilitación de M1, como E400 hasta E700 a la memoria M2, vea las figuras N°-B.7 y B.8 .

2. La máquina sincronica que genera los pulsos del circuito de conmutación está diseñada con la finalidad que al llegar una señal que indica el cambio de patrones de disparo, se genere pulsos en forma alternada a cada par de tiristores del circuito de conmutación y conecten en forma adecuada al capacitor cargado.

Para detectar el cambio de patrones de disparo utilizamos puertas "0 exclusivas" cuya señal de salida en definitiva , constituye una entrada asincrónica para la máquina sincrónica que vamos a diseñar. En este caso es necesario conectarle a la entrada un circuito mantenedor o de agarre.

La señal de reloj será tomada desde el microprocesador.

Al generar un pulso X o Y, es necesario encerrar la báscula -

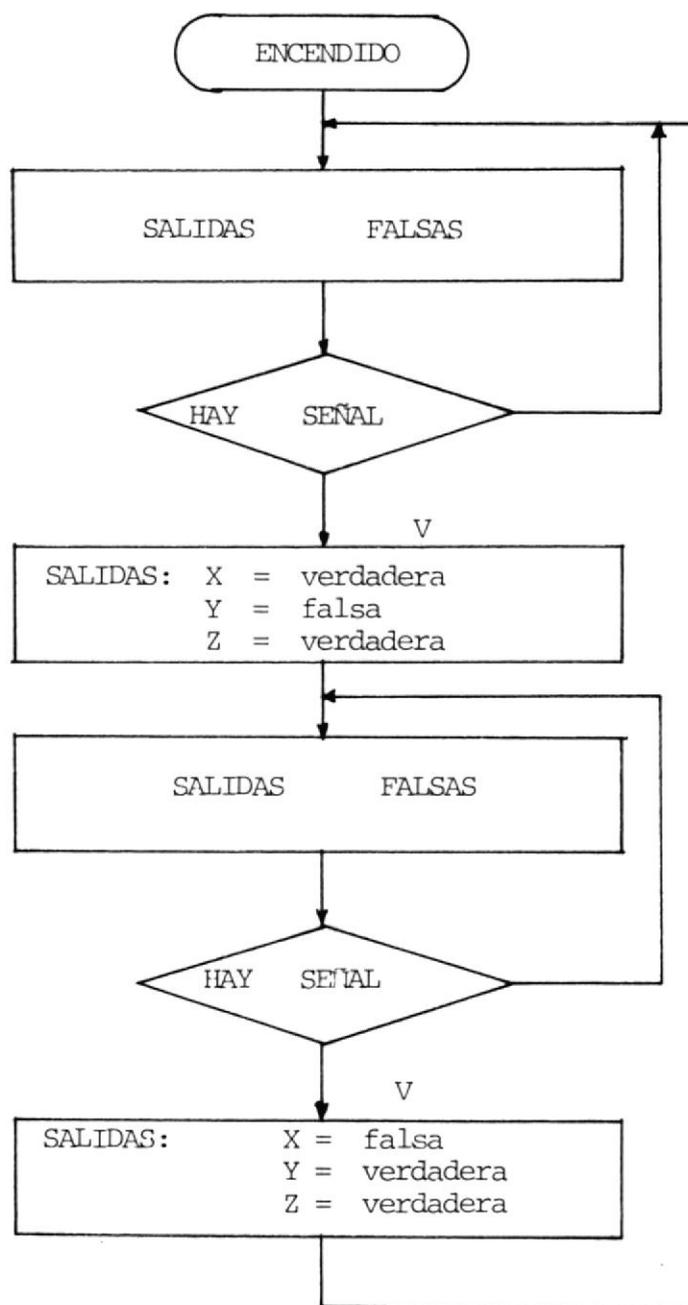


FIGURA N° 4.7. DIAGRAMA DEL FLUJO DE LA MAQUINA SINCRONICA PARA CONMUTACION.

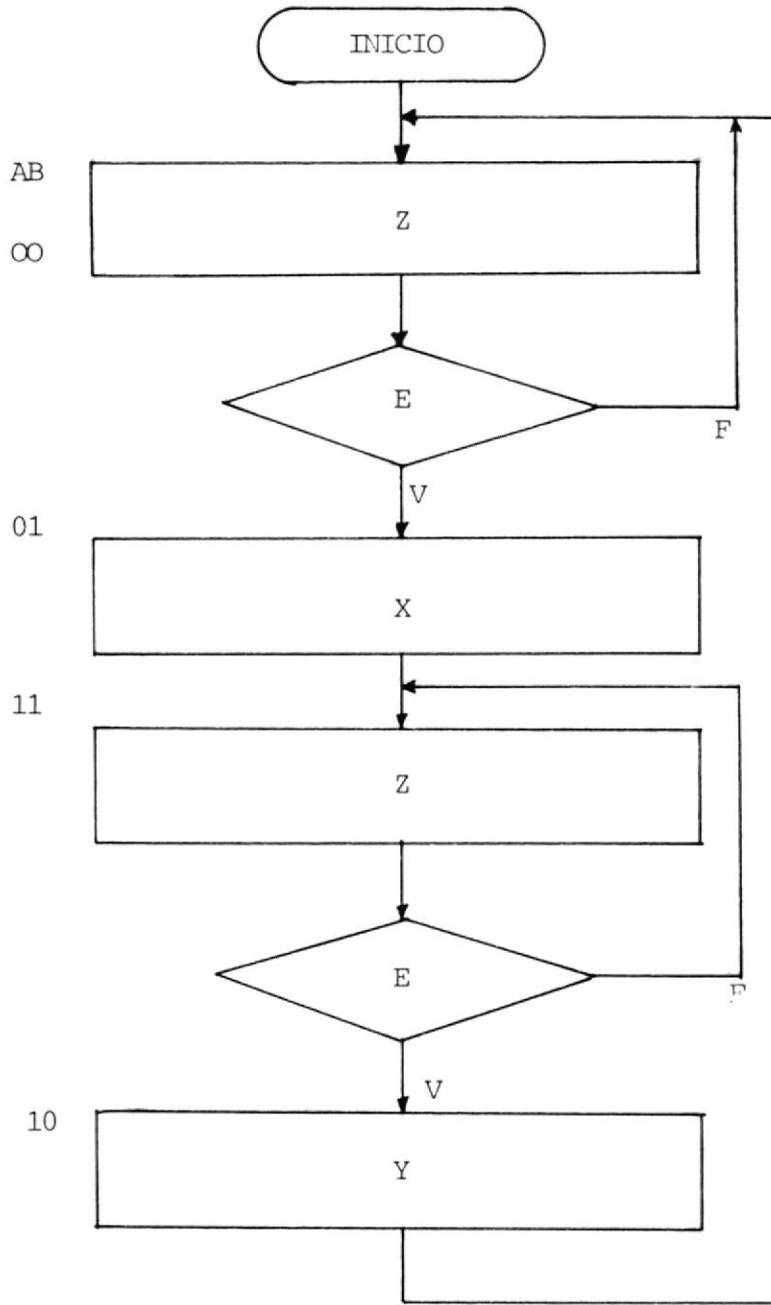


FIGURA N°- 4.8. DIAGRAMA ASM DE LA MAQUINA SINCRONICA PARA CONMUTACION.

		A	A	
E	0	0	1	1
	0	1	1	0
		B		

$$D_B = A E + E B$$

		A	A	
E	0	1	1	0
	0	1	1	0
		B		

$$D_A = B$$

MAPAS DE KARNAUGH PARA EL DECODIFICADOR DE SALIDA

		A	A	
E	0	1	0	1
	0	1	0	1
		B		

		A	A	
E	0	0	1	0
	0	0	1	0
		B		

FIGURA N° 4.9. MAPAS DE KARNAUGH DE LA MAQUINA SINCRONICA PARA CONMUTACION.

	A		A	
E	1	0	0	0
	1	0	0	0

B

$$Y = A B$$

Continuación de la figura 4.9.



de agarre, pues de otro modo, se tendría una señal de entrada que generaría nuevamente pulsos en las salidas X y/o Y, esta señal la llamaremos Z, veáse figura N^o.B.9.

3. Circuito modulador de pulsos y de salida: El circuito básico modulador está formado por los inversores de A₃₀ y las puertas lógicas "Y" de la figura B.10.

Estos pulsos modulados son ingresados a la base del transistor del circuito amplificador de pulsos. El circuito oscilador ha sido tomado para que opere a 60 KHz lo cual permite que la señal de disparo tenga el tiempo suficiente para activar el tiristor, ya que:

$$T = \frac{1}{60 \text{ KHz}} \approx 16.66 \text{ } \mu\text{S}$$

Tomando como ciclo de trabajo el nivel alto e igual al 50 % del período, entonces 8.33 { μS } si son suficientes para activar un SCR. La estabilidad de frecuencia es alta pues lo hemos hecho operar hasta por cinco horas en medios - con temperaturas a 36 { $^{\circ}\text{C}$ } no habiéndose notado mayores variaciones de la frecuencia establecida.

La fórmula(40) nos dá un medio para determinar los valores de R y ϕ a una frecuencia dada.

$$f_o = \frac{1}{3(RC)} \quad (40)$$

Las puertas lógicas "Y" tienen un rango de frecuencias de operación que abarcan hasta los 50 MHz, y por tanto tienen una respuesta óptima a la modulación de los pulsos.

Circuitos de salida

Tenemos el circuito combinatorial que permite comparar los datos actuales y anteriores para generar la señal E, teniendo como parte de este circuito a una báscula sin rebote para generar E en forma manual. Cuando ha cambiado el dato en la entrada de A_{16} entonces se genera un pulso E, este pulso se hace cero en el momento que el nuevo dato ha salido del A_{16} . Además los circuitos integrados monoes-
tables permiten graduar el ancho de los pulsos que generan.

4. Circuito amplificador de pulsos: Es posible conectar varias etapas amplificadoras para aumentar la capacidad de corriente del amplificador, pero nosotros utilizamos una sola etapa que es suficiente como ya se explicó en la teoría. Hemos tomado un modelo de amplificador de emisor común y procedemos a calcular los valores de sus componentes de acuerdo a la teoría de amplificadores, cuando traba-

jan en corte o saturación.

Especificaciones de entrada y salida

El voltaje de entrada es una señal que viene de circuitos lógicos TTL. y por tanto sus niveles de tensión oscilan entre 3.4 y 5 voltios y la corriente que pueden entregar los circuitos lógicos es de 10 a 100 {mA}.

El voltaje de salida requerido es de nivel mayor a 3 voltios y corriente mayor a 100 mA ya que como vimos en la teoría ésta sería suficiente para encender tiristores de 50 {A} entonces con mayor razón tiristores de 35 {A}

La razón de usar este amplificador de pulsos es por la necesidad de aislar el circuito de control del de fuerza con fines de protección del circuito de control.

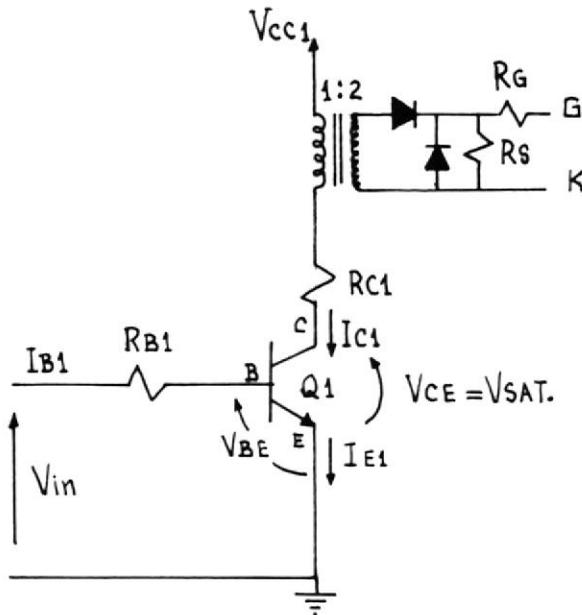


FIGURA N° 4.10. CIRCUITO AMPLIFICADOR DE PULSOS

Definición de símbolos

I_{C1} = Corriente de colector

I_{B1} = Corriente de base

I_{E1} = Corriente de emisor

V_{in} = Voltaje de entrada

V_{GK} = Voltaje de salida

V_{sat} = Voltaje de saturación

V_{CC1} = Voltaje de alimentación

R_{C1} = Resistencia de colector



R_{B1} = Resistencia de base

R_S y R_G = Resistencia de salida

h_{21} = Ganancia de corriente del transistor

Ecuaciones del amplificador

$$V_{cc1} = I_{C1} R_{C1} + V_{sat} \quad (41)$$

$$V_{in} = I_{B1} R_{B1} + V_{BE} \quad (42)$$

$$h_{21} I_{B1} = I_{C1} \quad (43)$$

(43) en (41)

$$V_{cc1} = h_{21} I_{B1} R_{C1} + V_{sat} \quad (44)$$

$$I_{B1} = \frac{V_{cc1} - V_{sat}}{h_{21} R_{C1}} \quad (45)$$

$$I_{B1} = \frac{V_{in} - V_{BE}}{R_{B1}} \quad (46)$$

$$\frac{V_{cc1} - V_{sat}}{h_{21} R_{C1}} = \frac{V_{in} - V_{BE}}{R_{B1}} \quad (47)$$

Para transistores de silicio $V_{sat} = 0.2\{V\}$ y $V_{BE} = 0.6\{V\}$, despreciando V_{sat} . con respecto a V_{CC1} y si la entrada viene desde circuitos TTL tenemos que: $V_{in} = 3.4\{V\}$.

Tomando la ecuación (47) se tiene:

$$R_{B1} V_{CC1} = 2.8 h_{21} R_{C1}$$

Para asegurarse que el transistor está totalmente saturado, la siguiente condición debe cumplirse.

$$2.8 h_{21} R_{C1} \geq V_{CC1} R_{B1} \quad (48)$$

Determinación de los valores de componentes:

$$V_{CC1} = 12\{V\}$$

$$h_{21} (Q_1) = 200$$

$$\text{Si: } R_{B1} = 470 \{\Omega\}$$

$$R_{C1} \geq \frac{V_{CC1} \times R_{B1}}{1.8 \times h_{21}}$$

$$R_{C1} \geq \frac{12 \times 470}{2.8 \times 200} = 10.0714 \{\Omega\}$$



Ha sido tomado para nuestro circuito $R_{C1} = 80$.La potencia de disipación debe ser:

$$I_{C1} = \frac{V_{cc1} - V_{sat}}{R_{C1}} = \frac{12-0.2}{80} = 147.5 \times 10^{-3} \{A\} \quad (49)$$

$$P_{RC1} = I_{C1}^2 R_{C1} = (147.5 \times 10^{-3})^2 80 \quad (50)$$

$$P_{RC1} = 1.74 \{w\}$$

Se observa que I_{C1} es suficiente corriente como para disparar un tiristor, ya que éste requiere mínimo 30{mA}.

4.4. DISEÑO DEL PROGRAMA A UTILIZARSE EN EL MICROCOMPUTADOR SDK-85

El principio del esquema propuesto es el caso donde la frecuencia portadora es nueve veces la onda modulada, como se muestra en la figura N°- 4.11.

Donde R_2, R_3, \dots, R_{18} , son los puntos de intercepción de la onda senoidal de la fase R con la onda triangular, B_1, B_2, \dots, B_{18} , son referidos a la fase B y Y_1, Y_2, \dots, Y_{18} , se refieren a puntos de intercepción de la fase Y.

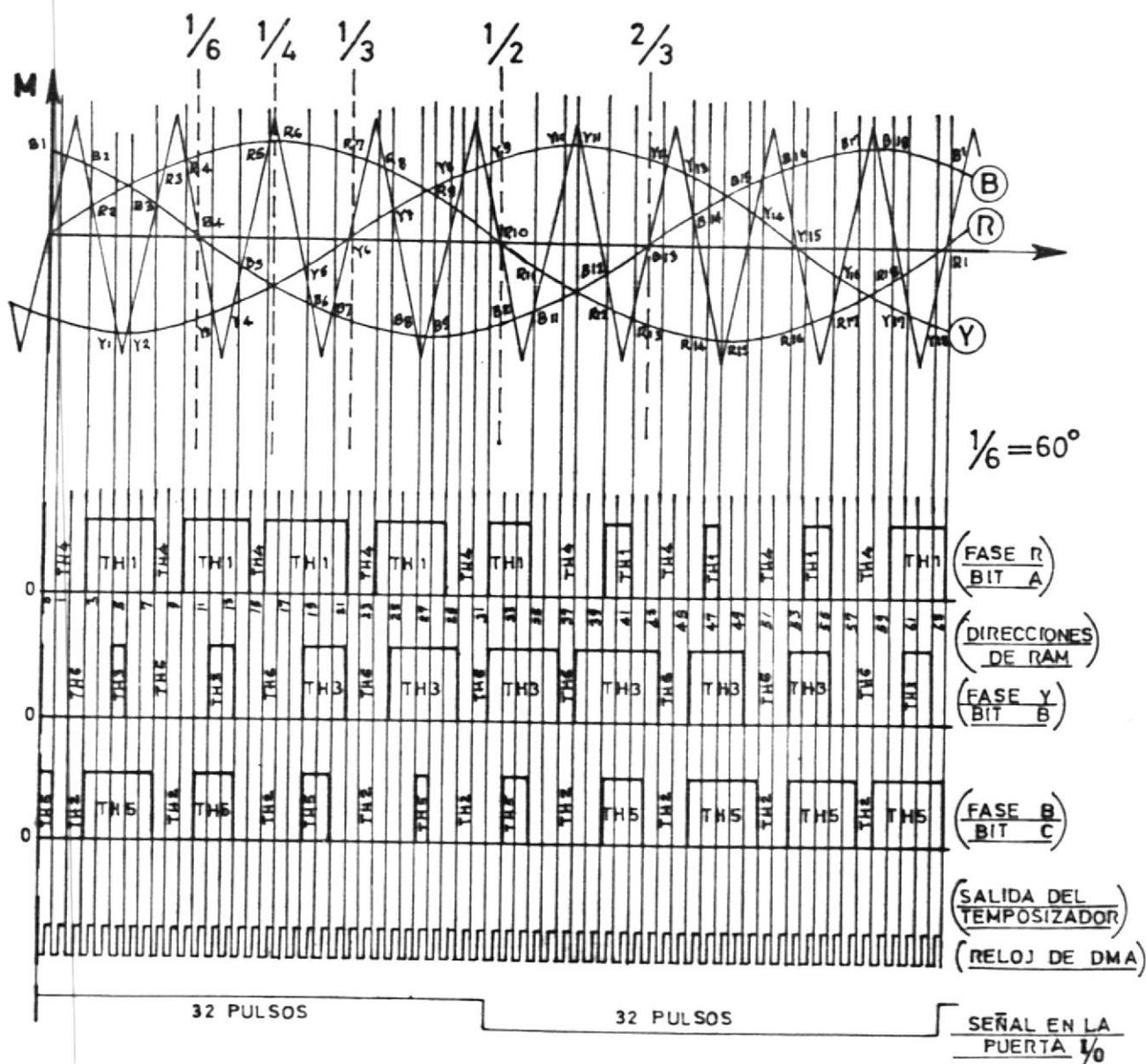


FIGURA: 4.11 MODULACION SENOIDAL DEL ANCHO DE PULSO - EJEMPLO: DIBUJADO PARA 32 LOCALIDADES DE RAM EN CADA MEDIO CICLO. (REALMENTE SON 256 LOCALIDADES DE RAM - POR CADA MEDIO CICLO.)

A=1 TH1 CONDUCE B=1 TH3 CONDUCE C=1 TH5 CONDUCE
 A=0 TH4 CONDUCE B=0 TH6 CONDUCE C=0 TH2 CONDUCE
 M= % DE TENSION

Es necesario precalcular y almacenar unicamente los puntos R_2, R_3, R_4, R_5 , ya que con éstos podemos calcular los demás usando el criterio de simetría, y tomando como valor del período de la onda senoidal de referencia, la unidad; es decir, una onda senoidal con frecuencia de 1 Hz.

Estos puntos son calculados por computadora y están dados en la tabla I para diferentes valores de la razón de amplitudes M, de ondas senoidales y triangulares. Los valores en forma Hexadecimal son dados en la tabla II.

Los patrones de disparo para modulación de ancho de pulso son almacenados en dos memorias estáticas RAM de 256×4 . Una RAM sirve para el medio ciclo positivo y la otra RAM para el medio ciclo negativo con respecto a cualquier fase particular.

Refiriéndose a la figura (4.11), el tiristor 1 conduce cuando el bit A es "1 lógico" y el tiristor 4 conduce cuando el bit A es "cero lógico", esto es obvio que deba suceder, así, ya que TH1 y TH4 están en la misma rama, y en la eventualidad que los dos conduzcan al mismo tiempo, entonces un cortocircuito se haría presente. Igual



BIBLIOTECA

VALORES DE LOS PUNTOS DE INTERCEPCION CONSIDERANDO UNA ON-
DA SENO DE 1 Hz.

M	R_2	R_3	R_4	R_5
0.1	0.05462	0.11292	0.16428	0.22496
0.2	0.05371	0.11477	0.16194	0.22772
0.3	0.05283	0.11668	0.15964	0.23049
0.4	0.05199	0.11864	0.15738	0.23327
0.5	0.05116	0.12066	0.15517	0.23605
0.6	0.05037	0.12277	0.15302	0.23888
0.7	0.04963	0.12487	0.15092	0.24166
0.8	0.04888	0.12703	0.14882	0.24444
0.9	0.04814	0.12925	0.14679	0.24722

VALORES HEXADECIMALES LOS PUNTOS DE INTERCEPCION (CUANTIZADOS) CONSIDERANDO UNA ONDA SENO DE 1Hz.

M	R ₂	R ₃	R ₄	R ₅
0.1	1C	3A	54	73
0.2	1C	3B	53	75
0.3	1B	3C	52	76
0.4	1A	3D	51	77
0.5	1A	3E	4F	79
0.6	1A	3F	4E	7A
0.7	19	40	4D	7C
0.8	19	41	4C	7D
0.9	19	42	4B	7F

consideración se hace para los tiristores que están en las otras ramas.

El programa a ser diseñado es tal que se genere - voltajes de amplitud constante y frecuencia variable, así como voltajes de amplitud y frecuencia variables.

Por tanto se observa claramente que un patrón de disparo determinado, almacenado en las memorias RAM del - DMA, se puede sacar a diferentes velocidades y por tanto a diferentes frecuencias, esto se hace variando - el tiempo de temporizador del 8155 #2, y ya que el patrón de disparo no ha cambiado en las RAM entonces la amplitud no ha variado.

Sin embargo cuando se desea voltajes de salida del inversor, de amplitud y frecuencia variable, entonces es necesario determinar el factor M de amplitud para cada valor particular de frecuencia.

Una ley V/f constante como ha sido explicado antes es necesario utilizar para control de velocidad de motores A.C pero para frecuencias superiores a 60 Hz se mantiene constante la amplitud.

Si la variación de V y f tiene que ser cercanamente continúa

entonces más puntos de intercepción son necesarios y más valores del temporizador deben ser almacenados en una tabla y por tanto se requiere más memoria.

Se tomarán únicamente nueve valores de amplitud y variaciones de frecuencias de 5 {Hz} , por tanto 12 valores del temporizador están relacionados con los 9 valores de amplitud hasta los 60 {Hz} , luego de lo cual la amplitud permanece constante y la frecuencia variable hasta los 80 {Hz} .

Un diagrama de flujo describe la operación de trabajo del microcomputador. Cada bloque del diagrama de flujo es diseñado como programa más adelante, y luego agrupado como un conjunto de subrutinas.

El programa está diseñado para lazo abierto y con el control de velocidad en una sola dirección de giro del motor.

Las direcciones de memoria donde se graban el programa principal, subprogramas, tabla de datos y banderas, están dadas en la figura N^o 4.12.

Se utilizan las direcciones 8002 - FFFF ya que se ha expandido la memoria del Kit SDK - 85.

DIRECCIONES	FUNCION
2800	Tabla de Referencia
284F	
2850	Bandera R2
2851	Bandera R3
2852	Bandera R4
2853	Bandera R5
2854	No Utilizado
2855	Tabla de datos calculados
2871	(TDC)
2872	Bandera "Timer High" (TN)
2873	Bandera "Timer Low " (TL)
2874	Bandera R, del dato de referencia
2876	Carácter "L" 11
2877	Carácter "I" 13
2878	Carácter "S " 05
2879	"Blanco" 15
287E	"Blanco " 15
287F	"Blanco" 15
2880	"Blanco " 15
2881	"Blanco " 15

2882	Bandera M1-2 que selecciona la RAM1 o la RAM2
2883	Carácter "C" 0C
2884	Carácter "A" 0A
2885	Carácter "L" 11
2886	Carácter "A" 0A
8002	SUBRRUTINAS
FFFF	
2000	Programa Principal
209F	

FIG. 4.12 ORGANIZACION DE LAS MEMORIAS PARA SU UTILIZACION

Ahora considerese la simetría al construir las ecuaciones según las cuales se calcula los demás puntos de intersección de las tres fases de referencia con una moduladora triangular.

Considerando de la figura N°- 4.11, que el origen de coordenadas es el origen de la fase R, se observa el tiempo hasta B₁, el cual es igual al tiempo que hay desde la intersección con la abscisa en B₄ hasta R₄. Luego las relaciones para B₁ y los demás puntos son dadas en la tabla III.

Como se puede observar, tenemos en total 54 puntos de intersección en un período de onda senoidal.

Estas ecuaciones son las bases para construir el programa que calcula todos los puntos de intersección en base a los datos básicos de R₂, R₃, R₄, R₅. Previamente debe asegurarse que todos los valores están en código Hexadecimal y por tanto los datos de la tabla IV son utilizados.

Se calcula ahora los valores de datos a ser cargados en el temporizador N° 2 del 8155 que es el que ejecuta la salida de datos del DMA y el estado de sostenimiento en el microprocesador.

TABLA III

RELACIONES PARA EL CALCULO DE LOS PUNTOS DE INTERCEPCION
DE UN CICLO DE LA ONDA SENO

$B_1 = 1/6 - R_4$	$B_{10} = 2/3 - R_4 = 1/2 - R_4 - 1/6$
$B_2 = 1/6 - R_3$	$B_{11} = 2/3 - R_3 = 1/2 - R_3 + 1/6$
$R_2 = R_2$	$R_{11} = 1/2 + R_2$
$Y_1 = R_5 - 1/6$	$Y_{10} = 1/3 + R_5$
$Y_2 = 1/3 - R_5$	$Y_{11} = 5/6 - R_5 = 1/2 - R_5 + 1/3$
$B_3 = 1/6 - R_2$	$B_{12} = 2/3 - R_2 = 1/2 - R_2 + 1/6$
$R_3 = R_3$	$R_{12} = 1/2 + R_3$
$R_4 = R_4$	$R_{12} = 1/2 + R_4$
$B_4 = 1/6$	$B_{13} = 2/3$
$Y_3 = 1/3 - R_4$	$Y_{12} = 5/6 - R_4 = 1/2 - R_4 + 1/3$
$Y_4 = 1/3 - R_3$	$Y_{13} = 5/6 - R_3 = 1/2 - R_3 + 1/3$



BIRI IOT

continua Tabla III.....

$B_5 = 1/6 + R_2$	$B_{14} = 2/3 + R_2 = 1/2 + R_2 + 1/6$
$R_5 = R_5$	$R_{14} = 1/2 + R_5$
$R_6 = 1/2 - R_5$	$R_{15} = 1 - R_5$
$Y_5 = 1/3 - R_2$	$Y_{14} = 5/6 R_2 = 1/2 - R_2 + 1/3$
$B_6 = 1/6 + R_3$	$B_{15} = 2/3 + R_3 = 1/2 + R_3 + 1/6$
$B_7 = 1/6 + R_4$	$B_{16} = 2/3 + R_4 = 1/2 + R_4 + 1/6$
$Y_6 = Y_3$	$Y_{15} = 5/6$
$R_7 = 1/2 - R_4$	$R_{16} = 1 - R_4$
$R_8 = 1/2 - R_3$	$R_{17} = 1 - R_3$
$Y_7 = 1/3 + R_2$	$Y_{16} = 5/6 - R_2$
$B_8 = 1/6 + R_5$	$B_{17} = 2/3 + R_5$
$B_9 = 2/3 - R_5$	$B_{18} = 1 - R_2$
$R_9 = 1/2 - R_2$	$R_{18} = 1 - R_4$

$Y_8 = 1/3 + R_4$	$Y_{17} = 5/6 + R_3$
$Y_9 = 1/3 + R_4$	$Y_{18} = 5/6 + R_4$
$R_{10} = 1/2$	$R_1 = 0$

TABLA IV

VALORES HEXADECIMALES UTILIZADOS

D	DX(512)	DATO HEXADECIMAL
0	$(0.00)_{10}$	$(00)_{16}$
1/6	$(85.33)_{10}$	$(55)_{16}$
1/3	$(170.66)_{10}$	$(AB)_{16}$
1/2	$(256)_{10}$	$(FF)_{16}$



Si la frecuencia requerida en la salida del inversor es f_m Hz , entonces ya que 512 veces es compartida la salida, la frecuencia del temporizador sería:

$$f_{to} = 512 \quad f_m$$

Y el número ha de ser almacenado en el temporizador (en binario será C.

$$f_{CLK}/8085 = 3 \text{ MHz} = c \cdot f_{to}$$

Esto es así porque el temporizador cuenta el número de pulsos de reloj y según el número almacenado se genera un pulso en su salida, cada intervalo de tiempo.

Según este procedimiento se calculan todos los valores necesarios de C, considerando los 16 valores de frecuencia con incrementos de 5 Hz y empezando desde 5 Hz hasta 80 Hz.

EJEMPLO:

$$f_m = 5 \text{ Hz}$$

$$f_{to} = 512 \times f_m = 2.560 \text{ Hz}$$

$$c = \frac{3 \times 10^{-6}}{2.560} = 1.172 \qquad C = (494)_{16}$$

La tabla V muestra los datos hexadecimales.

DATOS PARA EL TEMPORIZADOR

fm	H2	Fto	(c) ₁₀	(c) ₁₆
5		2.560	1.172	C494
10		5.120	586	C24A
15		7.680	391	C187
20		10.240	293	C125
25		12.800	234	COEA
30		15.360	195	COC3
35		17.920	167	COA7
40		20.480	146	C092
45		23.040	130	C082
50		25.600	117	C075
55		28.160	107	C06B
60		30.720	98	C062
65		33.280	90	C05A
70		35.280	84	C054
75		38.400	78	C04E
80		40.960	73	C049

Otra tabla importante es la de patrones de disparo, la cual se expone a continuación con las direcciones correspondientes, y se la obtiene de la figura 4.11 si se le dedica una cuidadosa observación. Vea la tabla VI.

PATRONES DE DISPARO DEL SEMICICLO POSITIVO DE LA ONDA DE REFERENCIA R.

TABLA VI



BIPOLAR CA

DIRECCIONES	TH ₁	TH ₃	TH ₅	DATO (M)	16
R ₁ - B ₁	0	0	1	01	
B ₁ - B ₂	0	0	0	00	
B ₂ - R ₂	0	0	1	01	
R ₂ - Y ₁	1	0	1	05	
Y ₁ - Y ₂	1	1	1	07	

Y_2	-	Y_3	1	0	1	05
B_3	-	R_3	1	0	0	04
R_3	-	R_4	0	0	0	00
R_4	-	B_4	1	0	0	04
B_4	-	Y_3	1	0	1	05
Y_3	-	Y_4	1	1	1	07
Y_4	-	B_5	1	0	1	05
B_5	-	R_5	1	0	0	04
R_5	-	R_6	0	0	0	00
R_6	-	Y_5	1	0	0	04
Y_5	-	B_6	1	1	0	06

B ₆	-	B ₇	1	1	1	07
B ₇	-	Y ₆	1	1	0	06
Y ₆	-	R ₇	1	0	0	04
R ₇	-	R ₈	0	0	0	00
R ₈	-	Y ₇	1	0	0	04
Y ₇	-	B ₈	1	1	0	06
B ₈	-	B ₉	1	1	1	07
B ₉	-	R ₉	1	1	0	06
R ₉	-	Y ₈	0	1	0	02
Y ₈	-	Y ₉	0	0	0	00
Y ₉	-	R ₁₀	0	1	0	02



De las direcciones dadas se puede observar que se trata de patrones de disparo para el semiciclo positivo y que, el dato $(M)_{16}$ se considerado en razón que va ha ser grabado en memoria, y dado que el microprocesador tiene palabras de 8 bits y únicamente van a ser utilizados los 3 bits, menos significativos, entonces el código dado se hace evidente.



Están dados únicamente los valores binarios para los tiristores 1,3, y 5, pero para los tiristores 4,6, y 2 simplemente es el complemento a uno. Esta última acotación es realizada por medio de la circuitoria de salida.

Para el semiciclo negativo de la onda senoidal de referencia R considerada, los patrones de disparo para los tiristores 1, 3, y 5, son el complemento a uno de los datos del semiciclo positivo. Esto es fácil deducir, por la simetría que existe. Sin embargo para mayor claridad reviso ahora la tabla No. VII.

PATRONES DE DISPARO DEL SEMICICLO NEGATIVO DE LA ONDA DE REFERENCIA R.

TABLA VII

DIRECCIONES	TH ₁	TH ₃	TH ₅	DATO (M) ₁₆
R ₁₀ - B ₁₀	1	1	0	06
B ₁₀ - B ₁₁	1	1	1	07
B ₁₁ - R ₁₁	1	1	0	06

R_{11}	-	Y_{10}	0	1	0	02
Y_{10}	-	Y_{11}	0	0	0	00
Y_{11}	-	Y_{12}	0	1	0	02
B_{12}	-	R_{12}	0	1	1	03
R_{12}	-	R_{13}	1	1	1	07
R_{13}	-	B_{13}	0	1	1	03
B_{13}	-	Y_{12}	0	1	0	02
Y_{12}	-	Y_{13}	0	0	0	00
Y_{13}	-	B_{14}	0	1	0	02
B_{14}	-	R_{14}	0	1	1	03
B_{14}	-	R_{15}	1	1	1	07

R_{15}	-	Y_{14}	0	1	1	03
Y_{14}	-	B_{15}	0	0	1	01
B_{15}	-	B_{16}	0	0	0	00
B_{16}	-	Y_{15}	0	0	1	01
Y_{15}	-	R_{16}	0	1	1	03
R_{16}	-	R_{17}	1	1	1	07
R_{17}	-	R_{16}	0	1	1	03
Y_{16}	-	B_{17}	0	0	1	01
B_{17}	-	B_{18}	0	0	0	00
B_{18}	-	R_{18}	0	0	1	01
R_{18}	-	Y_{18}	1	0	1	05

Un aspecto importante en el diseño del programa es - el tiempo que dura cada patrón de disparo.

Esto debe quedar claramente establecido en razón que el tiempo de apagado de los tiristores varía entre 10 y 30 microsegundos. Sea la onda a generar de 60 Hz :

Entonces:

$$T = 1/60 \text{ s} = 16.66 \text{ mS}$$

Considerando el peor caso; cuando el patrón de disparo dura solamente un intervalo entre disparos del temporizador, entonces el tiempo disponible para una onda de referencia de 60 Hz de salida será:

$$f_{to} = 512 \text{ fm} = 512 \times 60$$

$$T_{to} = \frac{1}{f_{To}} = \frac{1}{30720} \text{ (seg)} = 32 \text{ uS}$$

Lo cual implica que: para seguridad, los patrones de disparo deben cambiar en tiempos superiores a tres veces



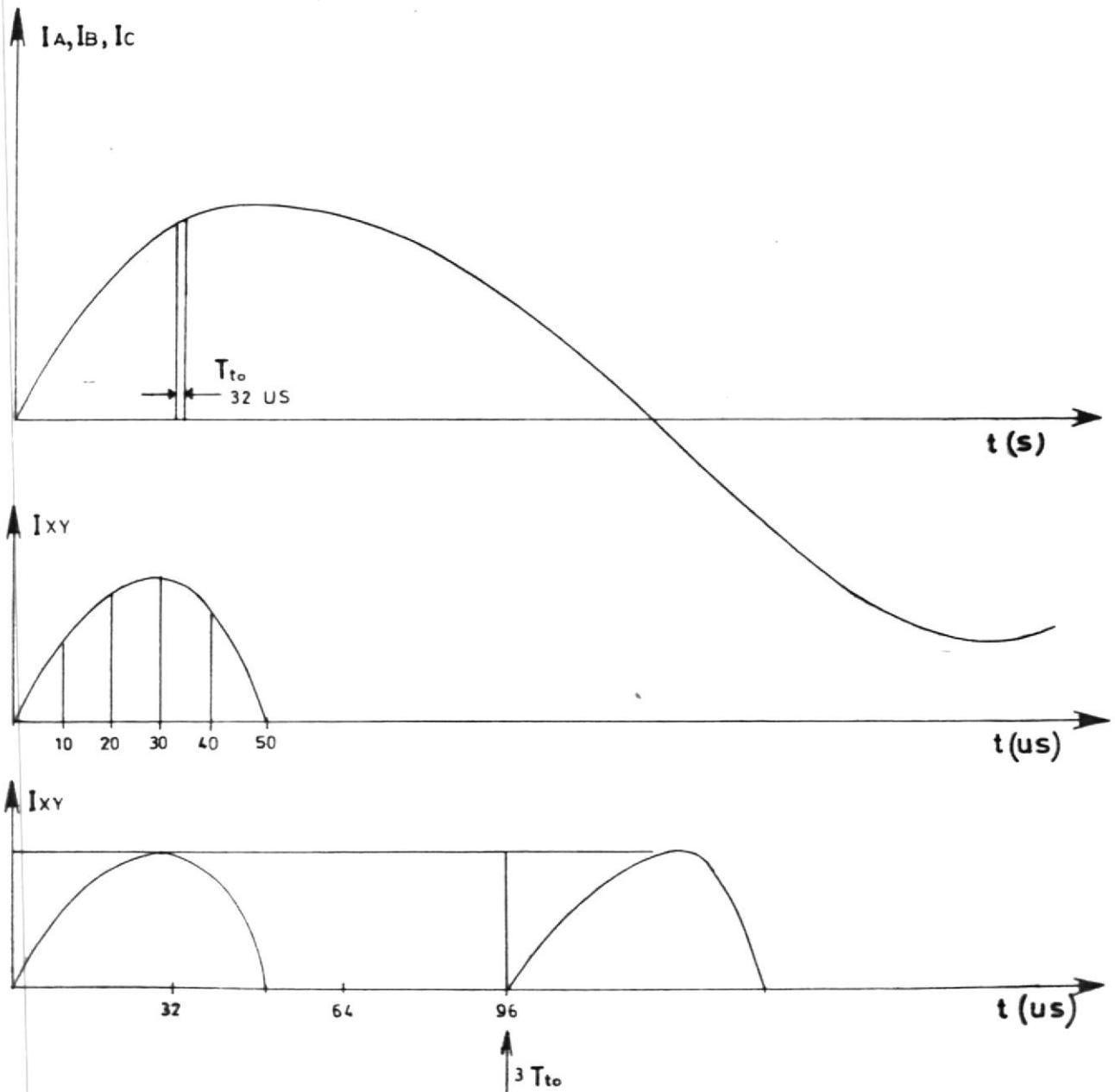
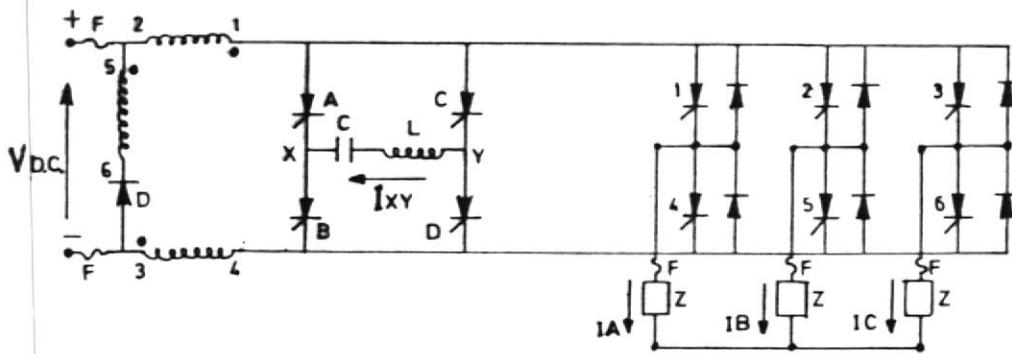


FIGURA: 4.13 GRAFICOS COMPARATIVOS DE LOS TIEMPOS UTILIZADOS PARA CONMUTACION

el intervalo de generación de un pulso del temporizador. Esto es, cada tres o más direcciones de las memorias RAM del DMA, que es donde se sacan los patrones de disparo.

Para el subprograma que selecciona los patrones de disparo correspondientes a cada velocidad establecida para el motor, tenemos que considerar la ley V/f para el motor de inducción. Así por lo tanto para cada valor digital ingresado al microcomputador tenemos que establecer la frecuencia y magnitud de la señal de voltaje que alimentará el motor.

Si se utilizare un ADC de ocho bit tendríamos 256 pasos o valores digitales desde -10 voltios hasta +10 voltios, utilizando una configuración establecida en los manuales para el ADC0804. Por tanto 128 pasos, que corresponden de 0 a + 10 voltios han sido tomados como referencia y relacionados con una escala de 80 Hz; si los 128 pasos equivalen a 80 Hz, entonces para 5 Hz corresponden 8 pasos; puesto que el proyecto solo incluye el giro del motor en un solo sentido, entonces tomamos voltajes positivos como entrada al ADC y por tanto los datos binarios correspondientes a los valores decimales de las posiciones 128 a 256 son tomados en consideración para el programa.

Cuando no se utilice ADC, estos valores de referencia se ingresan al microcomputador en lenguaje hexadecimal - por el teclado. Los programas presentados dejan a criterio del lector la posibilidad de tomar los datos de referencia por teclado o utilizar el programa para controlar un ADC e ingresar por puerto al dato del valor analógico convertido.

El gráfico N° 4.14., indica la frecuencia y el número de pasos del ADC en el eje de las abscisas y su correspondencia lineal con la magnitud de acuerdo a la ley V/f , aunque en forma discreta. Para valores de referencia que indiquen una frecuencia mayor a 5 {Hz} pero menor a 10 {Hz} la magnitud debe ser 0.1 y los puntos de intercepción básicos R2, R3, R4, R5, correspondientes - deben ser escogidos de la tabla II.

La tabla VIII, establece en forma ordenada los códigos binario, decimal y hexadecimal, correspondientes a la frecuencia de la señal de salida del inversor y referidos al valor de referencia tomado desde un ADC o desde el teclado del microcomputador. La misma tabla relaciona la magnitud deseada en la salida del inversor de acuerdo a la frecuencia, los valores hexadecimales o los binarios son las referencias que permitirán tomar los puntos de intercepción básicos respectivos por medio del programa SELECC.

TABLA VIII

LEY DE VOLTAJE/FRECUENCIA

Entrada al ADC (V)	Pasos del ADC	Código binario del ADC	Valor decimal.	Valor Hexadecimal	Frecuencia f	% de tensión N
0	0	10000000	128	80	0	0.0
	8	10001000	136	88	5	0.0
	15	10010000	144	90	10	0.1
	24	10011000	152	98	15	0.2
	32	10100000	160	A0	20	0.2
	40	10101000	168	A8	25	0.3
	48	10110000	176	80	30	0.4
	56	10111000	184	B8	35	0.5
	64	11000000	192	C0	40	0.6
	72	11001000	200	C8	45	0.7
	80	11010000	208	D0	50	0.8
	88	11011000	216	D8	55	0.9
	96	11100000	224	E0	60	0.9
	104	11101000	232	E8	65	0.9
	112	11110000	240	F0	70	0.9
▼	120	11111000	248	F8	75	0.9
+ 10	128	11111111	256	FF	80	0.9

% DE TENSION

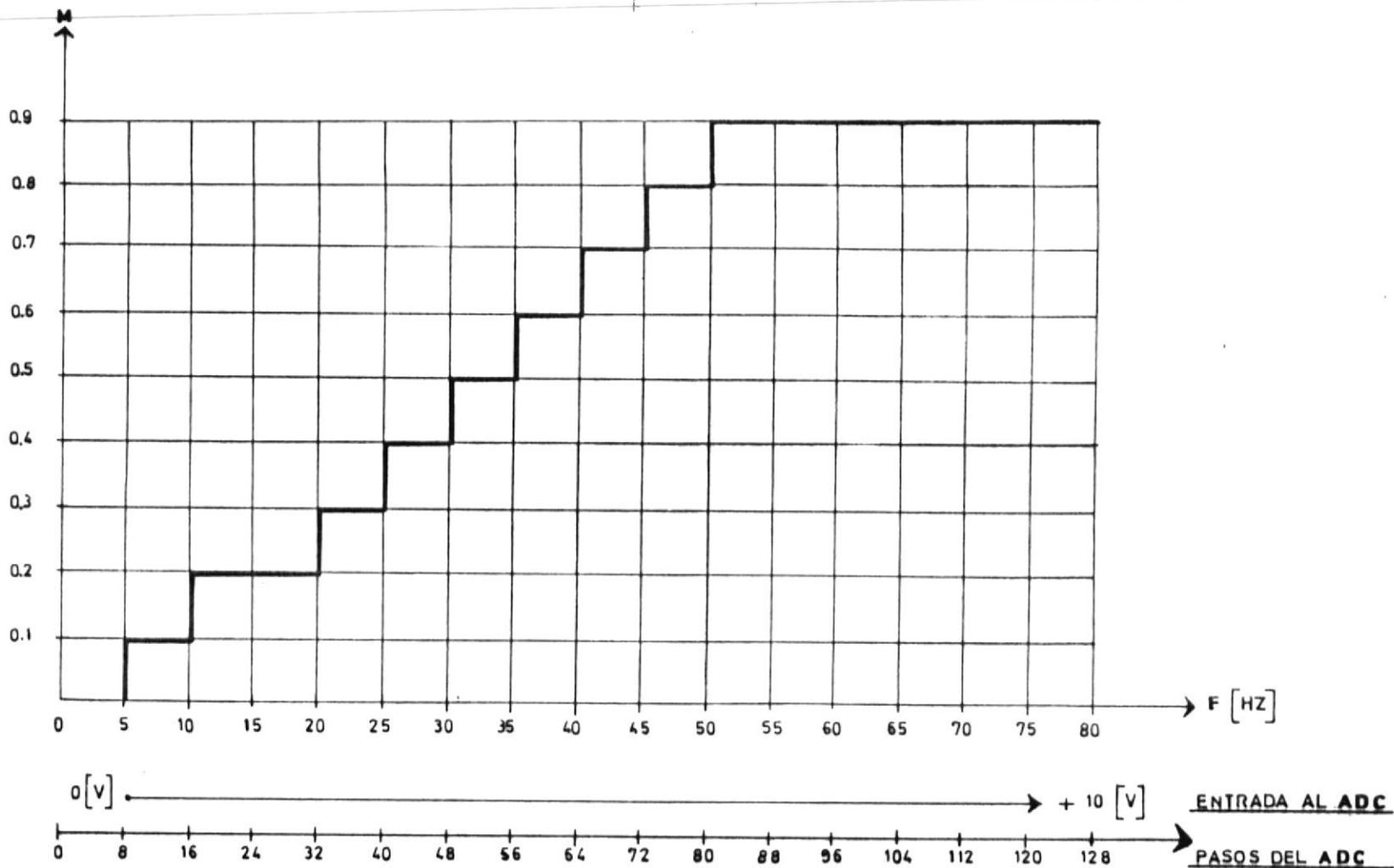


FIGURA 4.14 LEY DE VOLTAJE / FRECUENCIA PARA MOTORES DE INDUCCION



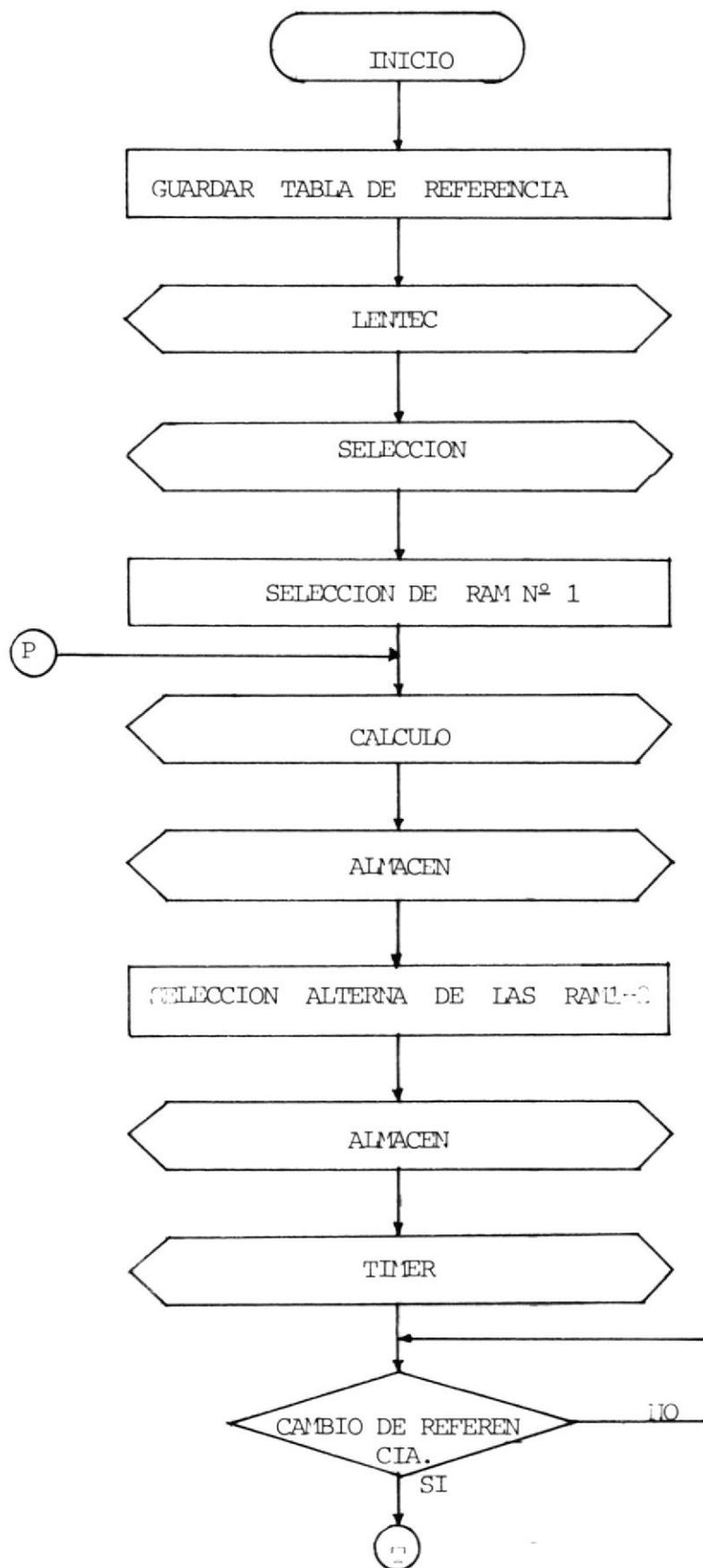
A continuación se exponen los diagramas de flujo considerados en este trabajo. El diagrama de flujo del programa principal de la figura N° 4.15., está expresado en términos de algunas decisiones, acciones y subrutinas, que se describirán sucesivamente.

La acción de guardar la "tabla de referencia" consiste en grabar por medio del teclado del microcomputador los valores dados en la tabla II y V, en las direcciones de memoria 2800 a 2823 y de 2830 a 284F, respectivamente. Se graban ordenadamente los valores, tal como van apareciendo en las tablas. Grábese los valores de R_2 , R_3 , R_4 y R_5 para M1, luego los de M2 y así sucesivamente. Igual cosa con los valores de f_m representados en lenguaje hexadecimal.

La subrutina LECTTEC de la figura 4.18 opera leyendo el teclado del microcomputador, este es el momento en que se receipta el valor de referencia del control, y en este caso, la frecuencia deseada de los voltajes de salida del inversor. El dato tomado desde el teclado es guardado en la bandera - 2874, para protegerlo y darle el uso que sea necesario.

En la figura 4.19., la subrutina SELECC muestra la palabra "CALA" en el display cuando el dato de referencia ingresado por el teclado es menor que 136, es decir, representa una

DIAGRAMA DE FLUJO DEL PROGRAMA DEL SISTEMA DE LAZO ABIERTO



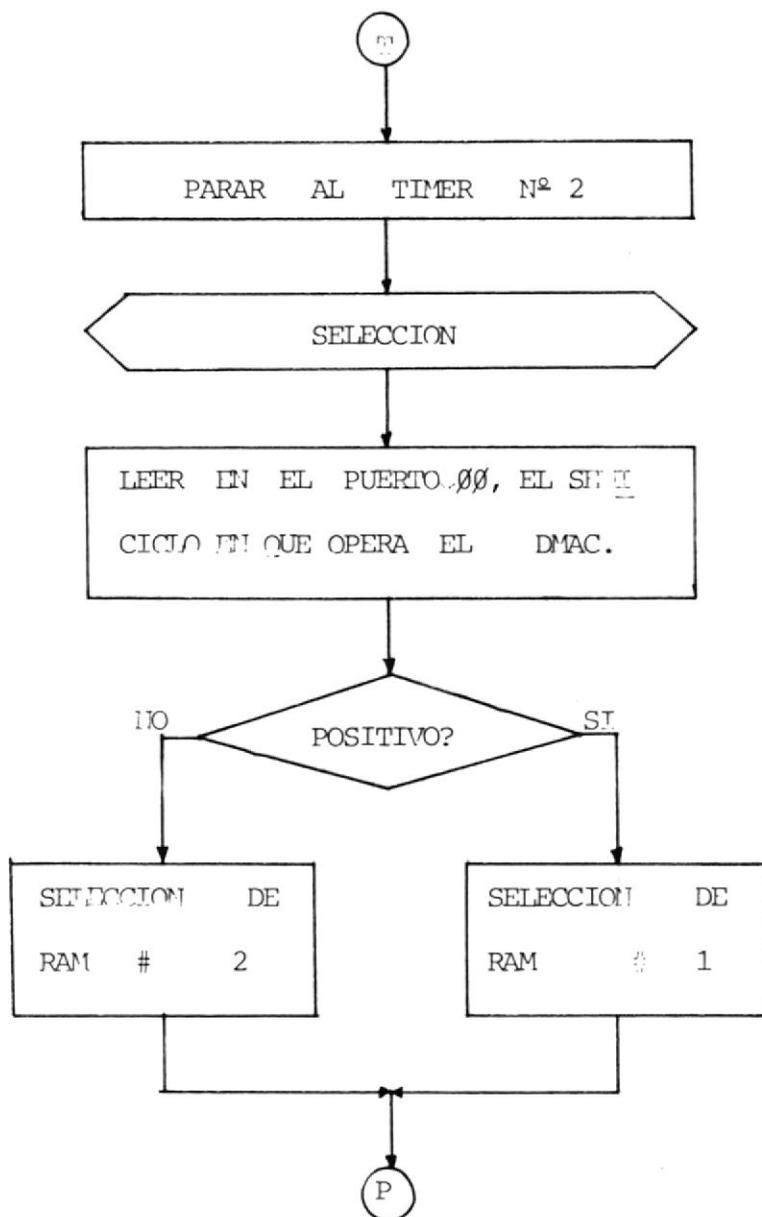


FIGURA Nº 4.15.

SUBROUTINA LECTADS

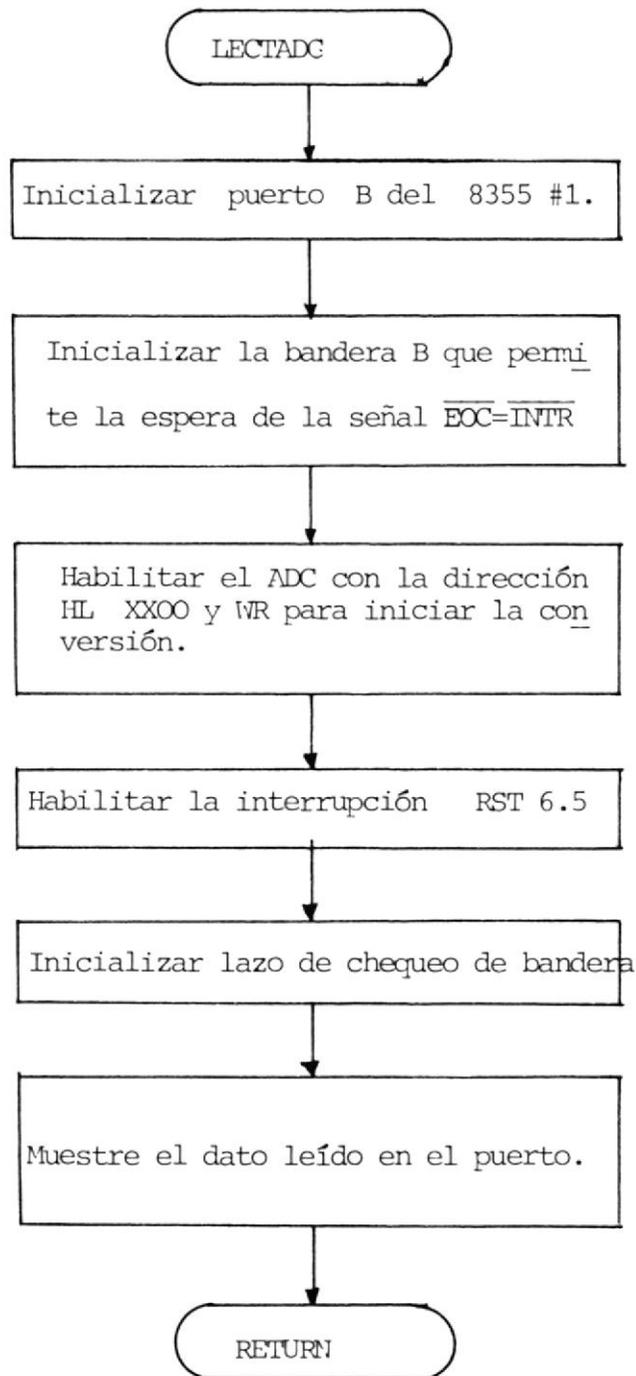


FIGURA N° 4.16.

INTERRUPCION RST 6.5

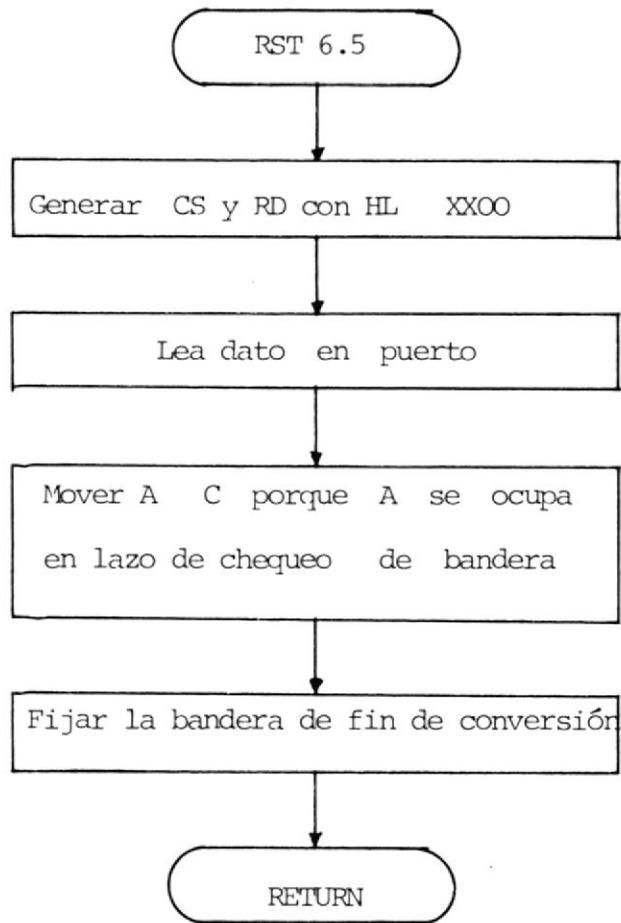


FIGURA Nº 4.17.

SUBROUTINA LECTITEC

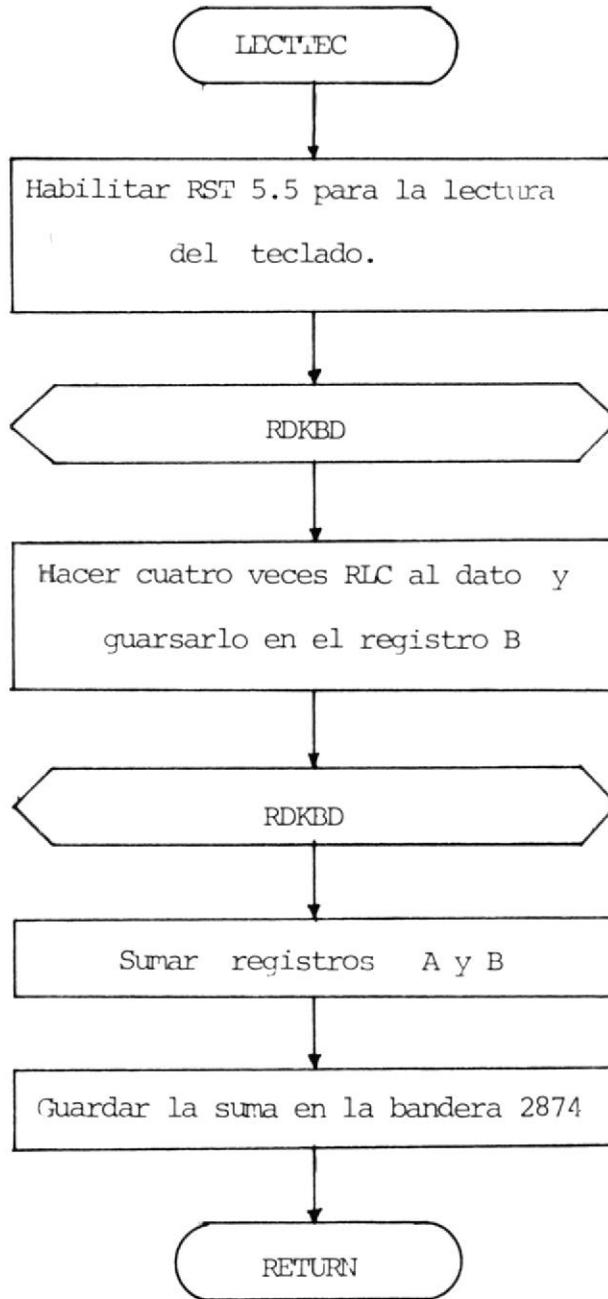


FIGURA N° 4.18.

SUBROUTINA SELECC

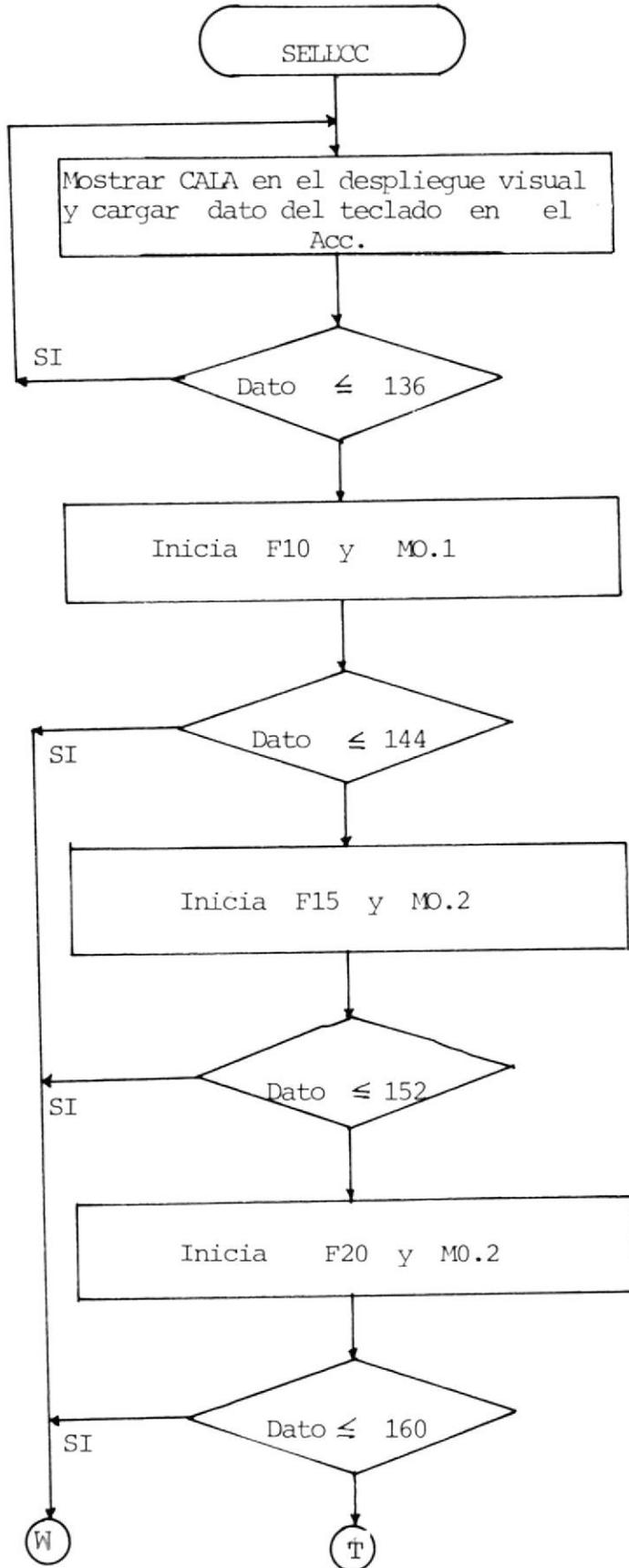
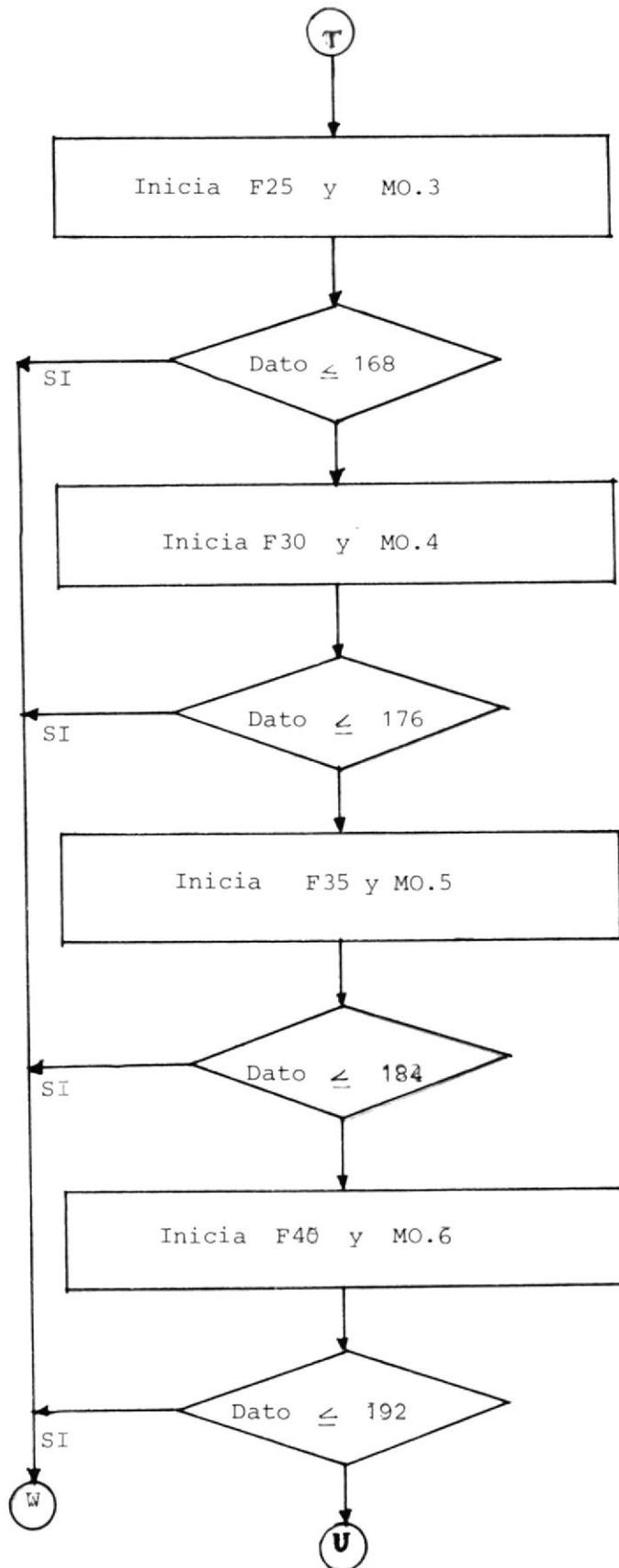
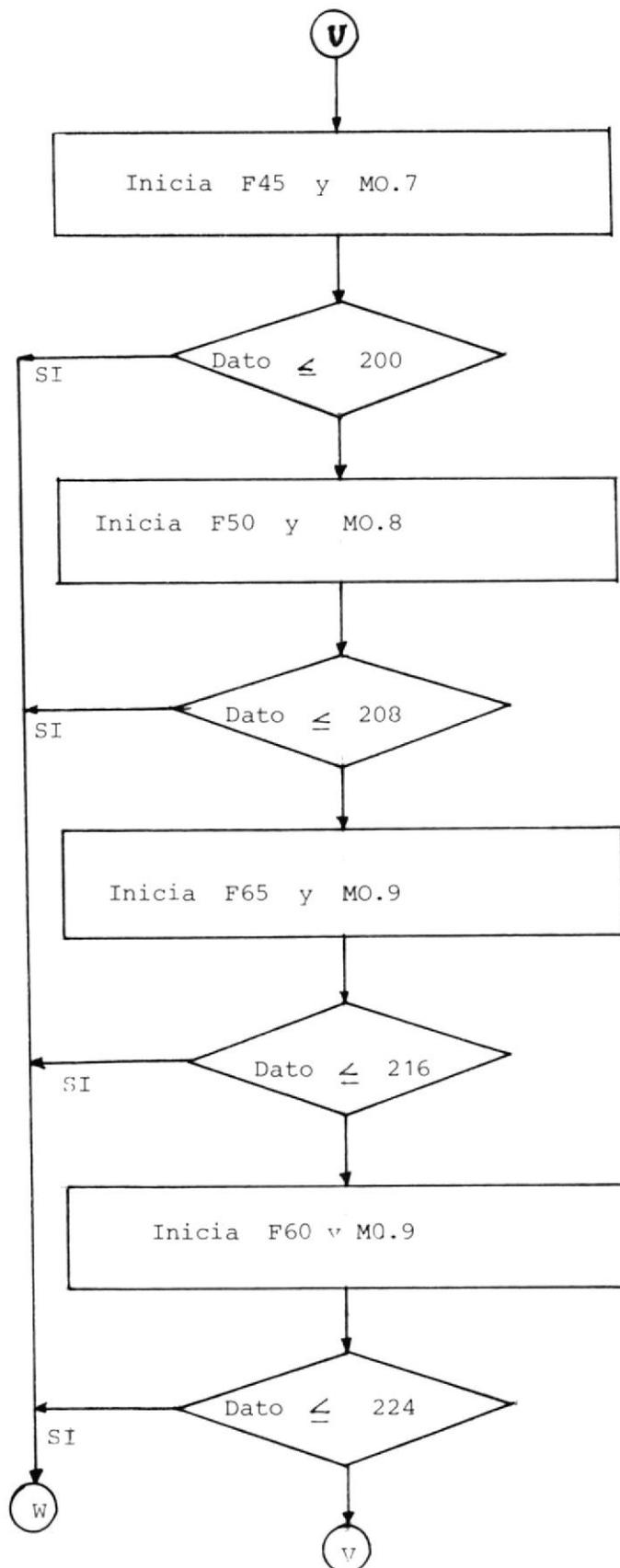
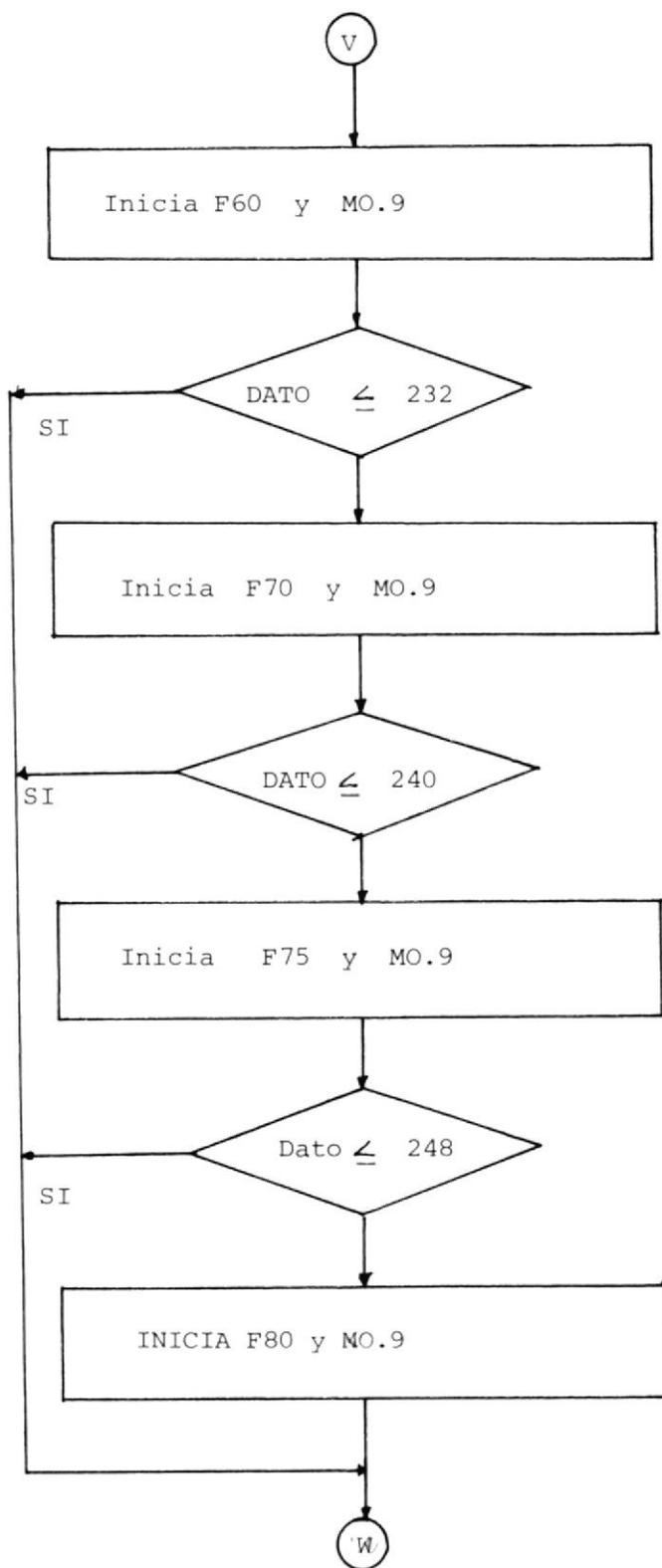


FIGURA N°- 4.19.







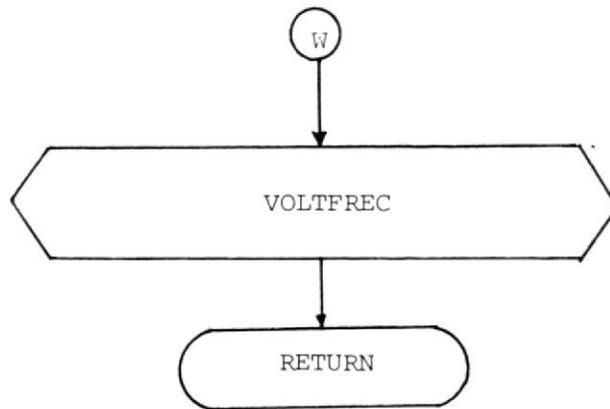


FIGURA Nº 4.19.

frecuencia de referencia menor que 5 Hz. Por otro lado si el dato de referencia representa una frecuencia de referencia mayor que 5 Hz, se direccionan los valores de M y f de acuerdo a la figura N°-4.14 y tomando los datos grabados en la "tabla de referencia".

El subprograma VOLTREC de la figura N°- 4.20., hace que los datos seleccionados de f y M sean almacenados en las banderas 2872, 2873, 2850, 2851, 2852 y 2853.

Una acción que seleccione una de las memorias RAM del DMA es necesaria antes de grabar datos desde el microcomputador a la interface. De acuerdo a las interconexiones se lo hace con la dirección E000 para la RAM1 y con RAM2, como se puede ver en la figura B.8. Las direcciones E0 o E4 que seleccionan la RAM son grabadas en la bandera 2882 para su utilización.

Luego de haberse seleccionado los puntos básicos de intersección R_2 , R_3 , R_4 y R_5 para una frecuencia determinada, se procede a calcular todos los puntos de intersección de las tres ondas de referencia de la figura 4.11. Para realizar esta operación se utiliza la subrutina CALCULO de la figura - 4.21. Luego de corrido el programa se tienen los valores de los puntos de intersección en las direcciones de memorias 2855

SUBPROGRAMA VOLTREC

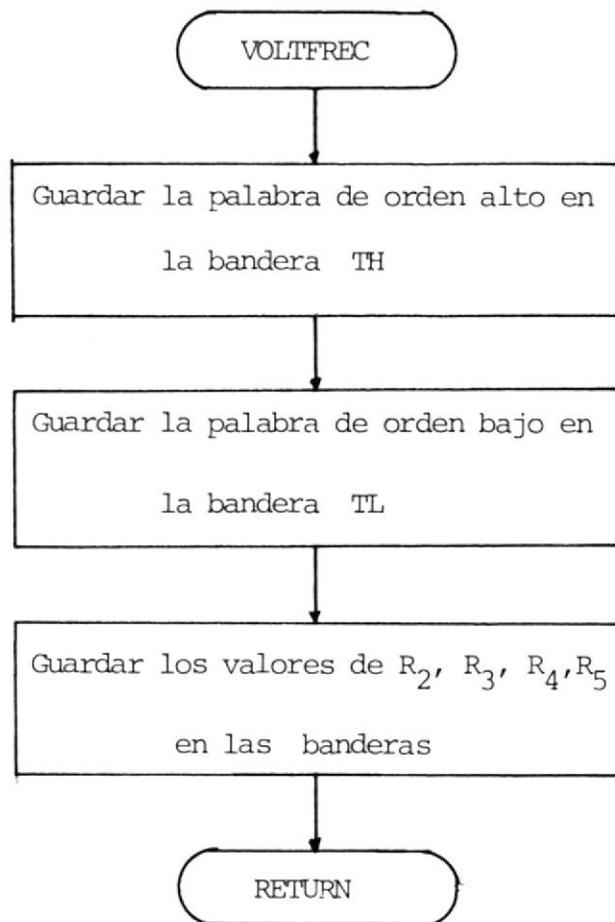


FIGURA N° 4.20.

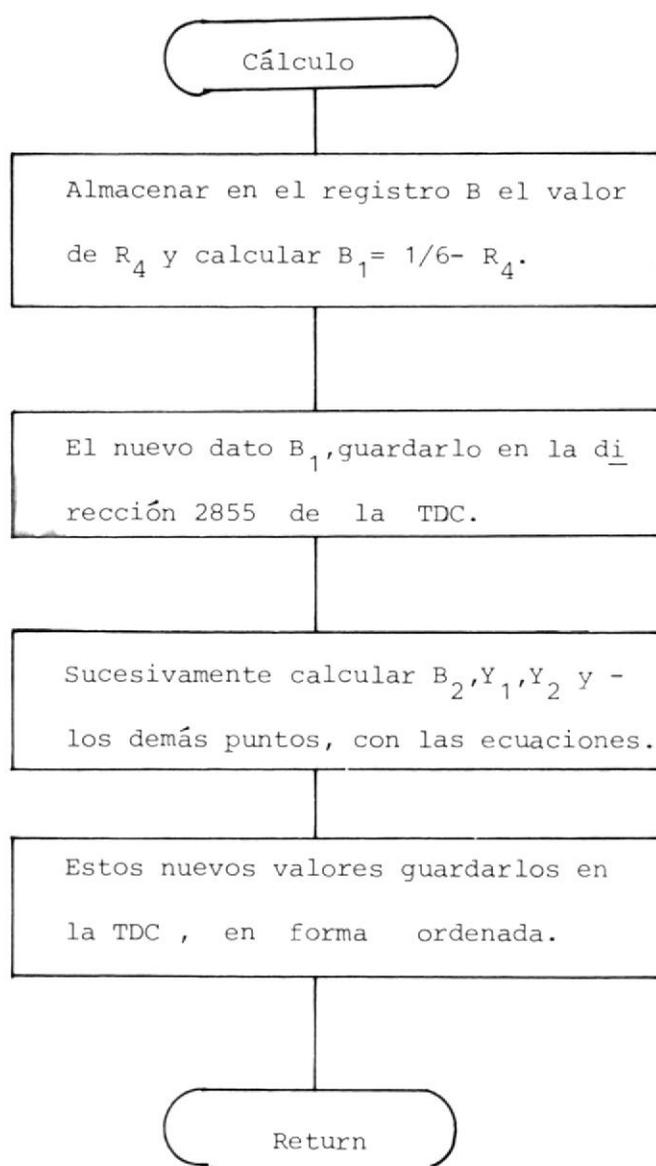


FIGURA N°4.21.

SUBROUTINA CALCULO

a 286F, en forma ordenada y como van apareciendo de izquierda a derecha en la figura 4.11. Estas direcciones de memoria forman la tabla de datos calculados abreviada como TDC.

Previo a la grabación de los datos en la RAM1 o RAM2 se ha hecho ya la selección de estas memorias, y en estas circunstancias la subrutina ALMACEN opera sin problemas. La subrutina ALMACEN de la figura 4.22., fija la dirección inicial y dirección final donde se graban cada uno de los patrones de disparo de los SCR, y carga el dato que representa dicho patrón de disparo en el acumulador del microprocesador. Las tablas VI y VII indican las direcciones para cada uno de los patrones de disparo, dichas direcciones han sido previamente calculadas con la subrutina CALCULO.

La subrutina GRABA de la figura 4.23., es la que como parte de la subrutina ALMACEN, se encarga de enviar los datos del acumulador a las memorias M1 y M2 de la interface. Cuando el dato va a ser grabado en la RAM1, se lo graba directamente, caso contrario, se saca el complemento a uno antes de grabarlo en la RAM2.

Consíderese la acción "Selección alterna de las RAM1-2", como la operación que direcciona a través de la bandera 2882 la RAM2 siempre que se haya estado grabando antes en -

SUBROUTINA ALMACEN

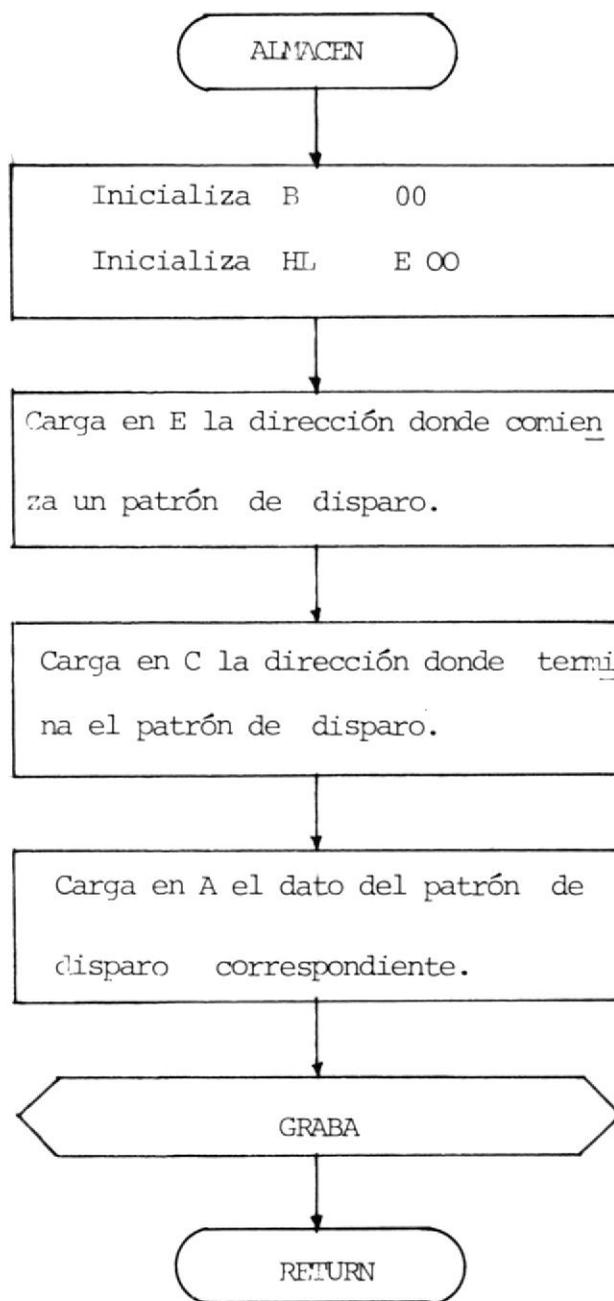


FIGURA 11ª 4.22.

SUBROUTINA GRABA

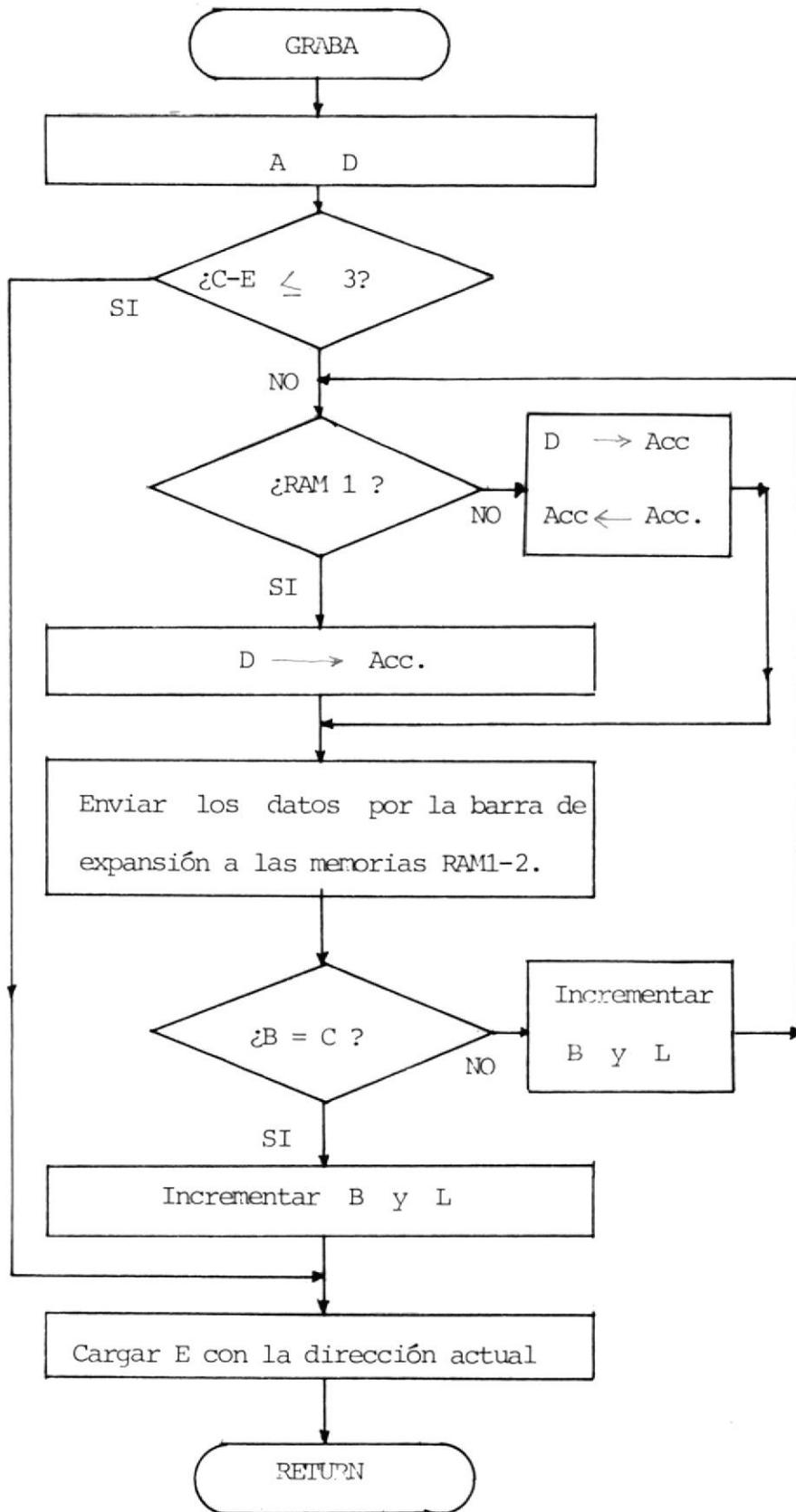


FIGURA Nº 4.23.

la RAM1, y en caso contrario se selecciona la RAM1.

La subrutina TIMER de la figura 4.24., genera los pulsos T_0 desde el temporizador del 8155 N° 2. Estos pulsos tienen la duración de un ciclo de reloj del CPU 8085 y se generan a una frecuencia ya calculada y grabada en las banderas 2872 y 2873. Véase la tabla V.

Mientras por el teclado no se generen cambios de la frecuencia, el circuito trabajará en forma estable en una frecuencia constante, de otro modo se tiene que parar el temporizador para poder calcular los nuevos valores de la nueva frecuencia deseada.

En el puerto A del 8355 N° 1, en el pin 0, y desde la interface, una línea para la señal denominada I/O indicará el ciclo en que esté operando el DMAC y por tanto la memoria que se esté utilizando en ese estado del programa. De esta forma se puede tomar la decisión y seleccionar la memoria adecuada para continuar en el programa.

La subrutina LECTADC de la figura N° 4.16., está diseñada para el caso en que se quiera tomar señales analógicas como referencia de frecuencia, a través de un ADC. También es útil para tomar lectura de una señal analógica de realimentación.



SUBROUTINA TIMER

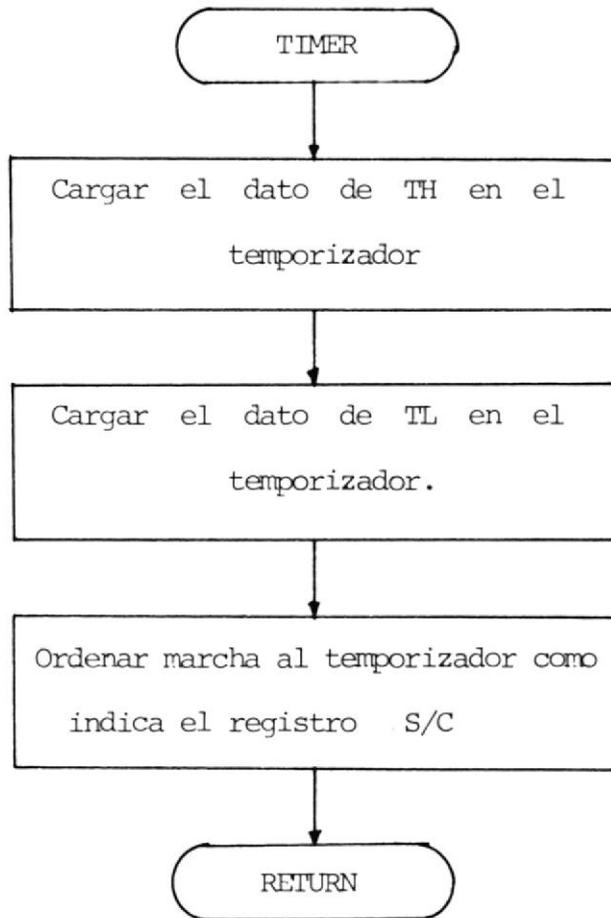


FIGURA N° 4.24.

Los programas en lenguaje ensamblador están escritos en el Apéndice B, así como la simbología utilizada en los programas.



C A P I T U L O V

FASE DE CONSTRUCCION Y EXPERIMENTACION

En este capítulo se describe las conexiones, pruebas, fallas corregidas y limitaciones de cada bloque construido, además las fotografías de cada módulo y de las señales resultantes.

5.1. DESARROLLO MODULAR DEL SISTEMA

5.1.1. Construcción del puente inversor

Es esencial en esta parte, indicar que la conexión de los dispositivos, tal como indican los diagramas se la debe hacer tomando en consideración las limitaciones de espacio y la mejor disposición para interconectarse los demás bloques de este trabajo.

Los tiristores se han escogido en forma sobredimensionada tal como indican los textos de diseño y en la teoría aquí expuesta. Se los ha montado sobre disipadores de aleación de aluminio.



B1

A

Los SCR del inversor trifásico son ECG5360, cuyas características se muestran en las tablas de los manuales técnicos. Los SCR requieren: corriente de puerta de 180 mA, 4 voltios D.C de puerta a cátodo. El tiempo de apagado es de 10 μ S y pueden conducir 35 amperios RMS en condiciones nominales.

Para el circuito de conmutación se utilizan los SCR ECG 5548 capaces de conducir 35 amperios RMS, con las necesidades de corriente de puerta de 40 mA, y voltaje de puerta a cátodo de 1.5 voltios D. C.

Los diodos del puente inversor son los ECG6010 con tiempo de recuperación rápido tal como 200 nS y capaces de conducir 40A RMS. Los diodos ECG5890 han sido escogidos para el circuito de recuperación de energía magnética.

Por comodidad y ahorro de espacio se ha conectado las redes de protección de dV/dt , entre los extremos de los tiristores.

Las bobinas de choque fueron construídas en el taller eléctrico de la ESPOL y tienen los valores de inductancia indicados en el capítulo anterior. Están

embobinadas en un núcleo de láminas de hierro al si licio al 5 % y de 0.3 mm. de espesor. Las bobinas son interpuestas en cuatro capas de la siguiente forma:

BOBINAS	Nº- de CAPAS
1-2	1
5-6	2
3-4	3
5-6	4

La información para la construcción del núcleo de hierro proviene de la referencia bibliográfica N° 6, en donde se muestran datos técnicos basados en la experimentación, sin embargo tuvieron que ser adaptados a los materiales disponibles y a las consideraciones de construcción, además se ha sobredimensionado con el fin de preveer la saturación y sobre calentamiento del núcleo debido a pérdidas por alta frecuencia y sobrecorrientes. Se debe asegurar la buena construcción del núcleo para preveer vibraciones mecánicas y pérdidas por calentamiento.

El núcleo está construído para manejar 2 KVA a 3 KHz. está sobredimensionado ya que se ha tomado datos de referencia para transformadores monofásicos de 2 KVA a

60 Hz. La fotografía de la figura N^o 5.7., muestra las bobinas de limitación o choque y de conmutación.

Los pasos para la construcción son los siguientes:

- Córtese las láminas según los valores obtenidos del cálculo, apílese y asegúrese. Luego rectifique para igualarlas y por último barnícelas.
- Haga el carrete de acuerdo a las dimensiones del núcleo.
- Embobine el alambre en el carrete con el número de espiras calculado.
- Midase la inductancia deseada.

El calibre de alambre para embobinar es escogido de acuerdo a la siguiente fórmula práctica conocida:

$$d_{cu} = 1.13 \sqrt{(I/J)} \text{ mm}$$

Siendo:

$$d_{cu} = \text{diámetro del conductor}$$

I = intensidad de corriente a conducir, en amperios.

J = Densidad de corriente

En la práctica se toma $J = 2.55 \text{ A/mm}^2$ y la fórmula queda reducida a:

$$d_{cu} = \sqrt{I/2} \quad \text{mm}$$

En lo referente a las protecciones de sobrecorriente, se ha conectado fusibles a la entrada y salida del puente inversor. El calibre del cable para las interconexiones es #10 AWG, para soportar hasta 30 amperios RMS. Este módulo está conectado de forma tal que sea posible la utilización de los SCR y bobinas con la configuración que deseen darle otras personas, no sin antes observar las limitaciones dadas según el diseño. Observe la fotografía de la figura N° 5.1.; entre puerta y cátodo se ha de conectar la salida del amplificador de pulsos, la cual tiene un diodo de paso que permite una rápida regeneración de los portadores mayoritarios entre las capas de semiconductor de puerta y cátodo de los SCR.

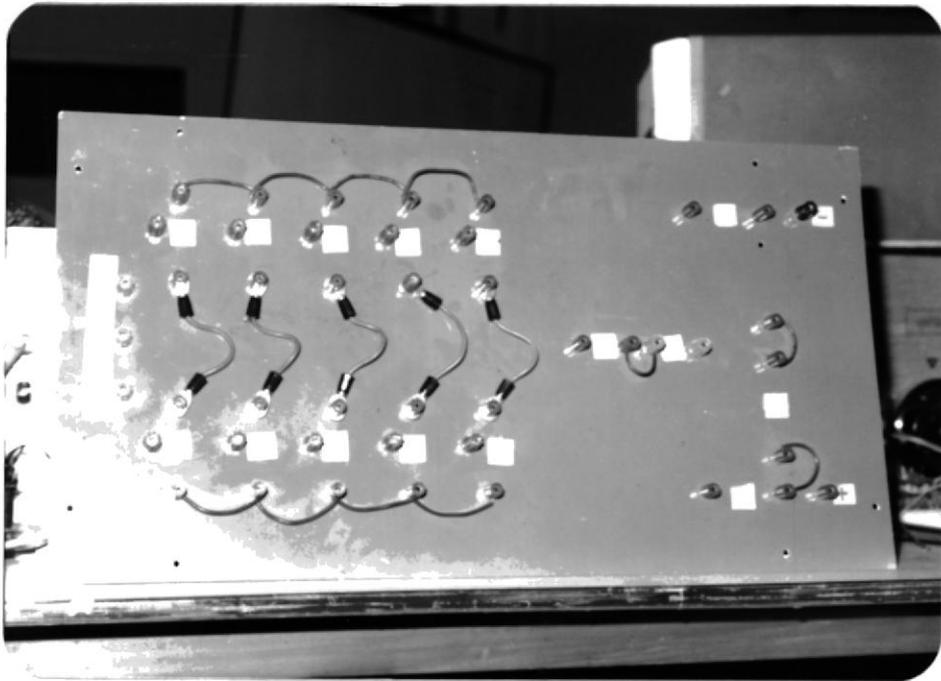


FIGURA N° 5.1. VISTA SUPERIOR DEL PANEL DEL CIRCUITO INVERSOR

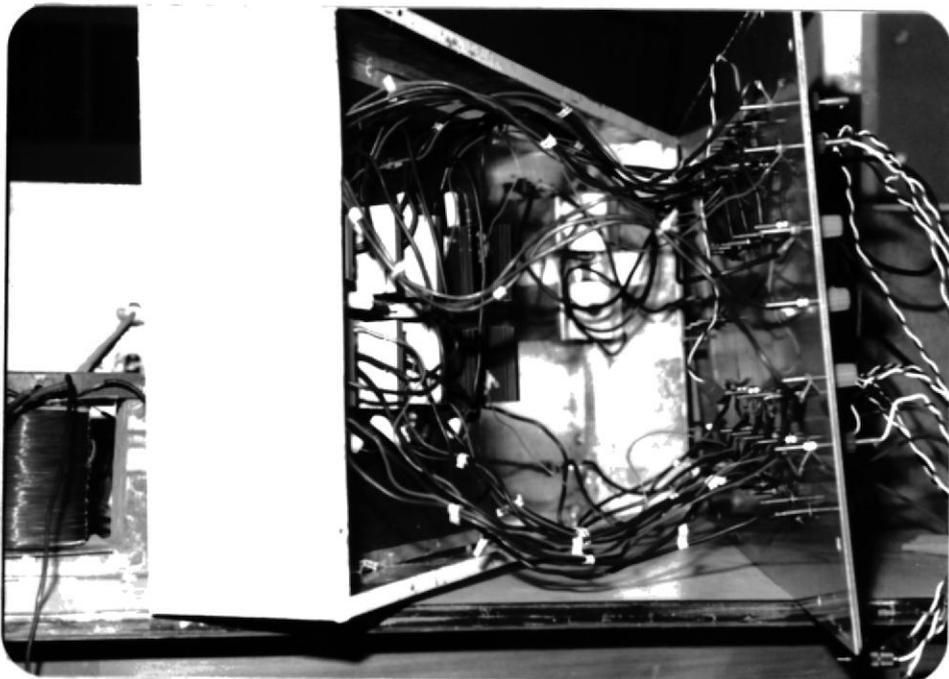


FIGURA N° 5.2. VISTA EN PERSPECTIVA DEL PANEL DEL CIRCUITO INVERSOR



5.1.2. Construcción de los Circuitos amplificadores de pulsos

En la sección 4.3., se ha mostrado el Diagrama del circuito utilizado, son diez los tiristores a disparar y por tanto diez amplificadores son construídos y montados sobre tarjetas de circuito impreso - prefabricadas. Los transformadores de pulso fueron - construídos en el taller eléctrico de la ESPOL y - consisten de tres capas de 233 espiras cada una. Las tres capas o bobinas son montadas sobre un núcleo ferromagnético de tamaño pequeño, dichas bobinas son suficientes para la conducción de 180 mA - de pico ya que el cable es de calibre N° 33 AWG.

Las tres tarjetas de circuito impreso son de diez por diez centímetros y contienen los circuitos de disparo que están protegidos en una caja metálica y dis-puestos a recibir los pulsos digitales modulados que viajan por una cinta de 20 cables. Los pulsos salen amplificados por medio de terminales coaxiales. Veáse la ilustración del bloque y de las líneas de entrada y salida en la fotografía de la figura N° 5.3.

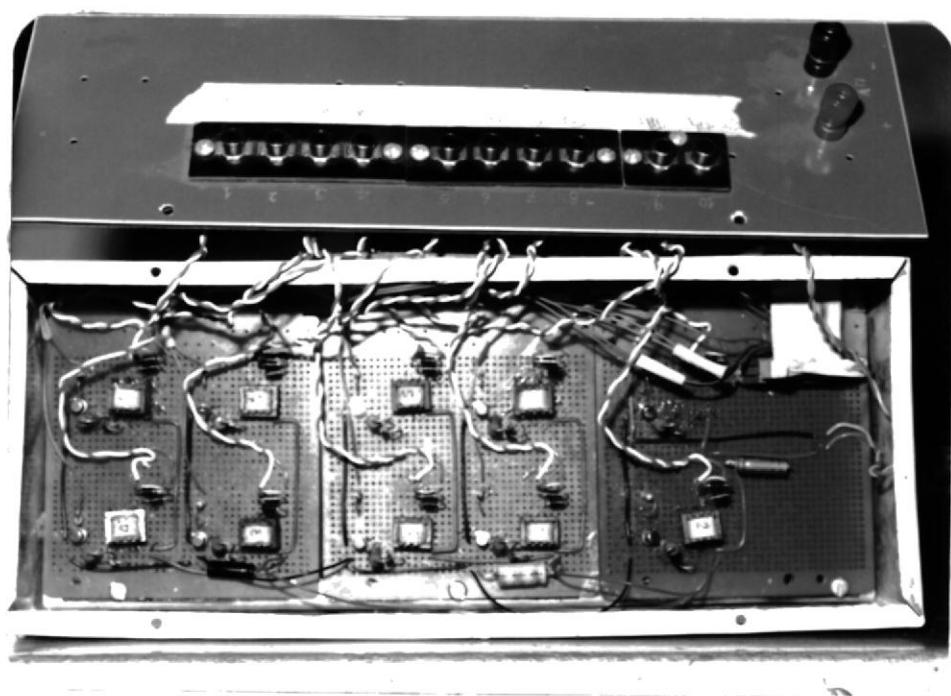


FIGURA N° 5.3. VISTA ANTERIOR DE LOS CIRCUITOS
AMPLIFICADORES DE PULSOS

5.1.3. Construcción del circuito de control

En el Apéndice B se indican los diagramas esquemáticos que señalan la conexión de los circuitos digitales con el microcomputador. Se debe aquí anotar, que durante el diseño de la interface digital - de acceso directo a memoria y su mejoramiento, huno que salvar problemas tales como: ruido de fuente, diafonía, conexiones defectuosas y otros problemas técnicos. Así, por ejemplo todos los circuitos integrados deben ser de la serie LS, según las especificaciones de los manuales.

La tarjeta de circuito impreso está construída con pistas de polarización paralelas, de manera que estén lo más cerca posible de los pines de polarización de los circuitos integrados y exista un buen desacoplamiento, es decir un voltaje de polarización con mínimas variaciones.

Se prevee la disposición de pines de prueba para las señales, y todos los elementos están con su respectiva etiqueta para su facil identificación de acuerdo a los diagramas establecidos en el diseño . La construcción de la interface es hecha con 35 circuitos integrados y utiliza pines de interconexión para -

las señales que vienen de la barra de expansión del microcomputador, veáse las figuras N° 5.4. y 5.5.

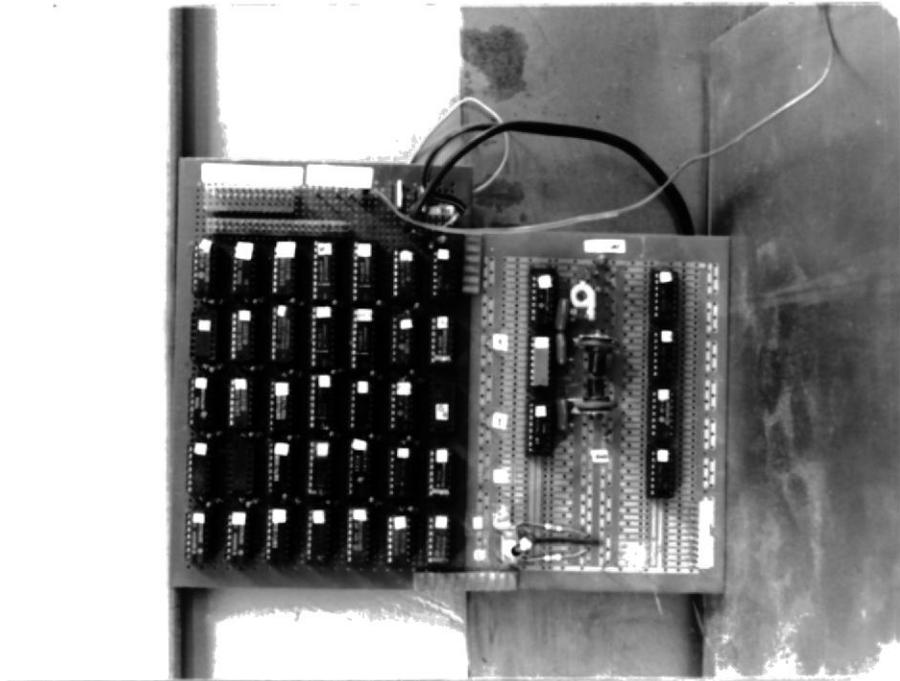


FIGURA N° 5.4. VISTA ANTERIOR DE LA INTERFACE DIGITAL

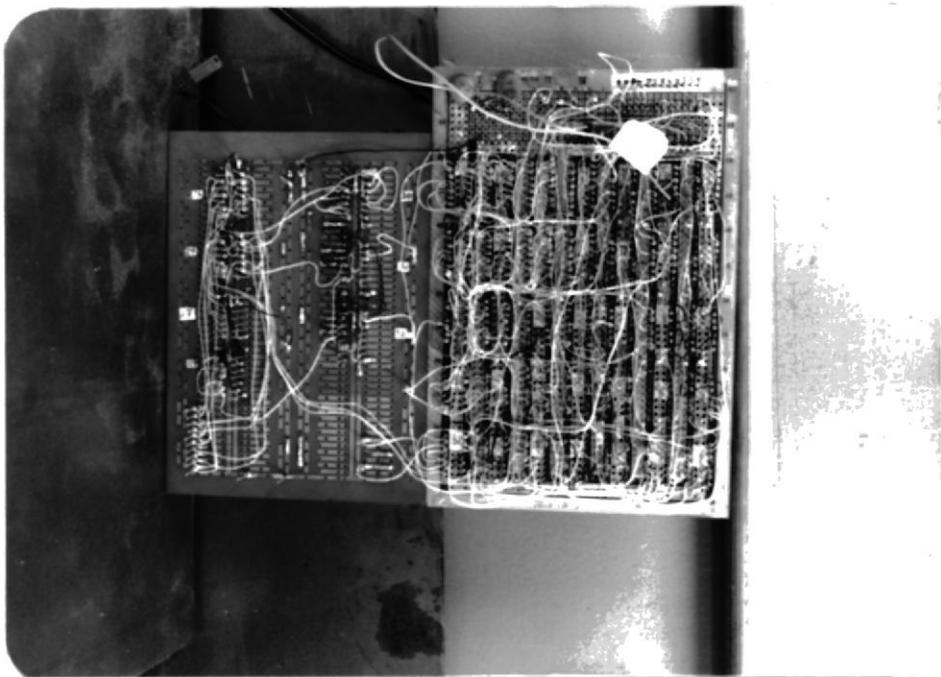


FIGURA N° 5.5. VISTA POSTERIOR DE LA INTERFACE DIGITAL



Razones hay al criterio del autor, que no permiten un buen acoplamiento para el correcto funcionamiento de la circuitería de control, pues debería estar conectado lo más cerca posible a los demás circuitos del microcomputador y en la misma tarjeta, con buenas interconexiones, preferentemente pistas impresas o una tarjeta universal para eliminar ruidos de alta frecuencia.

Estos criterios son expuestos en base a los estudios llevados a cabo en las referencias dadas en este trabajo, y en razón que para detectar algún otro tipo de falla se requiere un equipo tal como un analizador lógico para comprobar el correcto funcionamiento de los circuitos de acuerdo a los diagramas de tiempo propuestos en el diseño, ya que un osciloscopio es solo un instrumento de medida cualitativo en estos casos en que se tienen varios puntos de medida al mismo tiempo, como en el caso de las barras de datos, de dirección y de control.

5.2. RESULTADOS DEL TRABAJO EXPERIMENTAL

Este subtítulo contiene ilustraciones y explicaciones de las señales resultantes de cada uno de los circuitos componentes de este trabajo, para que pueda ser continuado por quien desee previa la comprobación de estos resultados.

La figura N°5.6., muestra una vista del sistema instalado en lazo abierto. Cada uno de los bloques opera óptimamente como en el diseño. Las bobinas de limitación y de conmutación de la figura N° 5.7., son resultado del trabajo realizado y tienen los valores de inductancia establecidos en el diseño.

En la interface digital se espera observar las señales de comunicación con el microprocesador, así las figuras N° 5.8, 5.9, y 5.10., muestran las señales HOLD, HLDA y CLK. Las figuras N° 5.8 y 5.9., demuestran el tiempo de duración de la señal HOLD en comparación con la señal de reloj CLK, estas señales como se puede apreciar, contienen ruidos que afectan al eficiente funcionamiento de la interface; la figura N° 5.10., por otro lado muestra la señal de respuesta de DMA, la señal HLDA está desfasada de WOLD pero igualmente no se puede apreciar bien debido al ruido no deseado.

La figura N° 5.11., muestra las señales de entrada y sali

da de los circuitos monoestables 74LS123 de la figura N° B.10. Las señales de entrada son X y Y, generadas por la máquina sincrónica para conmutación, y no están bien definidas por las causas ya anotadas.

Las señales de entrada y salida de los amplificadores de pulso son mostradas en las figuras N° 5.12 y N° 5.13., y la salida tiene una amplitud de 8 voltios, suficiente para encender los SCR.

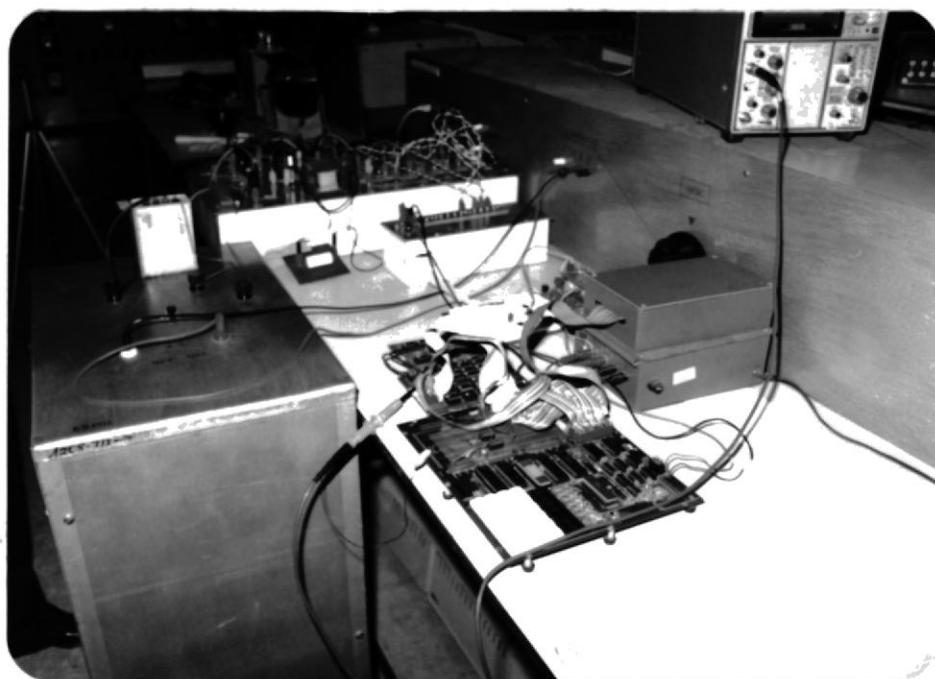


FIGURA N° 5.6. VISTA SUPERIOR DEL SISTEMA DE LAZO ABIERTO.-



BIBLIOTECA

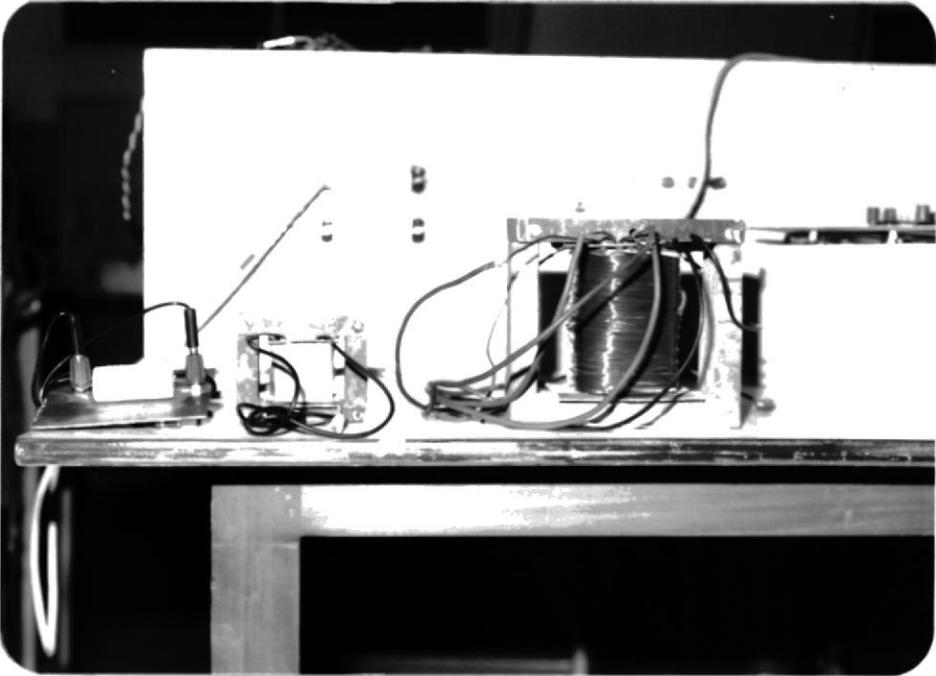
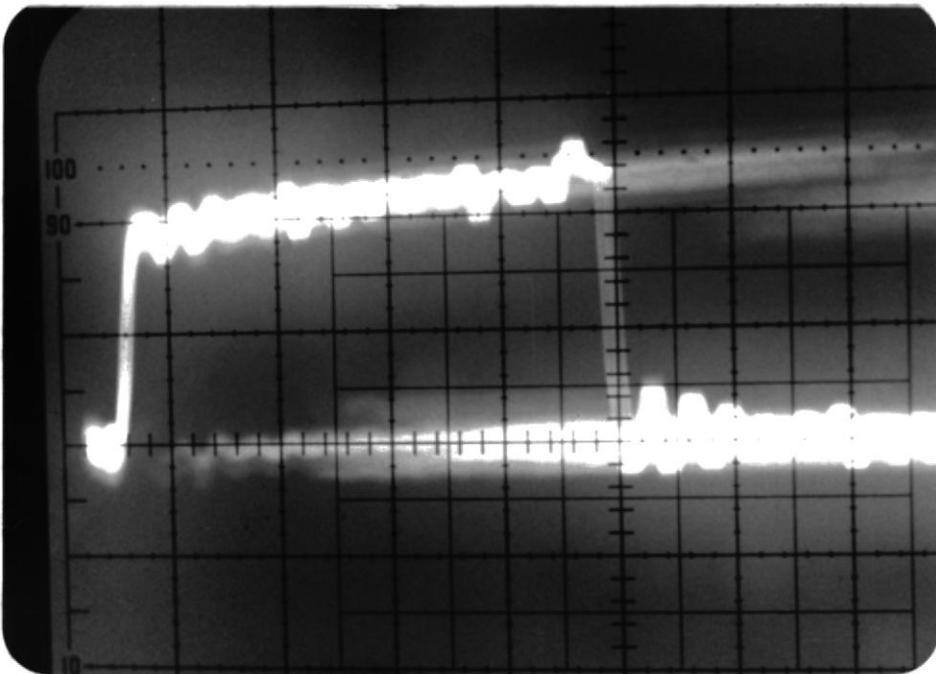


FIGURA N^o 5.7. BOBINAS DE LIMITACION Y DE CONMUTACION



BIBLIOTECA



BIBLIOTECA

FIGURA N^o 5.8. SEÑAL HOLD H: 0.2 μ S/div.

V: 2 V/div.

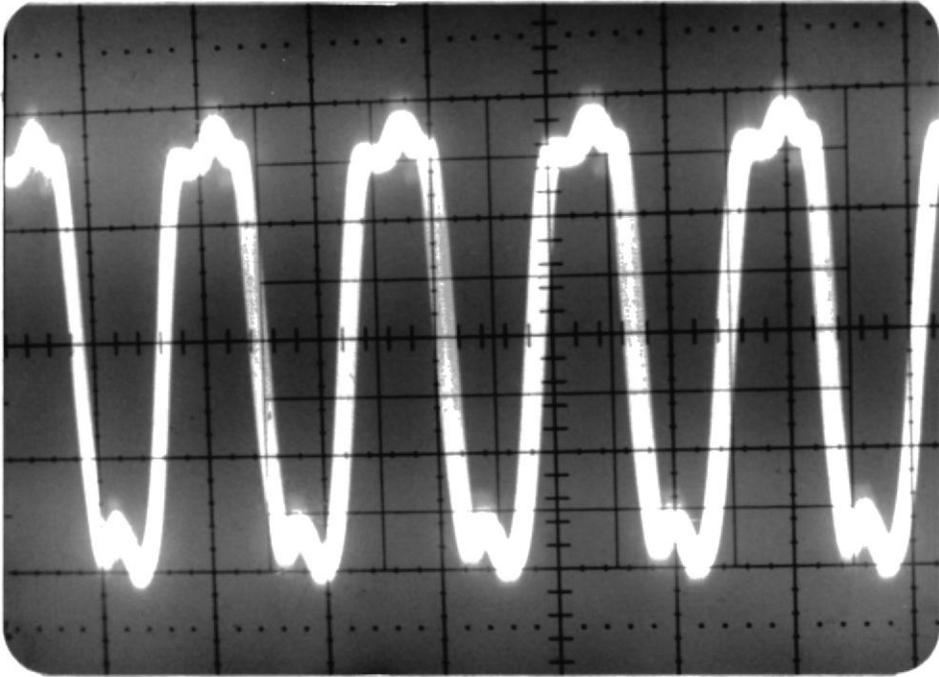


FIGURA N° 5.9. SEÑAL CLK H: 0.2 μ S/div.
V: 2 V/div.

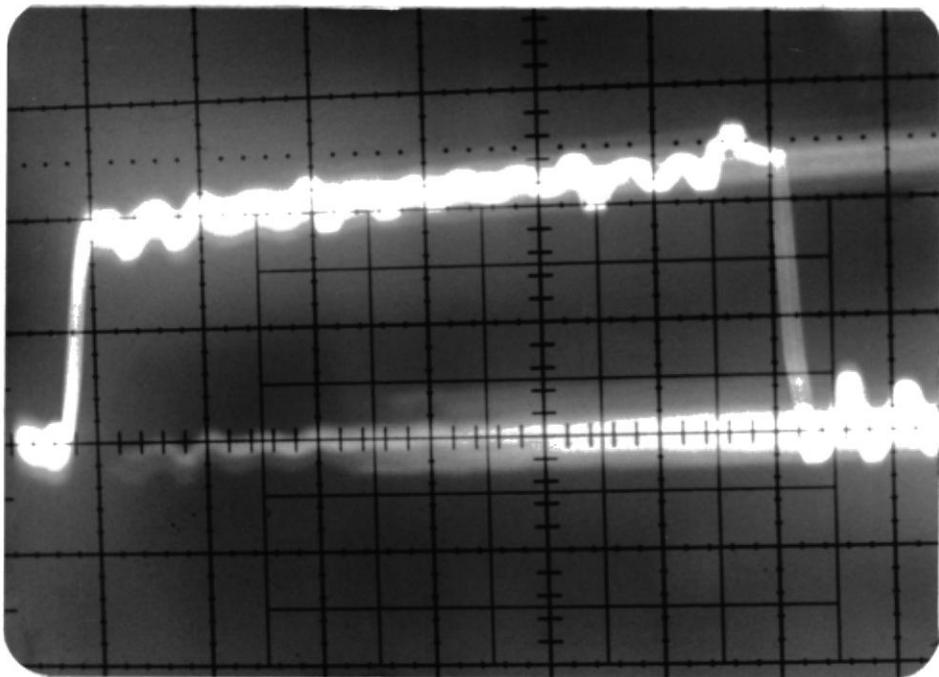


FIGURA N° 5.10. SEÑAL HLDA H: 0.2 μ S/div
V: 2 V/div.



BIBLIOTECA



BIBLIOTECA

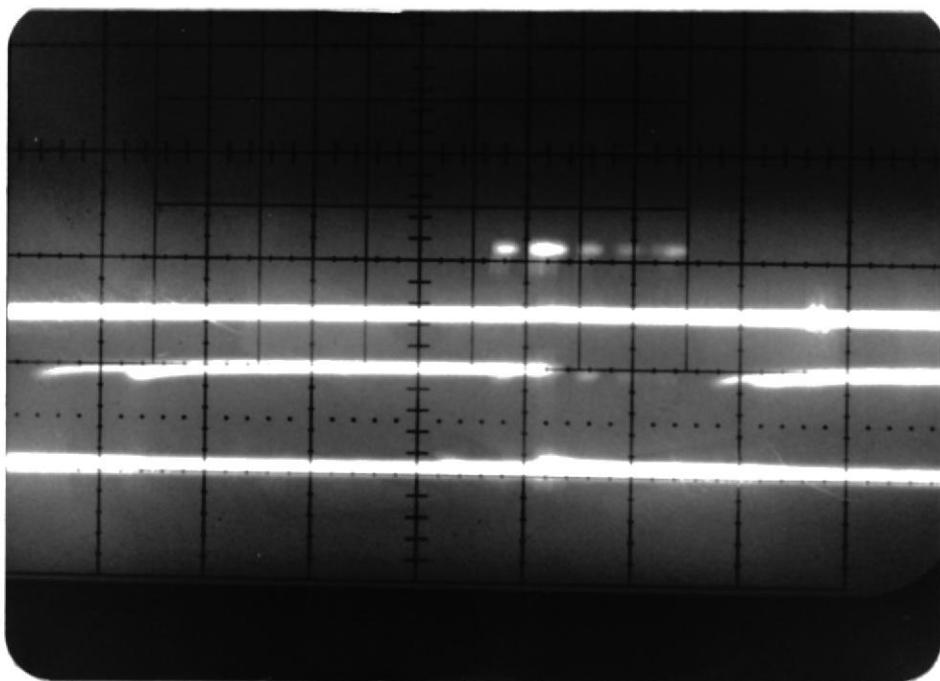


FIGURA N° 5.11. SEÑALES DE ENTRADA (E) Y SALIDA (S) DE LOS
74LS123 H: 2 μ S/div
V: 5V/div.

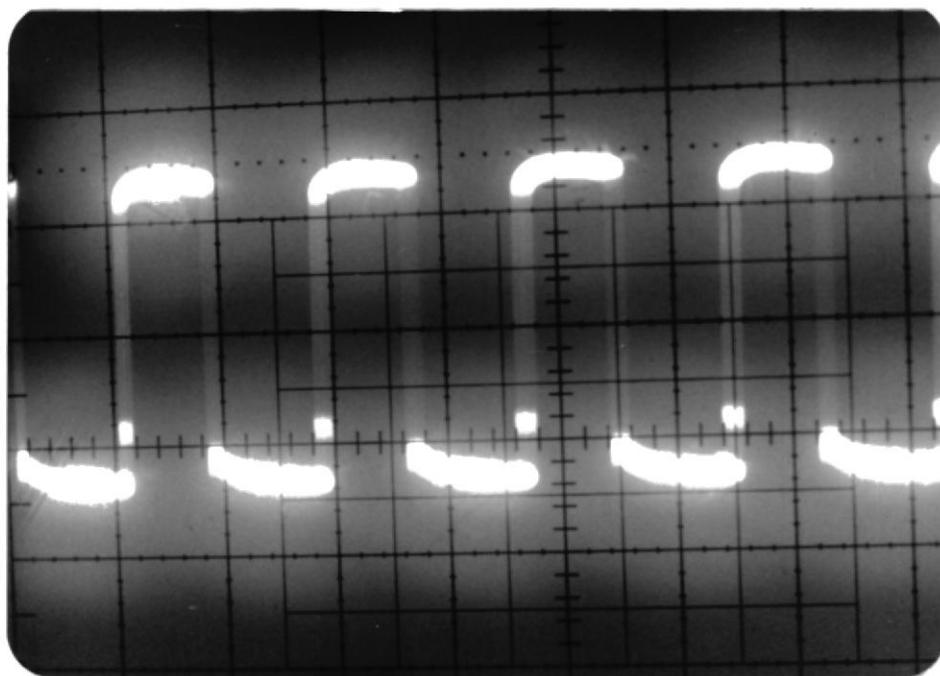


FIGURA N° 5.12. SEÑAL DE ENTRADA A LOS AMPLIFICADORES DE PULSOS
H: 5 μ S/div V: 2V/div.



BIBLIOTECA

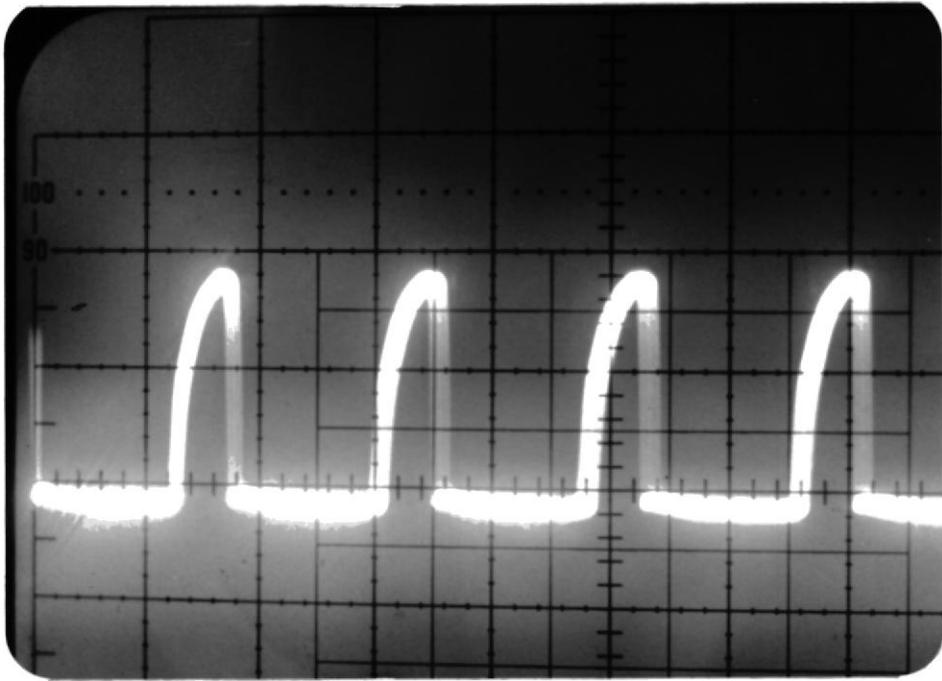
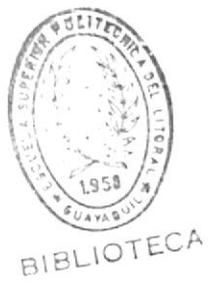


FIGURA N° 5.13. SEÑAL DE SALIDA DE LOS AMPLIFICADORES DE PULSOS

H: 5 μ s/div

V: 4V/div.



CONCLUSIONES Y RECOMENDACIONES



BIBLIOTECA

CONCLUSIONES

1. El circuito convertidor inversor es sencillo en su configuración y programación. Tiene un condensador y bobina de conmutación relativamente pequeños, aún cuando deben soportar una corriente eficaz muy elevada que aumenta con la raíz cuadrada de la frecuencia de funcionamiento.
2. Una gran cantidad de circuitería de control ha sido reemplazada por un microprocesador, el mismo que presenta las ventajas tales como flexibilidad en el diseño y alta precisión. Debido al uso de la técnica DMA, el tiempo usado por la CPU será muy pequeño.
3. El problema del ruido es inevitable en estos circuitos. Una de las causas es debida a las variaciones bruscas de corriente en la alimentación de los circuitos integrados y por tanto una fuente de poder de buena calidad se hace necesaria. Otras causas son: la calidad de cableado, la distancia y los varios puntos de contacto al realizar una conexión.

4. Para trabajos de diseño con microprocesador es necesario tener a disposición un laboratorio con los instrumentos adecuados tales como: Puntas de prueba lógicas, analizadores lógicos, analizadores de firmas, osciloscopios y de ser posible sistemas de desarrollo que permiten llevar a cabo técnica y eficientemente un trabajo.

RECOMENDACIONES

1. En este diseño la precisión de los instantes de conmutación es de $180^\circ/256$, pero puede ser mejorada utilizando unas memorias de mayor capacidad en la interface DMA. La precisión puede también ser mejorada almacenando los patrones de disparo en las RAM del DMA para cada cuarto de ciclo, pero esto requiere más circuitería externa.
2. Cuando la CPU no esté haciendo cálculo de patrones de conmutación, esta puede ser usada para cálculos de realimentación. Aquí el sistema puede ser extendido a control de lazo cerrado del motor de inducción, obteniendo información de velocidad desde el encodificador óptico que ya ha sido construido en trabajos anteriores al presente.
3. Este diseño construyase en una tarjeta universal, incluyen

do el microprocesaodr y sus periféricos. Utilice una buena fuente de alimentación. En estos casos una tarjeta universal permite eliminar ruidos ya que el excelente desacoplo - mantiene una buena polarización de los circuitos integra-dos, además si se cablea por el lado de la placa - de tierra se logrará absorber la mayor cantidad de ruidos inducidos no deseados.

4. Para los próximos trabajos alrededor de este tema, se recomienda el diseño y construcción de circuitos de control para que manejen al inversor trifásico con 2,4, o seis impulsos por semiciclo, o también inversores monofásicos.

El diseño y construcción de máquinas secuenciales sincrónicas digitales, o la utilización del microprocesador y sus soportes para generar por puertos las señales de control a los SCR del inversor monofásico o trifásico, son proyectos de aplicación en los laboratorios de la ESPOL. Las referencias de esta obra son una buena fuente de información.

Utilícese el equipo construído para la realización de nuevos trabajos y diseñese únicamente los circuitos de control.



A P E N D I C E S

APENDICE A

BREVE ESTUDIO DEL MICROCOMPUTADOR SDK-85

Para cumplir con el propósito optamos por describir cada componente.

El cpu 8085

Este circuito integrado está totalmente descrito en los manuales del usuario de Intel, su configuración de pines se puede ver en los diagramas de circuitos del SDK-85. El 8085 tiene sus entradas de temporización directamente desde un cristal y multiplexa sus ocho bit de datos con ocho bit de dirección. Los componentes 8155 y 8355 son diseñados a ser compatibles con ésta estructura de barras de distribución. La frecuencia de reloj básica del 8085 en el kit es de 3.072 MHz.

El 8155.

Es un circuito integrado que contiene 256 palabras de ocho bit de memoria RAM, 22 líneas de entrada/salida y 14 bit del temporizador/contador. El equipo tiene espacio disponible para dos 8155 y sus

ram de memoria son útiles para grabar programas. El temporizador de un 8155 es utilizado por la subrutina SINGLE STEP del monitor para interrumpir al 8085 en la ejecución de cada instrucción.

El 8355 y 8755.

El 8355 contiene 2048 palabras de ocho bit programados solo para lectura de memoria ROM y 16 líneas de entrada/salida, mientras que el 8755 tiene la misma función, con la salvedad que pueden ser borrados con rayos ultravioletas sus memorias ROM (EPROM).

El equipo SDK-85 contiene ya sea un 8355 o un 8755 con el programa monitor grabado, y el espacio correspondiente para un segundo 8355 o 8755.

El 8279.

Es un circuito controlador que maneja la interface entre el 8085, el teclado y la pantalla de diodos LED.

El 8279 refresca el despliegue visual desde una memoria interna, mientras barre el teclado para detectar entradas. Mayores descripciones vease en el manual del usuario MCS85.



El 8205.

El equipo básico SDK-85 contiene el circuito 8205 que decodifica las direcciones que sirven para habilitar al 8155, - 8355/8755 y 8279.

Para el direccionamiento de memorias, puertas de entrada / salida y dispositivos periféricos, hay que considerar al decodificador de direcciones 8205. Una parte de la RAM básica es utilizada por el programa monitor, y por tanto el resto de la memoria es útil para grabar programas. Igualmente la ram de expansión es utilizada para grabar programas.

Para aumentar la capacidad de corriente en sistemas más grandes se utilizan cerrojos 8212 y separadores 8216, que constituyen la barra de expansión, el cual se habilita solo en el rango de direcciones 8000-FFFF. Las puertas de los 8155, 8355 y 8755, son accesadas usando las instrucciones IN y OUT del 8085, las mismas que se direccionan con ocho bit. Más detalles pueden obtenerse del Manual del Usuario del SDK-85.

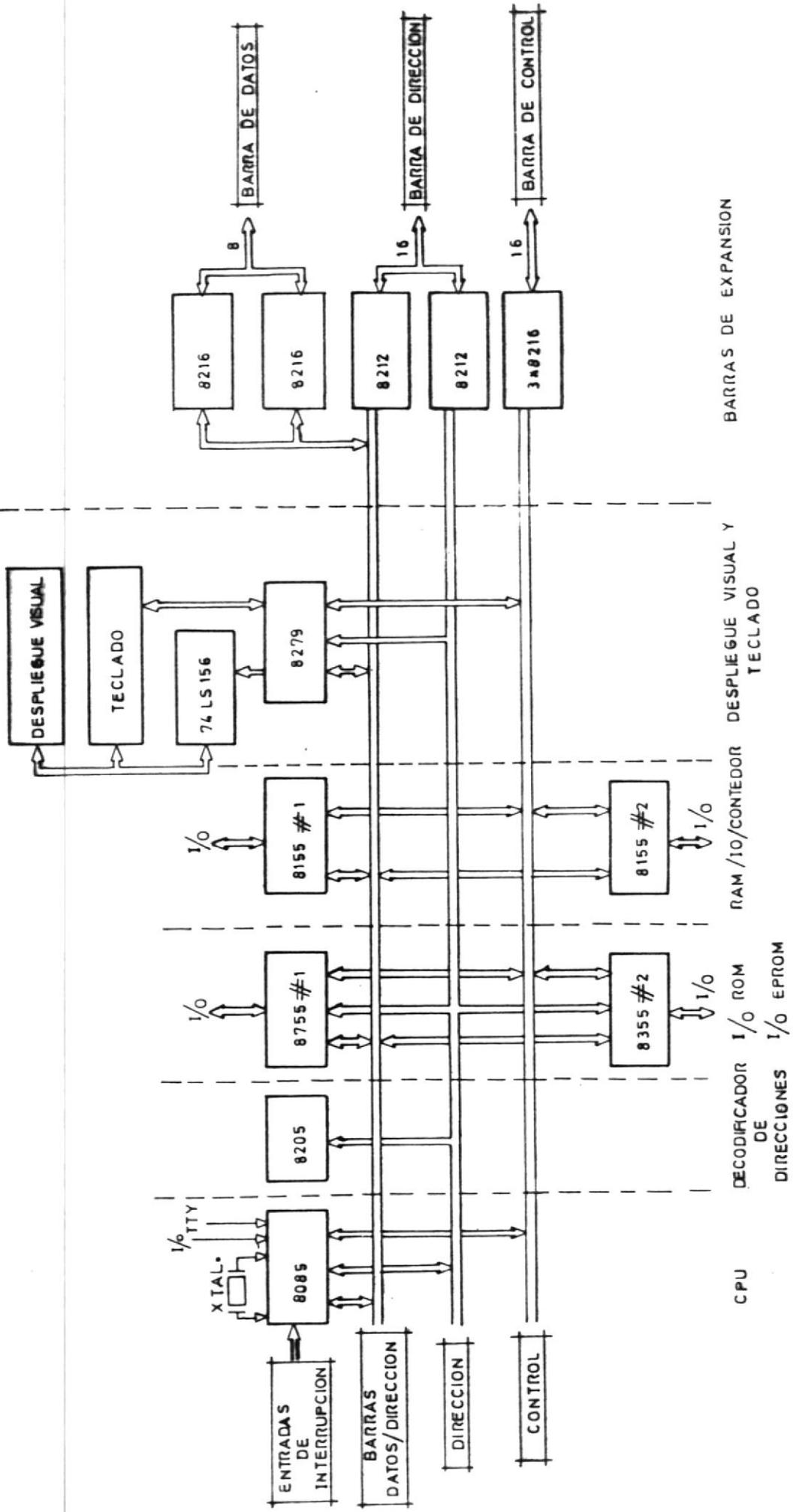


FIGURA A.1 DEAGRAMA DE BLOQUES DEL SDK 85
 (TOMADO DEL MANUAL DEL USUARIO DEL SDK 85)

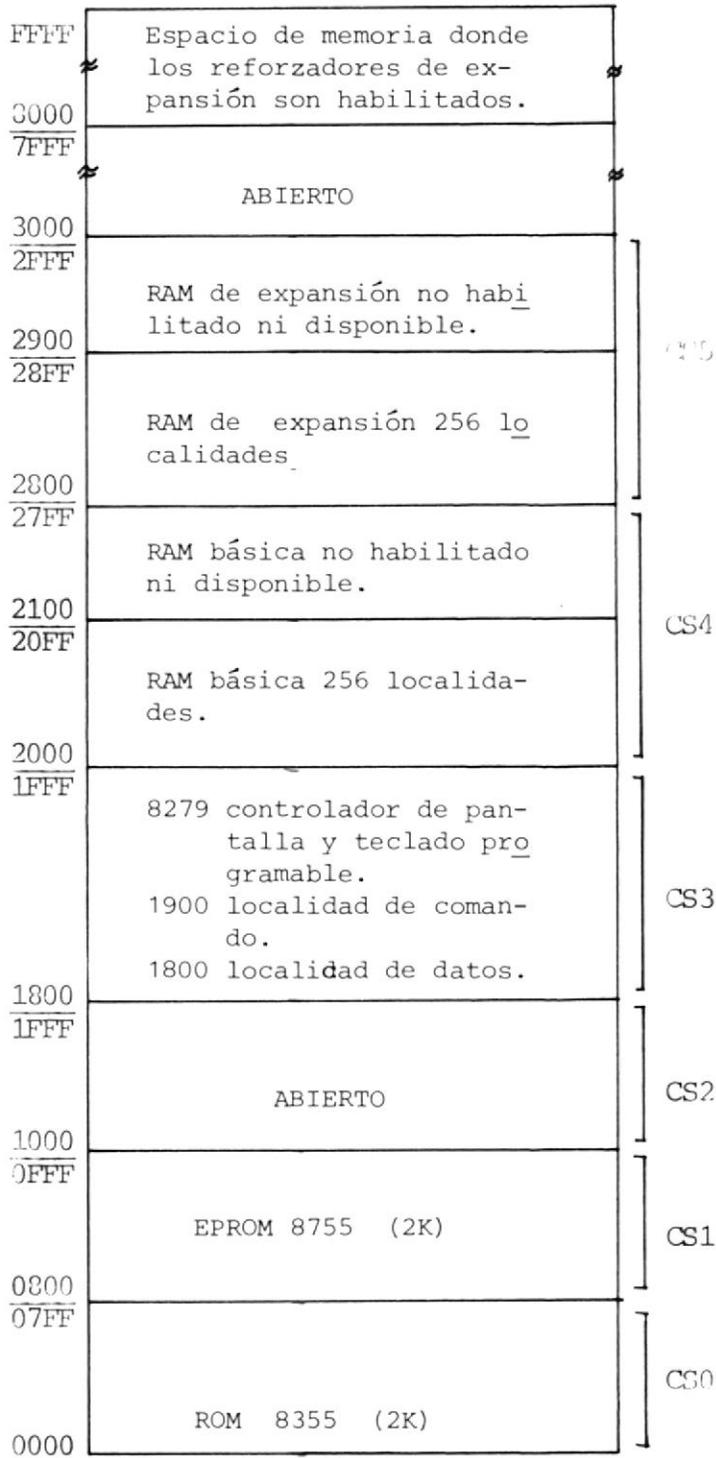


FIGURA N° A.2. MAPA DE MEMORIA DEL SDK - 85

PUERTO	F U N C I O N
00	Monitor - PUERTO A (ROM)
01	Monitor - PUERTO B (ROM)
02	Monitor - PUERTO A (ROM) Registro de dirección de datos
03	Monitor - PUERTO B (ROM) Registro de dirección de datos
08	Expansión - PUERTO A (ROM)
09	Expansión - PUERTO B (ROM)
0B	Expansión - PUERTO B (ROM) Registro de dirección de datos
20	Registro COMANDO / ESTATU de la RAM básica
21	PUERTO A de la RAM básica
22	PUERTO B de la RAM básica
23	PUERTO C de la RAM básica
24	Palabra menos significativa del contador del timer de la RAM básica
25	Palabra más significativa del contador del timer - de la RAM básica
28	Registro COMANDO/ESTATU de la RAM de expansión.
29	PUERTO A de la RAM de expansión
2A	PUERTO B de la RAM de expansión
2B	PUERTO C de la RAM de expansión

continua.....

Viene.....

PUERTO	F U N C I O N
2C	Palabra menos significativa del contador del timer de la RAM de Expansión.
2D	Palabra más significativa del contador del timer - de la RAM de expansión.

FIGURA N° A.3. MAPA DE PUERTOS DE I/O DEL SDK - 85

APENDICE B

MANUAL DE OPERACION Y SERVICIO

CONTENIDO:

1. Información General
2. Instalación
3. Instrucciones de operación
4. Diagramas del circuito
5. Programa y subrutinas

1. Información General:

El cuerpo de la tesis describe la teoría y el diseño de este trabajo. Este Apéndice tiene como propósito el modo de instalar y manejar el circuito de control construido, así como los diagramas y programas de soporte de este trabajo.

2. Instalación:

Conecte la interface digital al microcomputador SDK-85 - por medio de las cintas de cable dispuestas para este tra

bajo y entre los conectores I1, I2 y J3, J4, de la interface digital y del microcomputador, respectivamente. Asegurese de una correcta instalación observando las etiquetas montadas cerca de los pines de los conectores. Las señales que salen por el conector I3 están previstas para conectarse con los amplificadores de pulso que se mencionan en este trabajo y es opcional para efectos de probar solamente la interface ya que pueden conectarse Led indicadores.

3. Instrucciones de Operación:

Conéctese la alimentación de 5 voltios D.C. a los circuitos instalados en el microcomputador e interface.

Grabe en la tabla de referencia los datos establecidos en las tablas II y V como indica la figura B.1.

Grabe los caracteres LIS y CALA en las direcciones establecidas según la figura 4.12.

Grabe el programa principal y las subrutinas en las direcciones establecidas en este Apéndice.

Presione la tecla GO, anote la dirección 2000 del inicio del programa principal y ponga en marcha el programa con la tecla EXEC.

Puesto en marcha el programa, aparecerá en el campo de direcciones del Display la palabra LIS que indicará que el programa está listo para funcionar. Presione las teclas O y F para que desaparezca del display la palabra LIS y el programa pase a leer un dato de referencia de frecuencia desde el teclado.

Escribase ahora el dato de referencia de frecuencia deseado de la tabla VIII en código hexadecimal. Si el dato es mayor que $(88)_{16}$ ocurrirá la selección de los datos de la tabla de referencia de la figura B.14, caso contrario, se mostrará en el campo de direcciones del display la palabra CALA, que quiere decir que el sistema sigue parado o calado.

Si la selección ha ocurrido, el programa principal continua hasta que la grabación de los patrones de disparo en las memorias RAM del DMA se realiza automáticamente. Siempre que no se presione las teclas del microcomputador, el programa opera para la referencia de frecuencia leída inicialmente, de otro modo vuelve a realizar los cálculos requeridos para el nuevo dato de referencia.

Todo lo ocurrido en el programa se puede comprobar al presionar la tecla RESET y revisar las direcciones de memoria de la interfaz, así en las direcciones E000 hasta E0FF aparecerán los datos como lo indica la tabla VI.

Si se desconecta la señal T_0 del microcomputador y se conecta un interruptor sin rebote, entonces se puede ejecutar manualmente el pedido de DMA y sacar paso a paso los datos de las memorias M1 y M2 hacia el conector I3.

4. Diagramas:

Los diagramas que se presentan son de posición de los - elementos del circuito y esquemáticos.

5. Programas y subrutinas:

M 1

1	o VCC	2	o A15
	o A14		o A13
	o A12		o GND
	o A11		o GND
	o A10		o GND
	o A 9		o GND
	o A 8		o GND
	o A 7		o GND
	o A 6		o GND
	o A 5		o GND
	o A 4		o GND
	o A 3		o GND
	o A 2		o GND
	o A 1		o GND
	o A 0		o GND
	o D 7		o GND
	o D 6		o GND
	o D 5		o GND
	o D 4		o GND
	o D 3		o GND
	o D 2		o GND
	o D 1		o GND
	o D 0		o GND
	o WR		o GND
49	o 10/M	50	o GND



BIBLIOTECA

FIGURA: B.1. CONECTOR DEL SDK-85 PARA EL PERIFERICO DE EXPANSION DE MEMORIA (HABILITA 7 K PALABRAS EN LAS DIRECCIONES 8000 A 9BFF)

J1

1	o GND	2	o CLK
	o GND		o S1
	o GND		o S0
	o GND		o ALE
	o GND		o HLDA
	o GND		o HOLD
	o GND		o INTA
	o GND		o INTR
	o GND		o RST 6-5
	o GND		o RESET
	o GND		o RST IN
	o GND		o D 7
	o GND		o D 6
	o GND		o D 5
	o GND		o D 4
	o GND		o D 3
	o GND		o D 2
	o GND		o D 1
39	o GND	40	o D 0

J2

1	o GND	2	o RDY
	o GND		o WR
	o GND		o RD
	o GND		o 10/M
	o GND		o A15
	o GND		o A14
	o GND		o A13
	o GND		o A12
	o GND		o A11
	o GND		o A10
	o GND		o A 9
	o GND		o A 8
	o GND		o A 7
	o GND		o A 6
	o GND		o A 5
	o GND		o A 4
	o GND		o A 3
	o GND		o A 2
	o GND		o A 1
39	o GND	40	o A 0

FIGURA: B.2 CONECTORES DEL BUS DE EXPANSION DEL SDK-85

I1 = J3

1	o S ₀	2	o GND
	o S1		o GND
	o T ₀		o GND
	o CLK		o GND
	o HLDA		o GND
	o RESET		o GND
	o WR		o GND
	o HOLD		o GND
	o D ₀		o GND
	o D1		o GND
	o D2		o GND
	o D3		o GND
	o A ₀		o GND
	o A1		o GND
	o A2		o GND
	o A3		o GND
	o A4		o GND
	o A5		o GND
39	o A7	40	o GND

I2 = J4

	o D4		o GND
	o D5		o GND
	o D6		o GND
	o D7		o GND
	o A8		o GND
	o A9		o GND
	o A10		o GND
	o A11		o GND
	o A12		o GND
	o A13		o GND
	o A14		o GND
	o A15		o GND

I3

1	o TH1	2	o GND
3	o TH2		o GND
5	o TH3		o GND
7	o TH4		o GND
9	o TH5		o GND
11	o TH6		o GND
13	o X		o GND
15	o X		o GND
17	o Y		o GND
19	o Y	20	o GND

CABLEADO	COLOR
<u>BARRA DE DIRECCION</u>	<u>AZUL</u>
<u>BARRA DE DATOS</u>	<u>AMARILLO</u>
<u>BARRA DE CONTROL</u>	<u>BLANCO</u>
<u>INTERCONEXIONES</u>	<u>VERDE</u>

J = CONECTOR DEL SDK-85

I = CONECTOR DE LA INTERFACE

FIGURA B.3 CONECTORES DE LA INTERFACE DIGITAL

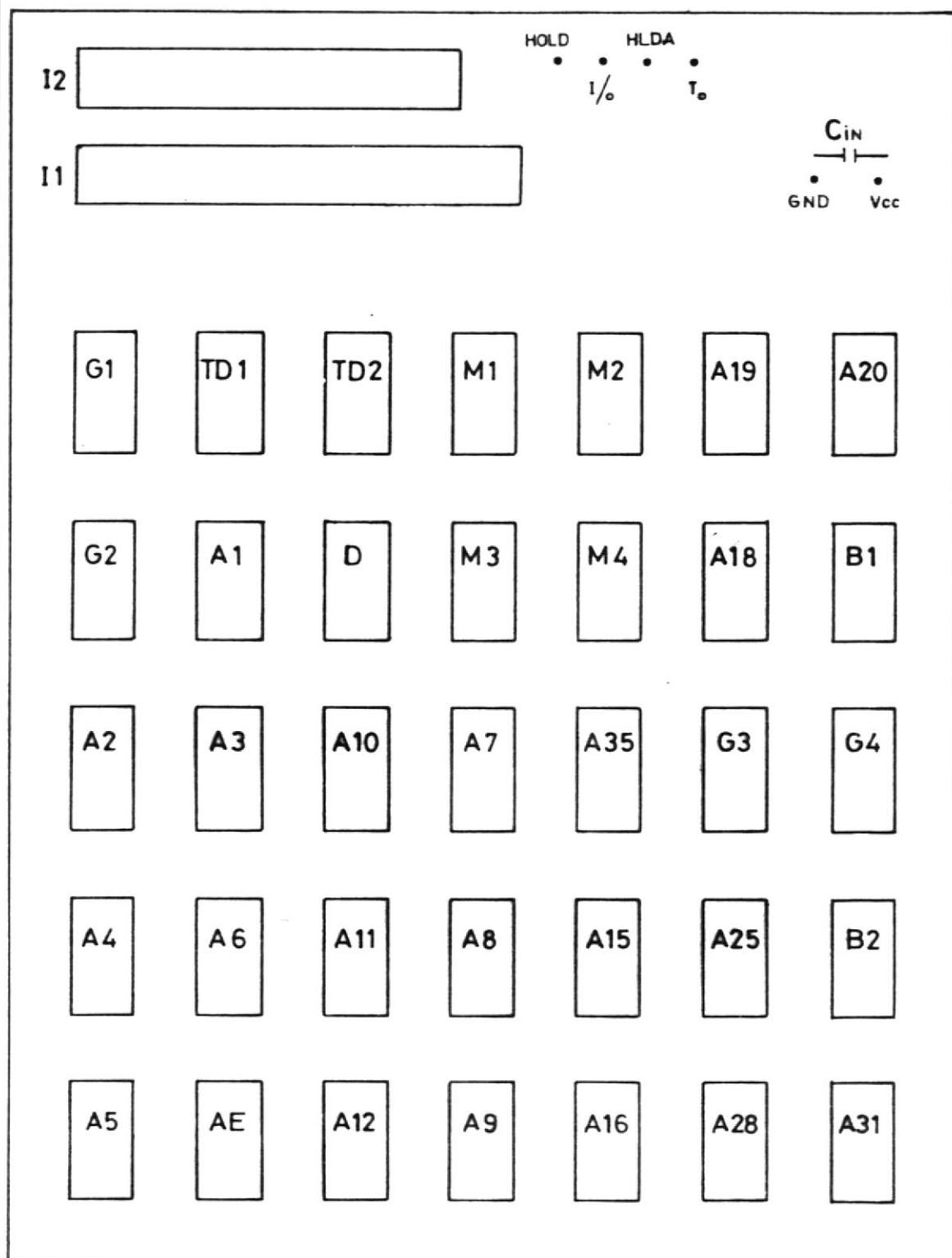
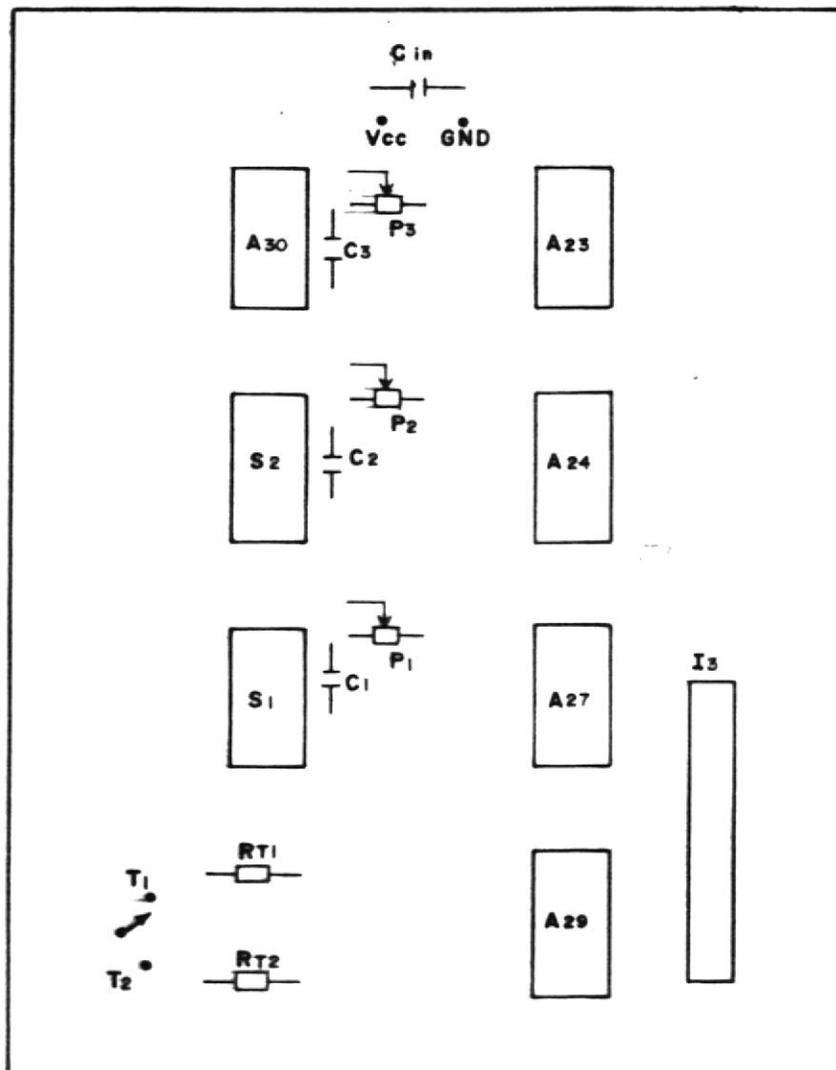
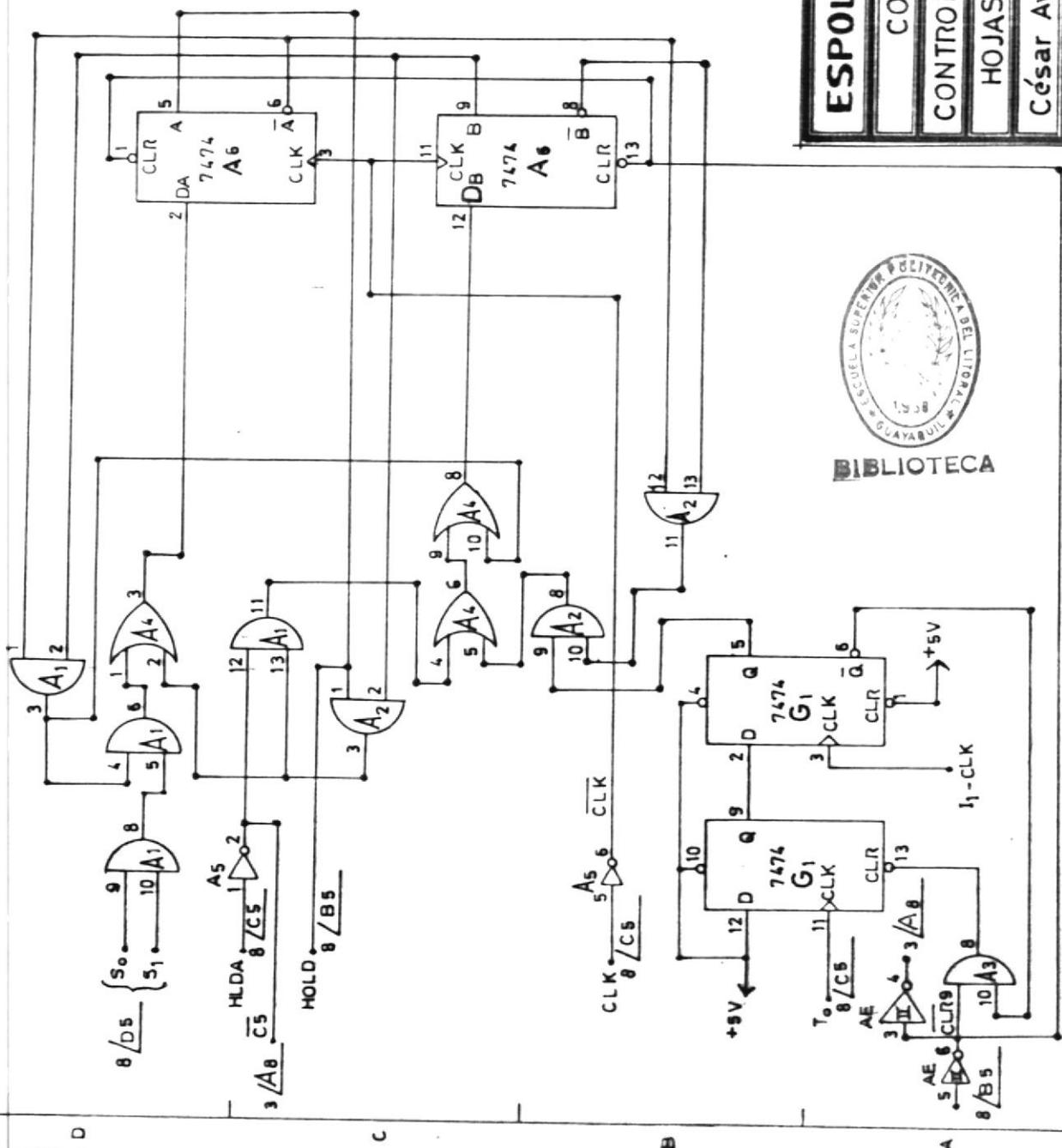


FIGURA B.4 DIAGRAMA POSICIONA DE LOS C.I. DE LA INTERFACE DIGITAL



Fg: B5 Diagrama posicional de los C. I. de salida de la Interface digital



ESPOL Fctad: **ING. ELECTRICA**

CONTROL DE UN INVERSOR

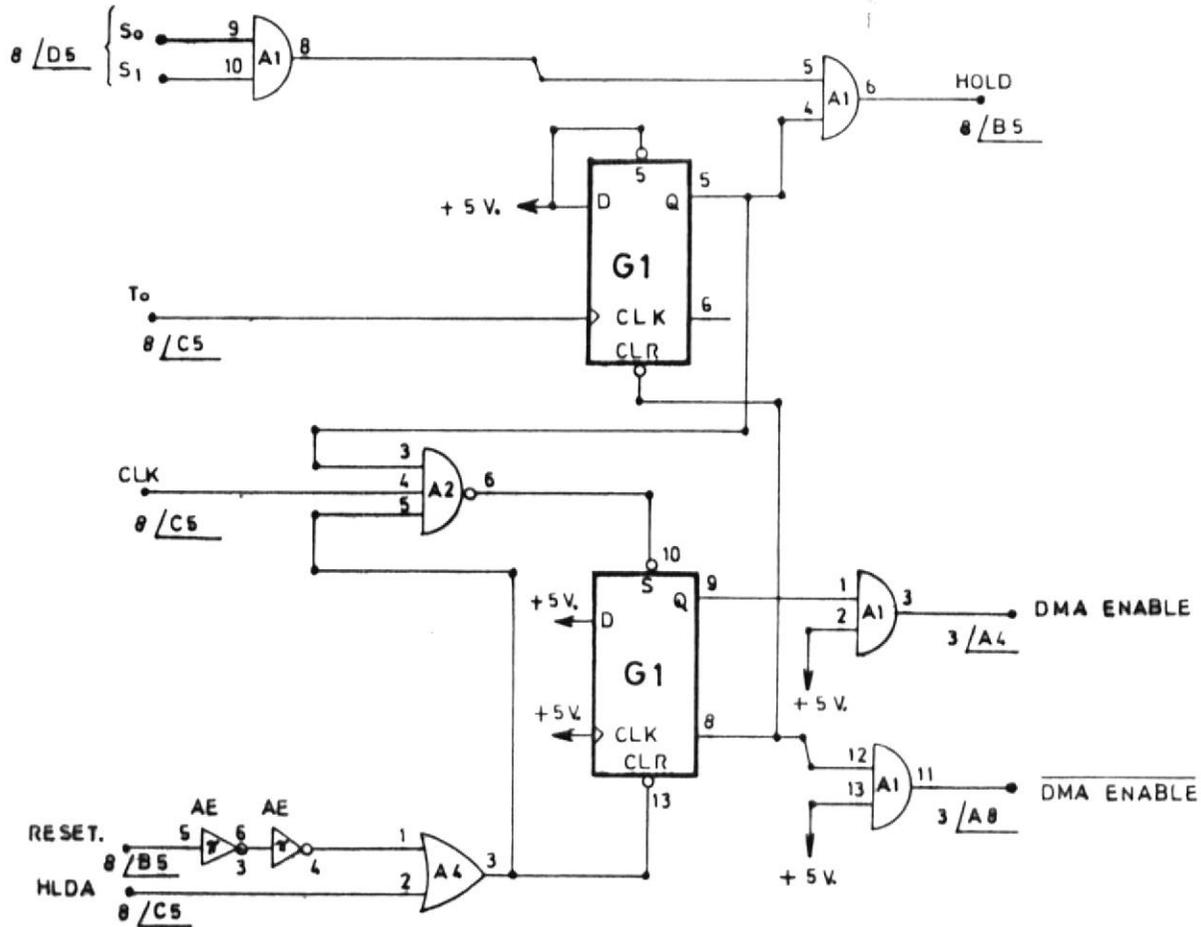
CONTROLADOR DEL DMA (MAQUINA SECUENCIAL)

HOJAS: 3 HOJA: 1/8

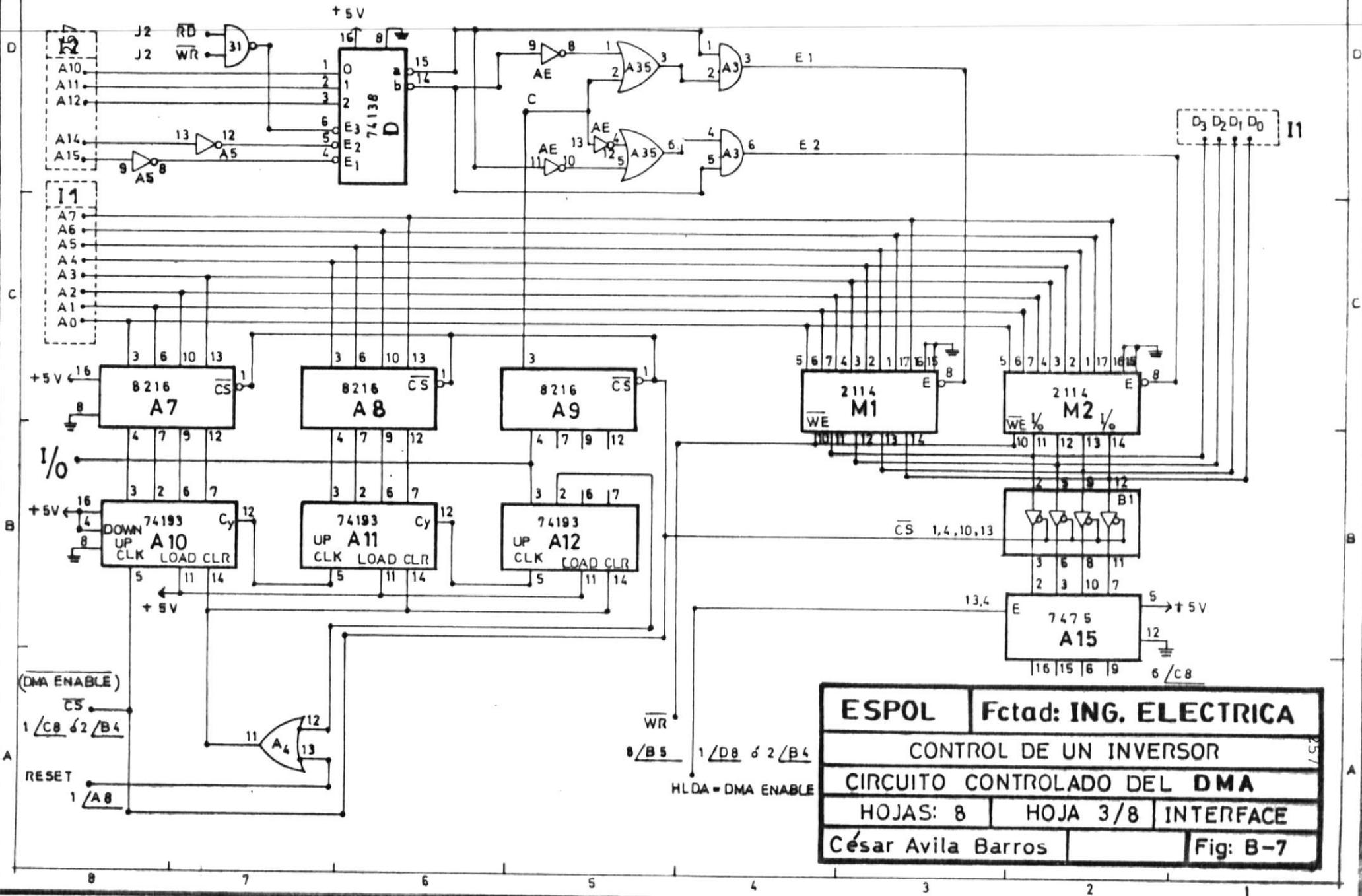
INTERFACE

César Avila Barros

Fig: B-6.a.



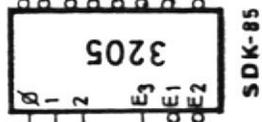
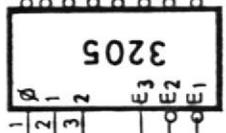
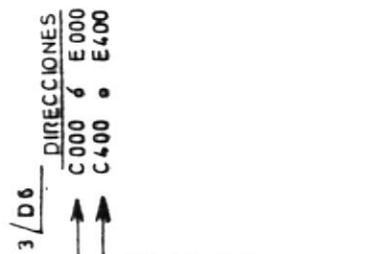
ESPOL	Fctad: ING, ELECTRICA	
CONTROL DE UN INVERSOR		
CONTROLADOR DEL DMA (MAQUINA LOGICA)		
HOJAS: 8	HOJA: 2/8	INTERFACE
César Avila Barros		Fig: B-6.b.



ESPOL	Fctad: ING. ELECTRICA	
CONTROL DE UN INVERSOR		
CIRCUITO CONTROLADO DEL DMA		
HOJAS: 8	HOJA 3/8	INTERFACE
César Avila Barros		Fig: B-7

12
A8
A9
A10
A11
A12
A13
A14
A15

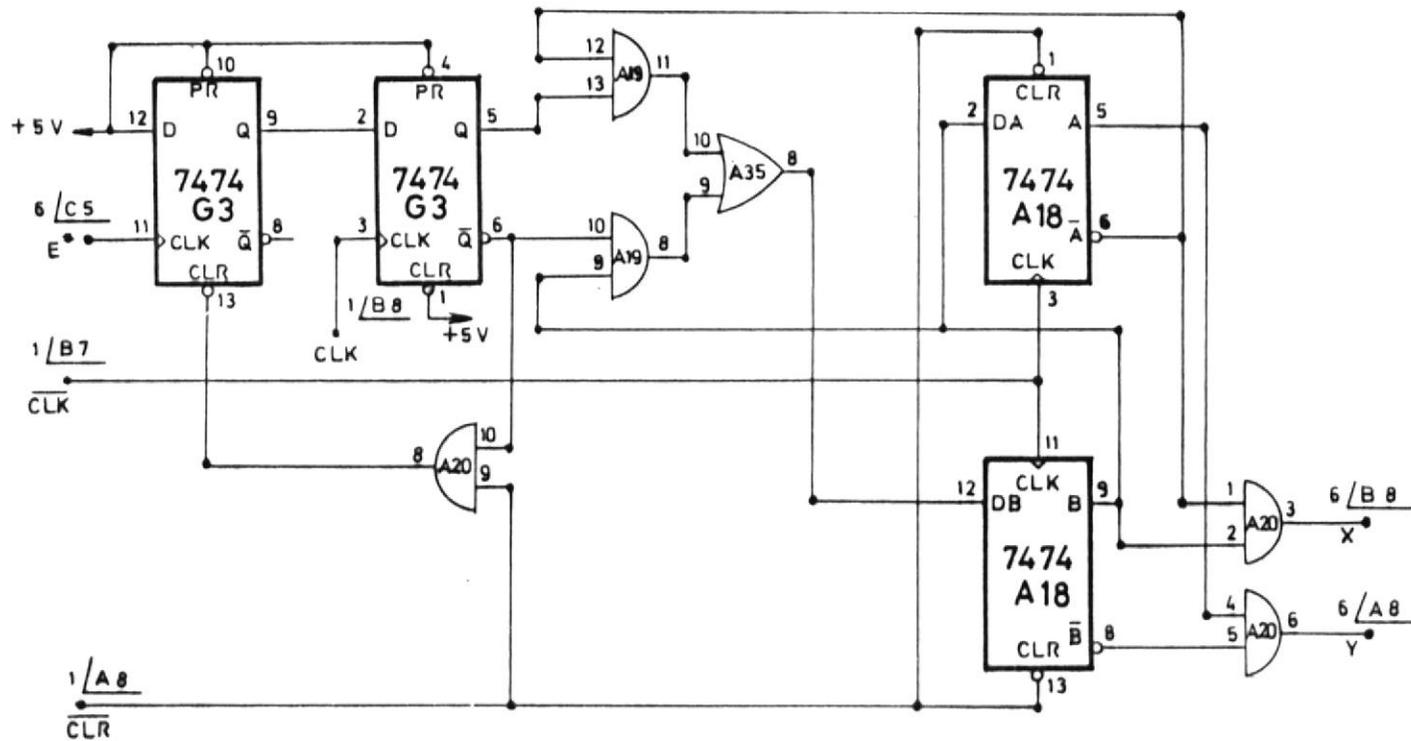
BARRAS DE DIRECCIONES



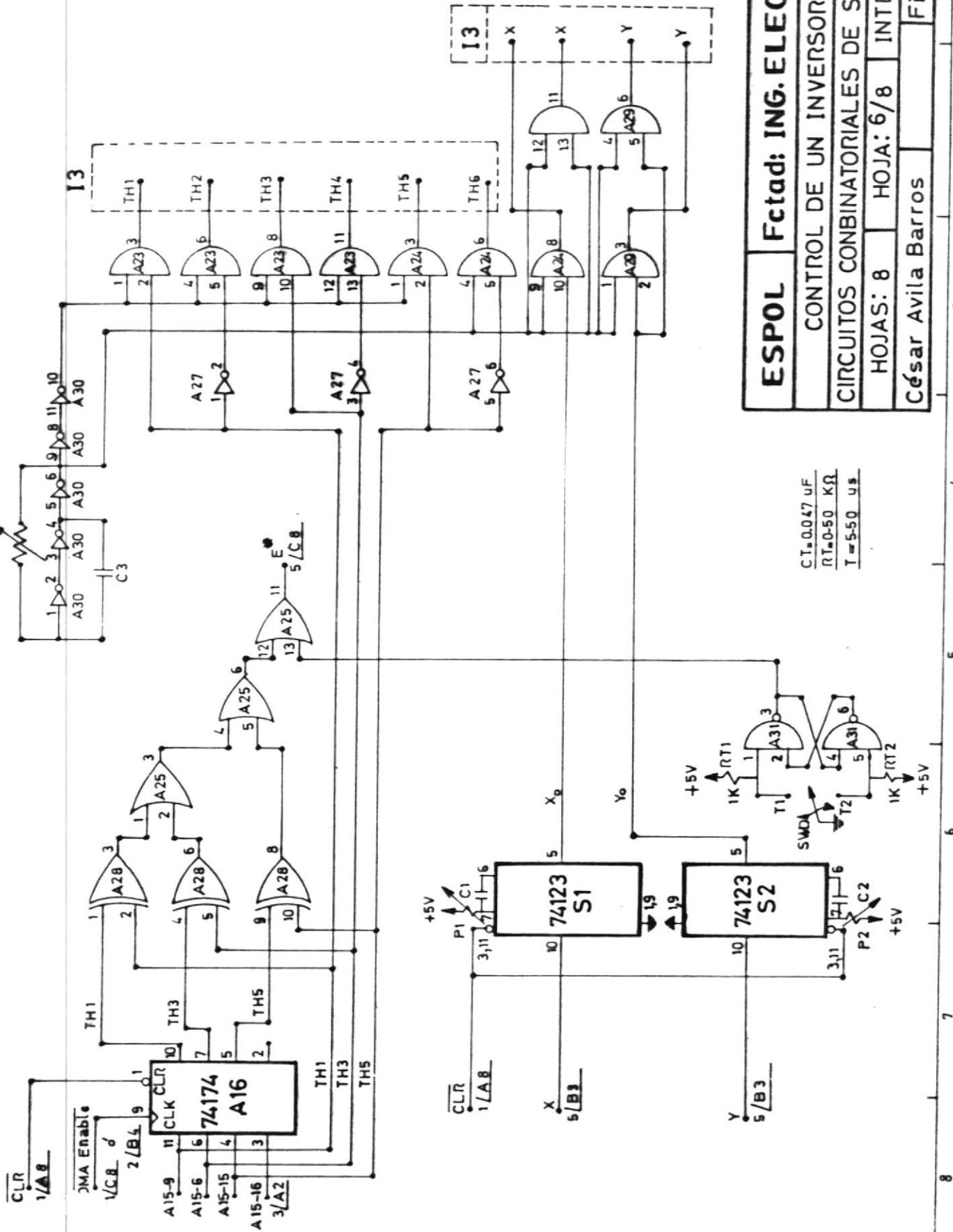
{ DECODIFICADORES PARA LAS RAM



ESPOL	Fctad: ING. ELECTRICA
CONTROL DE UN INVERSOR	
DISTRIBUCION DE MEMORIAS	
HOJAS: 8	HOJA. 4/8
INTERFACE	
César Avila Barros	Fig: B-8



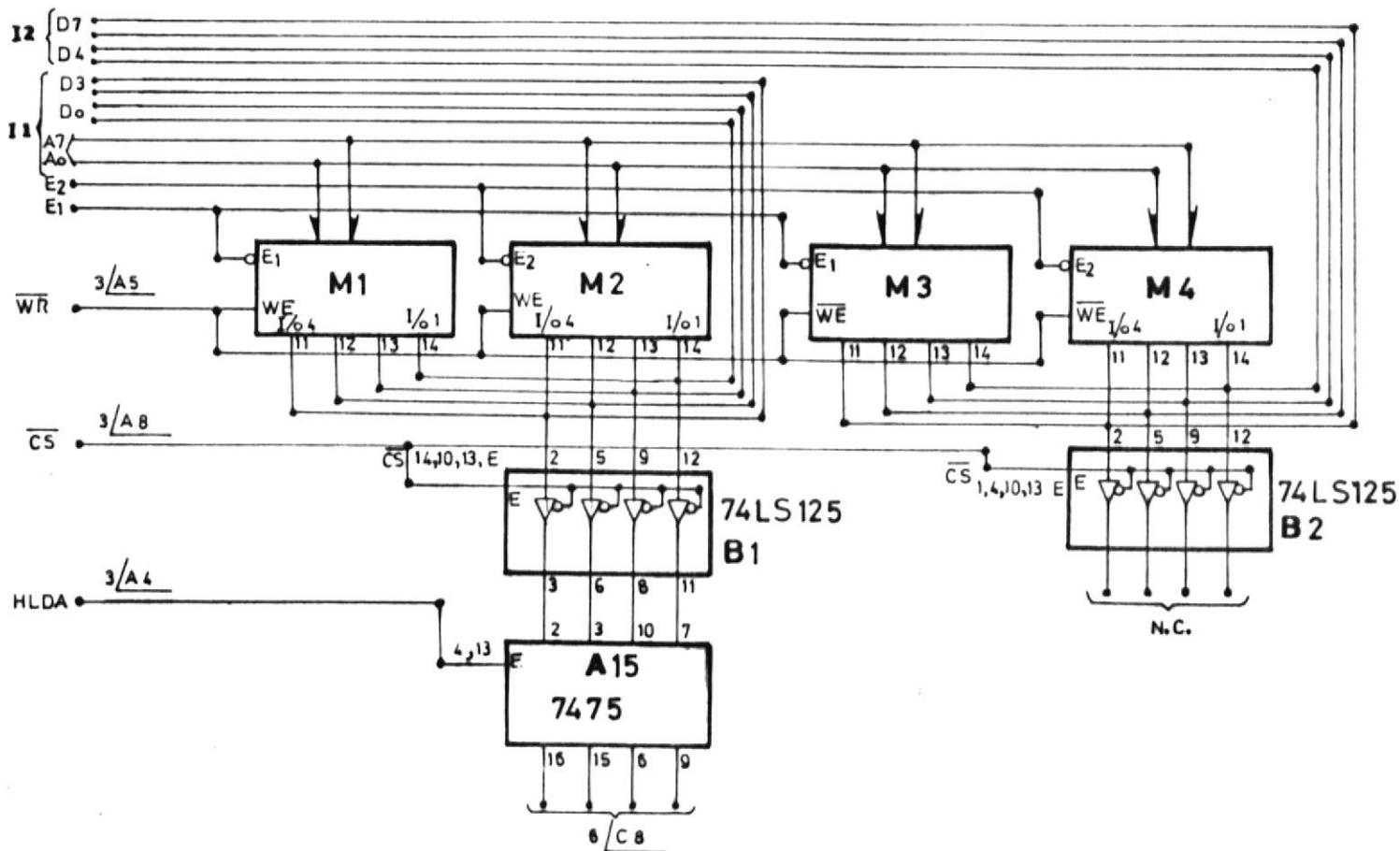
ESPOL	Fctad: ING. ELECTRICA	
CONTROL DE UN INVERSOR		
MAQUINA SINCRONICA PARA CONMUTACION		
HOJAS: 8	HOJA: 5/8	B-9
César Avila Barros		Fig: B-9



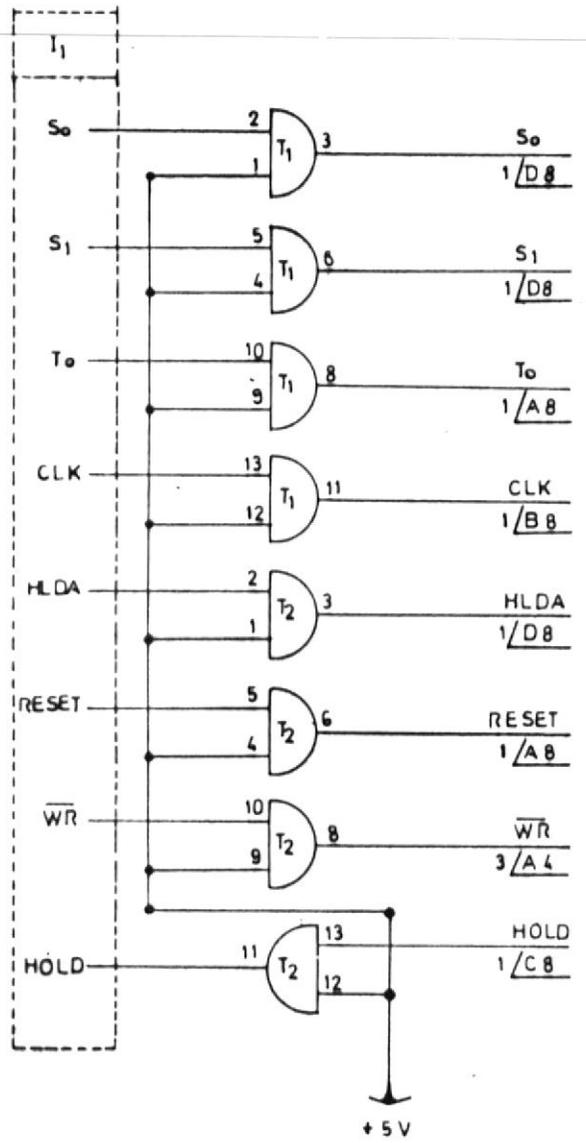
$C_1 = 0.047 \mu F$
 $R_1 = 0.50 K\Omega$
 $T = 5-50 \mu s$

ESPOL	Fctad: ING. ELECTRICA
CONTROL DE UN INVERSOR	
CIRCUITOS COMBINATORIALES DE SALIDA	
HOJAS: 8	HOJA: 6/8
INTERFASE	
César Avila Barros	Fig: B.10

1 2 3 4 5 6 7 8



ESPOL	Factad: ING. ELECTRICA	
CONTROL DE UN INVERSOR		
DIAGRAMA DETALLADO DE CONEXION MEMORIAS		
HOJAS: 8	HOJA: 7/8	INTERFACE
Cesar Avila Barros		Fig: B-11



ESPOL	Fctad: ING. ELECTRICA	
CONTROL DE UN INVERSOR		
CIRCUITO TRANSMISOR DE DATOS		
HOJAS: 8	HOJA: 8/8	B - 12
César Avila Barros		Fig: B-12

BANDERA	DIRECCION	BANDERA	DIRECCION
B1	2855	Y5	2863
B2	2856	B6	2864
R2	2857	B7	2865
Y1	2858	Y6	2866
Y2	2859	R7	2867
B3	285A	R8	2868
R3	285B	Y8	2869
R4	285C	B8	286A
B4	285D	B9	286B
Y3	285E	R9	286C
Y4	285F	Y8	286D

Continua....



BIBLIOTECA

Viene.....

B5	2860	Y9	286E
R5	2861	R10	286F
R6	2862		

FIGURA N° B.13. DIRECCIONES DE MEMORIA DE LA TABLA DE DATOS

CALCULADOS (TDC)

BANDERA	DIRECCION	BANDERA	DIRECCION
MO.1	2800	F25	2838
MO.2	2804	F30	283A
MO.3	2808	F35	283C
MO.4	280C	F40	283E
MO.5	2810	F45	2840
MO.6	2814	F50	2842
MO.7	2818	F55	2844
MO.8	281C	F60	2846
MO.9	2820	F65	2848
F5	2830	F70	284A
F10	2832	F75	284C
F15	2834	F80	284E
F20	2836		

FIGURA B.14. DIRECCIONES DE MEMORIA DE LA TABLA DE REFERENCIA

ESCUELA SUPERIOR
POLITECNICA DEL
LITORAL
(ESPOL)

TITULO: PROGRAMA PRINCIPAL

NOMBRE CESAR H. AVILA B.

HOJA Nº 1/34

DIRECCION	CODIGO HEX	MNEMONICO			COMENTARIOS
		ETIQUETA	CODIGO OP.	OPERANDO	
2000	31 C2 20		LXI SP	20 C2	Inicia S P
20 C3	3E 00		MVI a	00/	Inicio puerta 01
2005	D3 03		OUT	03	
2007	3E FF		MUI A	FF	Inicio puerta 08
2009	D3 0A		OUT	0A	
200B	3E FE		MUI A	FE	Inicio puerta 00
200D	D3 02		OUT	02	
200F	3E 0E	LAZO 2	MUI A	0E	Inicia CSR para el RDKED
2011	30		SIM		
2012	3E 00		MUI A	00	Muestra LIS en display.
2014	06 00		MUI B	00	
2016	21 76 28		LXI H	2876	direcciona caracteres
2019	CD B7 02		CALL	OUT PT	
201C	CD E7 02		CALL	RDKBD	lee la orden de marcha OF en el teclado
201F	FE OF		CPI	OF	
2021	C2 OF 20		JNZ	LAZO 2	Decisión
2023	3E 00		MVI A	00	
2026	06 00		MVI B	00	Borrar "LIS" del display
2028	21 7E 28		LXI H	287E	direcciona caracteres
202B	CD B7 02		CALL	OUT PT	
202B	CD 35 80		CALL	LECT TEC	Lectura de datos de referencia.
2031	00 00 00		NOP		
2034	CD 4B 80		CALL	SELECC	
2037	3E 0E		MVI A	E 0	
2039	32 82 28		STA	M1-2	Selección de RAM 1
203C	CD 74 81	LAZO 1	CALL	CALCULO	

ESCUELA SUPERIOR
POLITECNICA DEL
LITORAL
(ESPOL)

TITULO: PROGRAMA PRINCIPAL

NOMBRE CESAR H. AVILA B.

HOJA N°3/34

DIRECCION	CODIGO HEX			MNEMONICO			COMENTARIOS
				ETIQUETA	CODIGO OP.	OPERANDO	
204F	CD	51	82		CALL	ALMACEN	
2052	C3	5D	20		JMP	LAZO 4	
2055	3E	E4		LAZO 3	MVI A	E 4	
2057	32	82	28		STA	M1 - 2	
205A	CD	51	82		CALL	ALMACEN	
205D	CD	B5	83	LAZO 4	CALL	TIMER	
2060	CD	35	80	LAZO 5	CALL	LECTEC	Lectura de dato de referencia
2063	21	74	28		LXI H	R	
2066	46				MOV B, M		
2067	B8				CMP B		
2068	CA	60	20		JZ	LAZO 5	¿Dato. Nuevo ?
206B	32	74	28		STA	R	
206E	3E	80			MVI A	80	Para al Timer.
2070	D3	28			OUT	28	
2072	00	00			NOP		
2074	00	00			NOP		
2076	00	00			NOP		
2078	00	00			NOP		
207A	3A	74	28		LDA	R	Carga ACC con nuevos datos leído.
207D	CD	4B	80		CALL	SELECC	
2080	DB	00			IN	00	lee en el Puerto 00 si DMAC esta operando
2082	EG	01			ANI	01	en semiciclo positivo o negativo.
2084	FE	00			CPI	00	
2086	CA	8F	20		JZ	LAZO 6	
2089	21	00	E4		LXI H	E 400	
208C	C3	3C	20		JMP	203C	

ESCUELA SUPERIOR
POLITECNICA DEL
LITORAL
(ESPOL)

TITULO: SUBROUTINA DE LECTURA DE DATOS DE UN ADC.

NOMBRE CESAR H. AVILA B.

HOJA Nº 5/34

DIRECCION	CODIGO HEX	MNEMONICO			COMENTARIOS
		ETIQUETA	CODIGO OP.	OPERANDO	
8002	31 C2 20		LXI SP	20C2	
8005	3E 00	LECTADO	MVI A	00	Inicia como entrada la puerta B del 8355
8007	D3 03		OUT	03	Principal
8009	06 00		MVI B	00	Inicia Bandera B. que permite esperar EDC.
800B	21 00 90		LXI H	9000	Habilita el A/D
800E	77		MOV M,A		Orden de Conversión
800F	3E 0D		MVI A	0D	Habilita la interrupción RST 6.5
8011	30		SIM		
8012	FB		EI		
8013	78	LAZO A	MOV A,B		Lazo de Chequeo /de
8014	B7		ORA A		Bandera
8015	CA 13 80		JZ	LAZO A	
8018	79		MOV A Ç		
8019	CD 6E 03		CALL	UPDDT	
801C	76		HLT		
20c8	C3 20 80		JMP	8020	Interrupción RST 6.5 Salto a 8020
8020	7E	RSTG.5	MOV A,M		Orden de lectura del ADC.
8021	DB 01		IN	01	Lectura en la puesta 01
8023	4F		MOV C,A		
8024	06 FF		MVI B FF		Bandera B que indica el fin de conversión.
8026	C9		RET		
8027					
8028					
8029					
802A					

ESCUELA SUPERIOR
POLITECNICA DEL
LITORAL
(ESPOL)

TITULO: SUBROUTINAS LECTTEC Y SELECC

NOMBRE CESAR H. AVILA B.

HOJA Nº 6/34

DIRECCION	CODIGO HEX	MNEMONICO			COMENTARIOS
		ETIQUETA	CODIGO OP.	OPERANDO	
8031	00		NOP		
8032	31 C2 20		LXI SP	20C2	Inicia SP.
8035	3E OE	LECTTEC	MVI A	OE	Habilita RST 5.5 para el RDK3D.
8037	30		SIM		
8038	FB		EI		
8039	CD E7 02		CALL	RDKBD	Lectura del Teclado'
803C	07		RLC		
803D	07		RLC		
803E	07		RLC		
803F	07		RLC		
8040	47		MOV B,A		Guarda el primer dato en registro. B.
8041	CD E7 02		CALL	RDKBD	Lee el teclado.
8044	80		ADD A		Suma de los dos datos exadecimales.
8045	32 74 28		STA	R	
8048	C9		RET		
804B	3E 00	SELECC	MVI A	00	Muestra "CALA" en el campo de direcciones.
804D	06 00		MVI B	00	
804F	21 83 28		LXI H	2883	despliegue visual
52	CD B7 02		CALL	OUT PT	
55	3A 74 28		LDA	R	
58	FE 88		CPI	88	Pregunta si dato 88 (5 Hz).
5A	DA 4B 80		JC	SELECC	¿Es memor?
5D	CA 4B 80		JZ	SELECC	¿Es igual?
50	3E 00		MVI A	00	
62	06 00		MVI B	00	
64	21 7E 28		LXI H	287 E.	

ESCUELA SUPERIOR
POLITECNICA DEL
LITORAL
(ESPOL)

TITULO: SUBROUTINA SELECC

NOMBRE CESAR H. AVILA B.

HOJA N° 8/34

DIRECCION	CODIGO HEX	MNEMONICO			COMENTARIOS
		ETIQUETA	CODIGO OP.	OPERANDO	
8078	CA 54 81		JZ	VOLTFREC	¿Es igual?
807B	21 34 28		LXI H	F - 15	
807E	01 04 28		LXI B	MO.2	
8081	00		NOP		
8082	00		NOP		
8083	00		NOP		
8084	00		NOP		
8085	00		NOP		
8086	00		NOP		
8087	FE 98		CPI	98	
8089	DA 54 81		JC	VOLTFREC	
808C	CA 54 81		JZ	VOLTFREC	
808F	21 36 28		LXI H	F 20	
8092	01 04 28		LXI B	MO.2	
8095	00		NOP		
8096	00		NOP		
97	FE A0		CP I	A0	
99	DA 54 81		JC	VOLTFREC	
9C	CA 54 81		JZ	VOLTFREC	
9F	21 38 28		LXI H	F 25	
A2	01 08 28		LXI B	MO.3	
A5	00		NOP		
A6	00		NOP		
A7	FE A8		CPI	A8	
A4	DA 54 81		JC	VOLTFREC	
AC	CA 54 81		J	VOLTFREC	



BIBLIOTECA

ESCUELA SUPERIOR
POLITECNICA DEL
LITORAL
(ESPOL)

TITULO: SUBROUTINA SELECC

NOMBRE CESAR H. AVILA B.

HOJA Nº 10/34

DIRECCION	CODIGO HEX	MNEMONICO			COMENTARIOS
		ETIQUETA	CODIGO OP.	OPERANDO	
80BC	CA 54 81		JZ	VOLTFREC	Es igual?
80BF	21 3C 28		LXI H	F.35	
80C2	01 10 28		LXI B	M0.5	
80C5	FE B8		CPI	B8	
C7	DA 54 81		JC	VOLTFREC	
C4	CA 54 81		JZ	VOLTFREC	
CD	21 3E 28		LXI H	F40	
D0	01 14 28		LXI 3	M0.6	
D3	00		NOP		
D4	00		NOP		
D5	FE C0		CPI		
D7	DA 54 81		JC	VOLTFREC	
DA	CA 54 81		JZ	VOLTFREC	
DD	21 40 28		LXI H	F 45	
E0	01 18 28		LXI B	M0.7	
E3	00		NOP		
E4	00		NOP		
E5	FE C8		CPI	C8	
E7	DA 54 81		JC	VOLTFREC	
EA	CA 54 81		JZ	VOLTFREC	
ED	21 42 28		LXI H	F 50	
F0	01 1C 28		LXI B	M0.8	
F3	00		NOP		
F4	00		NOP		
F5	FE D0		CPI	DO	
F7	DA 54 81		JC	VOLTFREC	

ESCUELA SUPERIOR
POLITECNICA DEL
LITORAL
(ESPOL)

TITULO: SUBROUTINA SELECC

NOMBRE CESAR H. AVILA B.

HOJA N°12/34

DIRECCION	CODIGO HEX	MNEMONICO			COMENTARIOS
		ETIQUETA	CODIGO OP.	OPERANDO	
8107	DA 54 81		JC	VOLTFREC	
810A	CA 54 81		JZ	VOLTFREC	
810B	21 46 28		LXI H	F 60	
8110	01 20 28		LXI B	MO.9	
8113	00		NOP		
8114	00		NOP		
8115	FE E0		CPI	E0	
8117	DA 54 81		JC	VOLTFREC	
811A	CA 54 81		JZ	VOLTFREC	
811D	21 48 28		LXI H	F 65	
8120	01 20 28		LXI B	MO. 9	
8123	b0		NOP		
8124	00		NOP		
8125	FE E8		CPI	E8	
8127	DA 54 81		JC	VOLTFREC	
812A	CA 54 81		JZ	VOLTFREC	
812D	21 4A 28		LXI H	F 70	
8130	01 20 28		LXI B	MO.9	
8133	00		NOP		
8134	00		NOP		
8135	FE F0		CPI	F0	
8137	DA 54 81		JC	VOLTFREC	
813A	CA 54 81		JZ	VOLTFREC	
813D	21 4c 28		LXI H	F 75	
8140	01 20 28		LXI B	MO.9	
8143	FE F8		CPI	F8	



BIBLIOTECA

ESCUELA SUPERIOR
POLITECNICA DEL
LITORAL
(ESPOL)

TITULO: SUBROUTINA VOLTEREC Y CALCULO

NOMBRE CESAR H. AVILA B.

HOJA No 14/34

DIRECCION	CODIGO HEX	MNEMONICO			COMENTARIOS
		ETIQUETA	CODIGO OP.	OPERANDO	
8155	32 72 28		STA	TH	Con las direcciones de F y M se fija los datos, en las banderas TH, TL, R2, R3
8158	23		INX H		
8159	7E		MOV A,M		
815A	32 73 28		STA	TL	R4 y R5.
815D	0A		LDAX B		
815E	32 50 28		STA	R2	
8161	03		INX B		
8162	0A		LDAX B		
8163	32 51 28		STA	R3	
8166	03		INX B		
8167	0A		LDAX B		
8168	32 52 28		STA	R4	
816B	03		INX B		
816C	0A		LDAX B		
816D	32 53 28		STA	R5	
8170	C9		RET		
8171	31 C2 20		LXI SP	20C2	
8174	11 55 28	CALCULO	LXI D	2855	Inicializa el puntero D. para la T.D.C.
8177	21 52 28		LXI H	R4	
817A	46		MOV B,M		
817B	3E 55		MVI A	1/6	
817D	90		SUB B		
817E	12		STAX D		B1→T.D.C
817F	13		INX D		
8180	2B		DCK H		
8181	46		MOV B,M		

ESCUELA SUPERIOR
POLITECNICA DEL
LITORAL
(ESPOL)

TITULO: SUBROUTINA CALCULO

NOMBRE CESAR H. AVILA B.

HOJA N°16/34

DIRECCION	CODIGO HEX	MNEMONICO			COMENTARIOS
		ETIQUETA	CODIGO OP.	OPERANDO	
8189	12		STAM D		
818A	13		IMXD		
818B	3A 53 28		LDA	R5	
818E	D6 55		SUI	55	
8190	12		STAX D		Y1 → T.D.C
8191	13		INX D		
8192	21 53 28		LKIH	R5	
8195	46		MOV B, M		
8196	3E AB		MVI A	(AB) 26	
8198	90		SUBB		
8199	12		STAX D		Y2 → T.D.C.
819A	13		INX D		
819B	21 50 28		LXI H	R2	
819E	46		MOV B, M		
819F	3E 55		MVI A	55	
81A1	90		SUB B		
81A2	12		STAX D		B3 → T.D.C
81A3	13		INX D		
81A4	23		INX H		
81A5	7E		MOV A, M		
81A6	12		STAX D		R3 → T.D.C.
81A7	13		INX D		
81A8	23		INX H		
81A9	7E		MOV A, M		
81AA	12		STAX D		R4 → T.D.C.
81AB	13		INX D		

ESCUELA SUPERIOR
POLITECNICA DEL
LITORAL
(ESPOL)

TITULO: SUBROUTINA CALCULO

NOMBRE CESAR H. AVILA B.

HOJA N° 18/34

DIRECCION	CODIGO HEX		MNEMONICO			COMENTARIOS
			ETIQUETA	CODIGO OP.	OPERANDO	
81B4	12			STAX D		Y3 → T.D.C
81B5	00			NOP		
81B6	00			NOP		
81B7	00			NOP		
81B8	00			NOP		
81B9	13			INX D		
81EA	2B			DCX H		
81BB	46			MOV D,M		
81BC	3E	AB		MVI A	AB	
81BE	90			SUB B		
81BF	12			STAX D		Y4 → T.D.C
81C0	2B			DCX H		
81C1	13			INX D		
81C2	46			MOV B,M		
81C3	3E	55		MVI A	55	
81C5	80			ADD B		
81C6	12			SATX D		B5 → T.D.C.
81C7	13			INX D		
81C8	3A	53	28	LDA	R5	
81CB	12			STAX D		R5 → T.D.C
81CC	21	53	28	LXI H	R5	
81CF	46			MOV B,M		
81D0	13			INX D		
81D1	3E	FF		MVI A		
81D3	90			SUB B		
81D4	12			STAX D		R6 → T.D.C.

ESCUELA SUPERIOR
POLITECNICA DEL
LITORAL
(ESPOL)

TITULO: SUBROUTINA CALCULO

NOMBRE CESAR H. AVILA B.

HOJA N.º 20/34

DIRECCION	CODIGO HEX	MNEMONICO			COMENTARIOS
		ETIQUETA	CODIGO OP.	OPERANDO	
81DE	23		INX H		
81DF	13		INX D		
81E0	46		MOV B,M		
81E1	3E 55		MVI A	55	
81E3	80		ADD B		
81E4	12		STAX D		B6 → T.D.C
81E5	23		INX H		
81E6	13		INX D		
81E7	46		MOV B.M.		
81E8	3E 55		MVI A	55	
81EA	80		ADD B		
81EB	12		STAX D		B7→T.D.C
81EC	13		INX D		
81ED	3E AB		MVI A	AB	
81EF	12		STAX	D	Y6 → T.D.C.
81F0	13		INX D		
81F1	46		MOV B.M.		
81F2	3E FF		MVI A	FF	
81F4	90		SUB B		
81F5	12		STAX D		R7 → T.D.C
81F6	13		INX D		
81F7	2B		DCX H		
81F8	46		MOV B,M		
81F9	3E FF		MVI A	FF	
81FB	90		SUB B		
81FC	00		NOP		

ESCUELA SUPERIOR
POLITECNICA DEL
LITORAL
(ESPOL)

TITULO: SUBROUTINA CALCULO

NOMBRE CESAR H. AVILA B.

HOJA Nº 22/34

DIRECCION	CODIGO HEX	MNEMONICO			COMENTARIOS
		ETIQUETA	CODIGO OP.	OPERANDO	
8203	3E AB		MVI A	AB	
8205	80		ADD B		
8206	12		STAX D		Y7 → T.D.C
8207	13		INX D		
8208	21 53 28		LXI H	R5	
820B	46		MOV B,M		
820C	3E 55		MVI A	55	
820E	80		ADD B		
820F	12		STAX D		B8 → T.D.C
8210	13		INX D		
8211	3E FF		MVI A		
8213	90		SUB B		
8214	C6 55		ADI	55	
8216	12		STAX D		B9 → T.D.C.
8217	21 50 28		LXI H	R2	
821A	13		INX D		
821B	46		MOV B, M		
821C	3E FF		MVI A	FF	
821E	90		SUB B		
821C	12		STAX D		R9 → T.D.C
8220	23		INX H		
8221	13		INX D		
8222	46		MOV B,M		
8223	3E AB		MVI A	AB	
8225	80		ADD B		
8226	12		SAATX D		Y8 → T.D.C

ESCUELA SUPERIOR
POLITECNICA DEL
LITORAL
(ESPOL)

TITULO: SUBROUTINA ALMACEN

NOMBRE CESAR H. AVILA B.

HOJA N°25/34

DIRECCION	CODIGO HEX			MNEMONICO			COMENTARIOS
				ETIQUETA	CODIGO OP.	OPERANDO	
824E	31	C2	20		LXI SP	20C2	Inicia SP
8251	06	00		ALMACEN	MVI B	00	
8253	3A	82	28		LDA	M1-2	
8256	67				MOV H,A		
8257	68				MOV L,B		Inicia L=00
8258	58				MOV E,B		E=00
8259	3A	55	28		LDA	B1	Carga B1 en Acc.
825C	4F				MOVC,A		
825D	3E	01			MVI A	01	Dato → Acc
825F	CD	60	83		CALL	GRABA	
8262	3A	56	28		LDA	B2	B2 → Acc
8265	4F				MOV C,A		
8266	3E	00			MVI A		Dato → Acc
8268	CD	60	83		CALL	GRABA	
826B	3A	57	28		LDA	R2	R2 → Acc
826E	4F				MOV C,A		R2 → C
826F	3E	01			MVI A	01	Dato → Acc
8271	CD	60	83		CALL	GRABA	
8274	3A	58	28		LDA	Y1	Y1 → Acc
8277	4F				MOV C,A		Y1 → C
8278	3E	05			MVI A	05	Dato → Acc
827A	CD	60	83		CALL	GRABA	
827E	3A	59	28		LDA	Y2	Acc ← Y2
8280	4F				MOV C,A		
8281	3E	07			MVI A	07	Dato → Acc
8283	CD	60	83		CALL	GRABA	

ESCUELA SUPERIOR
POLITECNICA DEL
LITORAL
(ESPOL)

TITULO: SUBROUTINA ALMACEN

NOMBRE CESAR H. AVILA B.

HOJA N° 27/34

DIRECCION	CODIGO HEX	MNEMONICO			COMENTARIOS
		ETIQUETA	CODIGO O.P.	OPERANDO	
8295	CD 60 83		CALL	GRABA	
8298	3A 5C 28		LDA	R4	B4 → Acc
829B	4F		MOVC, A		
829C	3E 00		MVI A	00	Dato → Acc
829E	CD 60 83		CALL	GRABA	
82A1	3A 5D 28		LDA	B4	B4 → Acc
82A4	4E		MOV C,A		
82A5	3E 04		MVI A	04	Dato → Acc
82A7	CD 60 83		CALL	GRABA	
82AA	3A 5E 28		LDA	Y3	Y3 → Acc
82AD	4F		MOV C A		
82AE	3E 05		MVI A	05	Dato → Acc
82B0	CD 60 83		CALL	GRABA	
82B3	3A 5F 28		LDA	Y4	Y4 → Acc
82B6	4F		MOV C A		
82B7	3E 07		MVI A	07	Dato → Acc
82B9	CD 60 83		CALL	GRABA	
82BC	3A 60 28		LDA	B5	B5 → Acc
82BF	4F		MOV C,A		
82C0	3E 05		MVI A	05	Dato → Acc
82C2	CD 60 83		CALL	GRABA	
82C5	3A 61 28		LDA	R5	R5 → Acc
82C8	4F		MOV C,A		
82C9	3E 04		MVI A	04	Dato → Acc
82CB	CD 60 83		CALL	GRABA	
82CE	3A 62 28		LDA	R6	R6 → Acc

ESCUELA SUPERIOR
POLITECNICA DEL
LITORAL
(ESPOL)

TITULO: SUBROUTINA ALMACENNOMBRE CESAR H. AVILA B.HOJA N.º 29/34

DIRECCION	CODIGO HEX	MNEMONICO			COMENTARIOS
		ETIQUETA	CODIGO OP.	OPERANDO	
82DD	CD 60 83		CALL	GRABA	
82E0	3A 64 28		LDA	B 6	B6 → Acc
82E3	4F		MOV C,A		
82E4	3E 06		MVI A	06	Dato → Acc
82E6	CD 60 83		CALL	GRABA	
82E9	3A 65 28		LDA	B7	B7 → Acc
82EC	4F		MOV C,A		
82ED	3E 07		MVI A	07	Dato → Acc
82EF	CD 60 83		CALL	GRABA	
82F2	3A 66 28		LDA	Y6	Y6 → Acc
82F5	4F		MOV C,A		
82F6	3E 06		MVI A	06	Dato → Acc
82F8	CD 60 83		CALL	GRABA	
82FB	3A 67 28		LDA	R7	R7 → Acc
82FE	4F		MOV C,2		
82FF	3E 04		MVI A	04	Dato → Acc
8301	CD 60 83		CALL	GRABA	
8304	3A 68 28		LDA	R8	R8 → Acc
8307	4F		MOV C,A		
8308	3E 00		MVI A	00	Dato → Acc
830A	CD 60 83		CALL	GRABA	
830D	3A 69 28		LDA	Y8	Y7 → Acc
8310	4F		MOV C,A		
8311	3E 04		MVI A	04	Dato → Acc
8313	CD 60 83		CALL	GRABA	
8316	3A 6A 28		LDA	B8	B8 → Acc

ESCUELA SUPERIOR
POLITECNICA DEL
LITORAL
(ESPOL)

TITULO: SUBROUTINA ALMACEN Y GRABA

NOMBRE CESAR H. AVILA B.

HOJA N°31/34

DIRECCION	CODIGO HEX	MNEMONICO			COMENTARIOS
		ETIQUETA	CODIGO OP.	OPERANDO	
8325	CD 60 83		CALL	GRABA	
8328	3A 6C 28		LDA	R9	R9 → Acc
832B	4F		MOV C,A		
832C	3E 06		MVI A	06	Dato → Acc
832E	CD 60 83		CALL	GRABA	
8331	3A 6D 28		LDA	Y8	Y8 → Acc
8334	4F		MOV C,A		
8335	3E 02		MVI A	02	Dato → Acc
8337	CD 60 83		CALL	GRABA	
833A	3A 6E 28		LDA	Y9	Y4 → Acc
833D	4F		MOV C,A		
833E	3E 00		MVI A	00	Dato → Acc
8340	CD 60 83		CALL	GRABA	
8343	3A 6F 28		LDA	R10	R10 → Acc
8346	4F		MOV C,A		
8347	3E 02		MVI A	02	Dato → Acc
8349	CD 60 83		CALL	GRABA	
834C	C9 00		RET		
8360	57	GRABA	MOV D,A		Dato → D
8361	79		MOV A,C		Dirección → Acc
8362	93		SUB E		Compara si dirección
8363	FE 03		CPI		Actual y calculada tiene diferencia de 3 o más
8365	DA 85 83		JC	LAZO W	

B I B L I O G R A F I A

1. Angulo José Ma., "Microprocesadores", Paraninfo S.A., Madrid, 1981.
2. Buja Giuseppe & Florini Paolo, "A microcomputer-based quasi-continuous output controller for PWM inverters", IEEE Proc. Industrial Applications of Microprocessors, 1980, pp. 107-111.
3. Bedford B.D. & Hoft R.G., Principles of inverter circuits, John Wiley & Sons Inc., 1969.
4. Corominas Viñas Joaquin, "Introducción al control de procesos - por Ordenador", Marcombo S.A., Madrid, 1976.
5. Intel Corporation, MCS-85 User's Manual, 1976.
6. Kuhn r, Pequeños transformadores, Marcombo S.A., Madrid, 1971.
7. Le Huy Woang, A microprocessor - controlled pulswidth modulated inverter, IEEE Industrial Applicarions of microprocessors, Marzo de 1.978.
8. Murohy J.M., Thyristor Control of AC Motors, Pergamon Press Ltda. New York, 1973.
9. Murphy J.M., Microprocessor Control of PWM Inverter Inducción Motor Drive, IEEE Proc. Industrial Applicarions of Microprocessors, 1979, pp. 344-348.

10. Martínez S., Nuevo Inversor con SCR, Mundo Electrónico, 1979 ,
Nº 91, pp. 37-48.
11. Martínez García S., "Síntesis de un nuevo inversor con SCR, Mun
do Electrónico, 1981, Nº 105, pp. 85-105.



A.F. 141599