

ESCUELA SUPERIOR POLITÉCNICA DEL LITORAL

**FACULTAD DE INGENIERÍA EN ELECTRICIDAD Y
COMPUTACIÓN**

**DISEÑO DE SISTEMA DE CARGA PARA BANCO DE BATERÍAS DE GEL 48VDC
EN VEHÍCULOS ELÉCTRICOS**

INGE-3117

PROYECTO INTEGRADOR

PREVIO A LA OBTENCIÓN DEL TÍTULO DE:

INGENIERO ELÉCTRICO

PRESENTADO POR:

FABRICIO RAÚL MEDINA MENDIETA

GUAYAQUIL – ECUADOR

AÑO: 2025

Dedicatoria

A Dios, por brindarme la fortaleza necesaria para nunca desistir, especialmente en aquellos momentos donde el camino se tornó difícil durante mis años de estudio.

A mis padres, Fabricio y Marcela, por ser mi guía constante y mi apoyo incondicional; este logro es el fruto de su esfuerzo y sacrificio, pues creyeron en mí incluso cuando yo mismo dudaba.

A mis hermanas, Valeska y María Gabriela, quienes son mi mayor impulso para convertirme en un ejemplo de superación y un apoyo firme en sus vidas.

A mi enamorada, Danna, por su compañía incondicional y por ser la motivación necesaria para culminar esta etapa con éxito.

Asimismo, a mis compañeros de vida: a Benito, por su alegre compañía, y a mi recordada Bebelinda, mi querida "Rone", cuya presencia fue un motor de alegría y cuyo recuerdo permanece como mi más dulce motivación.

Fabricio Raul Medina Mendieta

Agradecimientos

Expreso mi más profunda gratitud a Dios, por brindarme la fortaleza y sabiduría necesarias durante toda mi formación universitaria. A mis padres, Fabricio Xavier Medina Reyes y Cecibel Marcela Mendieta Alfonso, pilares fundamentales de mi vida, por su apoyo incondicional y sacrificio constante; este logro es el fruto de su amor. A mis hermanas, Briccida Valeska y María Gabriela, por ser mi motor y alegría diaria.

De manera especial, agradezco a mis abuelos, Raúl Medina y Josefina Reyes, por su confianza y respaldo emocional, así como a mis tíos y tías por sus valiosos consejos en este camino.

A mi enamorada, Danna Canto, por ser mi apoyo incondicional, por su paciencia y por creer en mí en cada etapa de este proceso; su compañía ha sido la motivación esencial para culminar con éxito esta meta.

Al Ph.D. Angel Andres Recalde Lino, por su guía integral y el generoso préstamo de equipos esenciales para este proyecto. Al Ph.D. Sixifo Daniel Falcones Zambrano, por su orientación técnica y por facilitarme el uso del Laboratorio de Tiempo Real. A mis tutores, Ph.D. César Antonio Martín Moreno y Ms.C. Dennys Dick Cortez Alvarez, por su dirección experta y solidaridad en la culminación de este trabajo.

Finalmente, mi agradecimiento a Gino Andrés Pinargote Escudero y Daniel Alfonso Pinargote Escudero, directivos de Genera: Energías Renovables, por la confianza profesional depositada en mí y por su valiosa contribución material para la ejecución de este proyecto.

Fabricio Raul Medina Mendieta

Declaración Expresa

Yo Fabricio Raúl Medina Mendieta acuerdo y reconozco que:

La titularidad de los derechos patrimoniales de autor (derechos de autor) del proyecto de graduación corresponderá al autor o autores, sin perjuicio de lo cual la ESPOL recibe en este acto una licencia gratuita de plazo indefinido para el uso no comercial y comercial de la obra con facultad de sublicenciar, incluyendo la autorización para su divulgación, así como para la creación y uso de obras derivadas. En el caso de usos comerciales se respetará el porcentaje de participación en beneficios que corresponda a favor del autor o autores.

La titularidad total y exclusiva sobre los derechos patrimoniales de patente de invención, modelo de utilidad, diseño industrial, secreto industrial, software o información no divulgada que corresponda o pueda corresponder respecto de cualquier investigación, desarrollo tecnológico o invención realizada por mí durante el desarrollo del proyecto de graduación, pertenecerán de forma total, exclusiva e indivisible a la ESPOL, sin perjuicio del porcentaje que me corresponda de los beneficios económicos que la ESPOL reciba por la explotación de mi innovación, de ser el caso.

En los casos donde la Oficina de Transferencia de Resultados de Investigación (OTRI) de la ESPOL comunique al autor que existe una innovación potencialmente patentable sobre los resultados del proyecto de graduación, no se realizará publicación o divulgación alguna, sin la autorización expresa y previa de la ESPOL.

Guayaquil, 04 de febrero del 2025.

Fabricio Raúl Medina Mendieta

Evaluadores

Mgr. Dennys Dick Cortez Alvarez

Profesor de Materia

Ph.D. César Antonio Martín Moreno

Tutor de proyecto

Resumen

La transición hacia la electromovilidad demanda soluciones de carga flexibles que superen las limitaciones de la infraestructura fija. El presente trabajo de titulación aborda el diseño e implementación de un sistema de gestión energética bidireccional para una arquitectura de voltaje dual (48 VDC / 12 VDC) en vehículos eléctricos. El proyecto se centra en el desarrollo de un prototipo funcional a escala que demuestra la operatividad de los sistemas vehiculares modernos, donde coexisten niveles de bajo voltaje para accesorios y alto voltaje para tracción. Adicionalmente, se valida la integración de fuentes de energía renovable (solar) en el bus de tracción y la capacidad del sistema para operar como una micro-electrolinera off-grid. La metodología se fundamentó en un diseño experimental en "V", empleando un convertidor DC/DC síncrono controlado digitalmente mediante un DSP TMS320F28379D. Se implementó una interfaz de hardware personalizada ("Shield") y se modificó la etapa de potencia (LM5170) para habilitar el control por software. Los resultados validaron la capacidad del sistema para recuperar el bus de 12V ante descargas profundas en menos de 1.0 segundos y limitar la corriente de carga a 1 A para proteger el banco de baterías. El sistema demostró estabilidad térmica y eficiencia en la transferencia de energía, confirmando su viabilidad como plataforma escalable para aplicaciones de movilidad eléctrica y almacenamiento distribuido.

Palabras Clave: Vehículo Eléctrico, Convertidor Bidireccional, Energía Solar, Gestión Energética, Almacenamiento de energía.

Abstract

The transition towards electromobility demands flexible charging solutions that overcome fixed infrastructure limitations. This thesis addresses the design and implementation of a bidirectional energy management system for a dual-voltage architecture (48 VDC / 12 VDC) in electric vehicles. The project focuses on developing a functional scale prototype that demonstrates the operation of modern vehicular systems, where low-voltage levels for accessories coexist with high-voltage levels for traction. Additionally, it validates the integration of renewable energy sources (solar) into the traction bus and the system's capability to operate as an off-grid micro-charging station. The methodology was based on a "V" experimental design, utilizing a synchronous DC/DC converter digitally controlled by a TMS320F28379D DSP. A custom hardware interface ("Shield") was implemented, and the power stage (LM5170) was modified to enable software control. Results validated the system's ability to recover the 12V bus from deep discharges in less than 1.0 seconds and strictly limit solar charging current to 1 A to protect the battery bank. The system demonstrated thermal stability and efficiency in power transfer, confirming its viability as a scalable platform for electric mobility and distributed storage applications.

Keywords: *Electric Vehicle, Bidirectional Converter, Solar Energy, Energy Management, Energy Storage.*

Índice general

Resumen	I
<i>Abstract</i>	II
Índice general	III
Abreviaturas	VII
Simbología	IX
Índice de figuras	X
Índice de Tablas	XI
Capítulo 1	1
1. Introducción	2
1.1. Descripción del Problema.....	4
1.2. Justificación del Problema.....	5
1.3. Objetivos.....	6
1.3.1. Objetivo general	6
1.3.2. Objetivos específicos	6
1.4. Marco teórico.....	7
1.4.1. Arquitecturas de Voltaje Dual (LV12 + HV48).....	7
1.4.2. Fundamentos de Conversión de Potencia Bidireccional	8
1.4.3. Procesamiento Digital de Señales en Electrónica de Potencia.....	10
1.4.4. Tecnologías de Generación Fotovoltaica para Movilidad (VIPV).....	10

1.4.5.	Almacenamiento Electroquímico: Baterías VRLA-Gel.....	11
1.4.6.	Principios de Instrumentación.....	12
Capítulo 2	13
2.	Metodología.....	14
2.1.	Enfoque de la Investigación y Formulación de Alternativas.....	14
2.1.1.	Análisis de Alternativas de Solución	14
2.1.2.	Selección de la Mejor Alternativa.....	15
2.1.3.	Diseño Conceptual y Metodología de Diseño.....	16
2.2.	Diseño Detallado del Producto	17
2.2.1.	Metodología de Implementación.....	17
2.2.2.	Criterios de Diseño y Selección de Recursos.....	17
2.2.3.	Justificación de los Métodos Escogidos.....	18
2.3.	Implementación de Hardware y Potencia.....	18
2.3.1.	Configuración del Convertidor DC/DC (LM5170EVM).....	19
2.3.2.	Interfaz de Instrumentación Externa	19
2.3.3.	Acondicionamiento de Señales para Realimentación de Voltaje (Ad-Hoc) ..	20
2.3.4.	Placa de Interfaz Electrónica y Alimentación (Shield Personalizado).....	21
2.3.5.	Adecuaciones de Hardware en el Convertidor DC/DC (Reingeniería).....	23
2.3.6.	Mapa de Interconexión de Señales (Pinout).....	26
2.3.7.	Carga Electrónica Ajustable (Validación de Descarga).....	27

2.4.	Especificaciones Técnicas Finales y Estrategia de Identificación.....	27
2.4.1.	Modelado Matemático e Identificación de Variables	27
2.4.2.	Estrategia de Control Digital (Firmware).....	28
2.5.	Diseño y Construcción de Estructuras para Paneles Solares.....	30
2.5.1.	Criterios de Diseño Estructural	30
2.5.2.	Selección de Materiales y Dimensionamiento	31
2.5.3.	Diseño Geométrico y Ensamble.....	31
2.5.4.	Proceso de Implementación	33
Capítulo 3	34
3.	Resultados y análisis.....	35
3.1.	Caracterización del Convertidor en Lazo Abierto (Fase 0).....	36
3.1.1.	Caracterización del Modo Buck (Regulación de Carga).....	36
3.1.2.	Caracterización del Modo Boost (Respaldo de Energía)	36
3.1.3.	Linealidad de la Señal de Control (Validación VCCS).....	36
3.1.4.	Validación Experimental: Respuesta Dinámica ante Perturbación de Carga	37
3.1.5.	Validación Experimental: Recuperación Dinámica del Bus ante Descarga ..	40
3.1.6.	Validación Experimental: Asistencia de Potencia en Modo Boost (48V)	42
3.2.	Resultados de la Integración Bidireccional (Fase 1)	45
3.2.1.	Transición Dinámica de Modos	45
3.2.2.	Estabilidad de los Buses de Batería	45

3.2.3. Dinámica de Transición Bidireccional (Inversión de Flujo).....	46
3.3. Evaluación del Subsistema Solar (Fase 2).....	48
3.3.1. Eficiencia del Seguimiento MPPT	48
3.3.2. Perfil de Carga del Banco de Baterías (Protección de Corriente).....	48
Capítulo 4	50
4. Conclusiones y recomendaciones	51
4.1. Conclusiones.....	51
4.2. Recomendaciones	52
Referencias	53
Anexos.....	55

Abreviaturas

ACMC	Average Current Mode Control (Control de Modo de Corriente Promedio)
ADC	Analog-to-Digital Converter (Convertidor Analógico-Digital)
CCM	Continuous Conduction Mode (Modo de Conducción Continua)
CLA	Control Law Accelerator (Acelerador de Leyes de Control)
DSP	Digital Signal Processor (Procesador Digital de Señales)
ECU	Electronic Control Unit (Unidad de Control Electrónica)
EMI	Electromagnetic Interference (Interferencia Electromagnética)
EVM	Evaluation Module (Módulo de Evaluación)
GPIO	General Purpose Input/Output (Entrada/Salida de Propósito General)
HIL	Hardware-in-the-Loop
HRPWM	High-Resolution Pulse Width Modulation (Modulación por Ancho de Pulso de Alta Resolución)
HV	High Voltage (Alto Voltaje - Referido al bus de 48V)
LEV	Light Electric Vehicle (Vehículo Eléctrico Ligero)

LV	Low Voltage (Bajo Voltaje - Referido al bus de 12V)
MPPT	Maximum Power Point Tracking (Seguimiento del Punto de Máxima Potencia)
OCP	Over Current Protection (Protección contra Sobrecorriente)
OCV	Open Circuit Voltage (Voltaje de Circuito Abierto)
OVP	Over Voltage Protection (Protección contra Sobrevoltaje)
PI	Proportional-Integral (Proporcional-Integral)
PWM	Pulse Width Modulation (Modulación por Ancho de Pulso)
SELV	Safety Extra Low Voltage (Voltaje Extra Bajo de Seguridad)
UVLO	Under Voltage Lock-Out (Bloqueo por Bajo Voltaje)
V2L	Vehicle-to-Load (Vehículo a Carga)
V2V	Vehicle-to-Vehicle (Vehículo a Vehículo)
VCCS	Voltage-Controlled Current Source (Fuente de Corriente Controlada por Voltaje)
VIPV	Vehicle Integrated Photovoltaics (Fotovoltaica Integrada en Vehículos)
VRLA	Valve Regulated Lead Acid (Plomo-Ácido Regulada por Válvula)

Simbología

C_{10}	Capacidad nominal de la batería descargada en 10 horas [Ah]
D	Ciclo de trabajo (Duty Cycle) [adimensional]
$e[k]$	Señal de error en tiempo discreto en el instante k [V]
G_{cs}	Ganancia del sensor de corriente [V/V]
g_m	Transconductancia del convertidor [A/V]
I_{fase}	Corriente de fase del convertidor [A]
I_{out}	Corriente de salida [A]
I_{set}	Corriente de referencia (Setpoint) [A]
K_i	Ganancia Integral del controlador
K_p	Ganancia Proporcional del controlador
R_s	Resistencia de sensado (Shunt) [Ω]
T_s	Periodo de muestreo [s]
$u[k]$	Señal de control en tiempo discreto en el instante k
V_c	Voltaje de control [V]
V_{in}	Voltaje de entrada [V]
V_{ISETA}	Voltaje analógico de referencia en el pin ISETA [V]
V_{out}	Voltaje de salida [V]

Índice de figuras

Figura 1.1. Diagrama conceptual del sistema de gestión energética propuesto	3
Figura 1.2. Circuito de aplicación simplificado LM5170-Q1	8
Figura 2.1. Diagrama de bloques de la arquitectura de hardware del sistema	18
Figura 2.2. Esquema eléctrico de la etapa de acondicionamiento de señales	20
Figura 2.3. Montaje de la tarjeta de desarrollo TMS320F28379D sobre el Shield de interfaz	21
Figura 2.4. Ubicación de los jumpers a retirar del módulo de potencia EVM.....	25
Figura 2.5. Esquemático del código PLECS – Control Lazo abierto.....	28
Figura 2.6. Esquemático del código PLECS – Control Lazo Cerrado (Automático)	29
Figura 2.7. Estructura modular ensamblada con perfilería de tubo cuadrado de 1"	32
Figura 2.9. Panel Solar montado sobre la estructura armada	33
Figura 3.1. Fotografía del Prototipo Implementado	35
Figura 3.2. Perfil de voltaje en el bus de 12V - Secuencia de carga y conexión de carga ...	39
Figura 3.3. Oscilograma de recuperación del bus de 12V: Transición de descarga a carga activa	42
Figura 3.4. Perfil de voltaje y corriente en el bus de 48V durante la prueba de asistencia en modo Boost	45
Figura 3.5. Oscilograma de la transición bidireccional de corriente (Inversión de Flujo)...	48
Figura 3.6. Validación experimental de la limitación de corriente de carga solar	49

Índice de Tablas

Tabla 1.1. Especificaciones Técnicas Batería YTX5L-BS	11
Tabla 2.1. Comparativa de Alternativas de Solución.....	16
Tabla 2.2. Lista de materiales de la placa de acondicionamiento	20
Tabla 2.3. Asignación de Pines del Sistema de Control.....	26
Tabla 2.4. Materiales Principales de la Estructura	31
Tabla 3.1. Eventos secuenciales durante la prueba de carga dinámica	39
Tabla 3.2. Eventos secuenciales durante la prueba de recuperación.....	41
Tabla 3.3. Eventos secuenciales durante la asistencia en Modo Boost.....	44
Tabla 3.4. Eventos secuenciales durante la prueba de transición bidireccional.....	47

Capítulo 1

1. Introducción

La transición global hacia la movilidad sostenible ha impulsado una adopción masiva de vehículos eléctricos (VE). No obstante, la infraestructura de carga actual y la arquitectura de potencia de la mayoría de los vehículos ligeros presentan una limitación crítica: la unidireccionalidad. Los sistemas convencionales dependen exclusivamente de la red eléctrica para la recarga y mantienen aisladas las redes de alimentación de alto voltaje (tracción) y bajo voltaje (servicios), desaprovechando la capacidad de almacenamiento del vehículo para situaciones de emergencia o autogeneración.

El presente trabajo de titulación se basa en la implementación de un prototipo funcional diseñado para modelar y demostrar el funcionamiento de las arquitecturas de potencia modernas en vehículos eléctricos. Estas arquitecturas se caracterizan por la coexistencia de múltiples niveles de tensión: un bus de bajo voltaje (típicamente 12 VDC) para alimentar componentes auxiliares como infoentretenimiento, luces y ECUs, y un bus de alto voltaje (en este caso, 48 VDC) destinado a la propulsión y componentes de potencia.

El alcance del proyecto abarca la demostración de tres escenarios de operación clave mediante este prototipo escalable. Primero, la Gestión de Arquitectura Dual, que implica la simulación de la transferencia de energía bidireccional entre los buses de 12V y 48V, replicando la función de los convertidores DC-DC embarcados en vehículos reales. Segundo, la Integración Solar Vehicular, demostrando un vehículo eléctrico con capacidad de autogeneración mediante la integración de un panel solar en el lado de 48 VDC, validando el concepto de "Solar Range Extender". Tercero, la Electrolinera Off-Grid, configurando el sistema para operar como una estación de carga aislada, donde el banco de

48V actúa como almacenamiento estacionario para suministrar energía a cargas externas de 12V (análogo a la carga de un vehículo ligero).

Aunque el sistema desarrollado es un prototipo académico, sus principios de diseño y control son totalmente escalables a potencias mayores y bancos de baterías de mayor capacidad, sirviendo como una plataforma de validación tecnológica para aplicaciones industriales futuras.

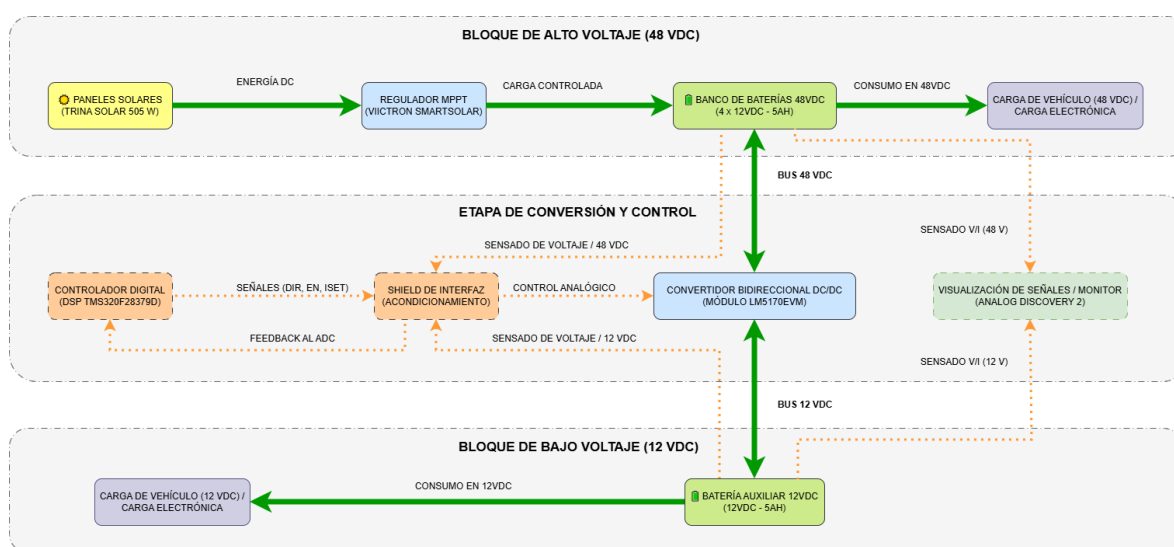


Figura 1.1. Diagrama conceptual del sistema de gestión energética propuesto

1.1. Descripción del Problema

La expansión de la electromovilidad enfrenta barreras significativas relacionadas con la flexibilidad de recarga y la gestión de energía a bordo. Los sistemas de potencia tradicionales en vehículos ligeros operan bajo esquemas rígidos que no permiten el flujo inverso de energía desde el almacenamiento principal hacia cargas auxiliares o hacia otros vehículos. Esta rigidez convierte al vehículo en una carga pasiva, vulnerable ante fallos de la red o agotamiento de la batería en zonas remotas.

Específicamente, se identifica la carencia de sistemas integrados de bajo costo que permitan: (i) la captación de energía solar dinámica (durante el movimiento), (ii) el uso del VE como unidad de almacenamiento aislada (off-grid), y (iii) la bidireccionalidad para soporte de emergencia (Limp Home Mode).

1.2. Justificación del Problema

La investigación propone el desarrollo de un prototipo de gestión energética versátil cuyo valor técnico reside en redefinir la interacción entre el VE y su fuente de energía. El proyecto se justifica en primer lugar por su contribución a la resiliencia energética, habilitando modos de operación de emergencia (V2L/V2V) inexistentes en arquitecturas convencionales de bajo voltaje, lo que permite la recuperación de buses con niveles de bajo voltaje críticos mediante la transferencia de energía entre baterías.

En segundo lugar, la propuesta promueve la sostenibilidad mediante la integración de generación solar directa al bus de tracción utilizando algoritmos MPPT. Esto no solo reduce la dependencia de la red eléctrica basada en combustibles fósiles, sino que también contribuye a mitigar la "ansiedad de rango" del usuario al proporcionar una fuente de recarga autónoma.

Finalmente, el proyecto fomenta la innovación local al validar el diseño de hardware de control personalizado, como los Shields y los algoritmos implementados en DSP, así como técnicas avanzadas de modificación de hardware comercial. Estos desarrollos son directamente aplicables tanto a la industria automotriz nacional como al ámbito académico, fortaleciendo las capacidades tecnológicas locales.

1.3. Objetivos

1.3.1. *Objetivo general*

Diseñar e implementar un sistema de carga y gestión energética bidireccional para un banco de baterías de Gel de 48 VDC en vehículos eléctricos, integrando generación fotovoltaica y control digital mediante DSP para asegurar la autonomía y resiliencia del sistema de potencia.

1.3.2. *Objetivos específicos*

Modelar la arquitectura de potencia del convertidor bidireccional utilizando el módulo LM5170 y el microcontrolador TMS320F28379D, estableciendo los lazos de control para los modos de operación Buck y Boost.

Dimensionar el subsistema de captación solar considerando la integración de paneles Trina Solar de 505 W y la regulación MPPT Victron SmartSolar 150/35, garantizando la compatibilidad con el bus de 48 VDC.

Validar experimentalmente los tres escenarios de operación del prototipo: carga solar dinámica, suministro off-grid a cargas de 12 V, y transferencia bidireccional de emergencia, analizando la eficiencia y estabilidad térmica del banco de baterías.

1.4. Marco teórico

1.4.1. Arquitecturas de Voltaje Dual (LV12 + HV48)

La normativa internacional, específicamente la norma ISO 6469-3 sobre seguridad eléctrica en vehículos [1], define las clases de tensión para sistemas de propulsión y auxiliares. En este contexto, la arquitectura de 48 VDC ha emergido como un estándar de "alto voltaje seguro" para aplicaciones de hibridación suave y vehículos eléctricos ligeros (LEV).

Esta topología dual requiere la coexistencia y gestión inteligente de dos buses de energía:

- **Bus de 48 V (Lado de Potencia):** Destinado a la tracción, recuperación de energía de frenado regenerativo y alimentación de cargas de alto consumo (compresores de A/C, suspensión activa, dirección asistida). Su mayor voltaje permite reducir la corriente para la misma potencia, disminuyendo las pérdidas por efecto Joule ($P_{loss} = I^2R$) y el calibre del cableado.
- **Bus de 12 V (Lado de Servicios):** Mantiene la compatibilidad con la vasta infraestructura de componentes automotrices estándar heredados (iluminación, infoentretenimiento, ECUs, elevalunas).

La interconexión de estos buses se realiza mediante convertidores DC-DC bidireccionales [14], los cuales deben garantizar la transferencia de potencia en ambos sentidos bajo un control estricto de corriente y voltaje para evitar la inestabilidad del bus común y proteger los componentes sensibles.

1.4.2. Fundamentos de Conversión de Potencia Bidireccional

La conversión de energía entre dos niveles de tensión continua se basa en la conmutación de alta frecuencia de dispositivos semiconductores. Para aplicaciones bidireccionales no aisladas, la topología síncrona Buck-Boost es la más utilizada debido a su eficiencia y simplicidad [11], [12].

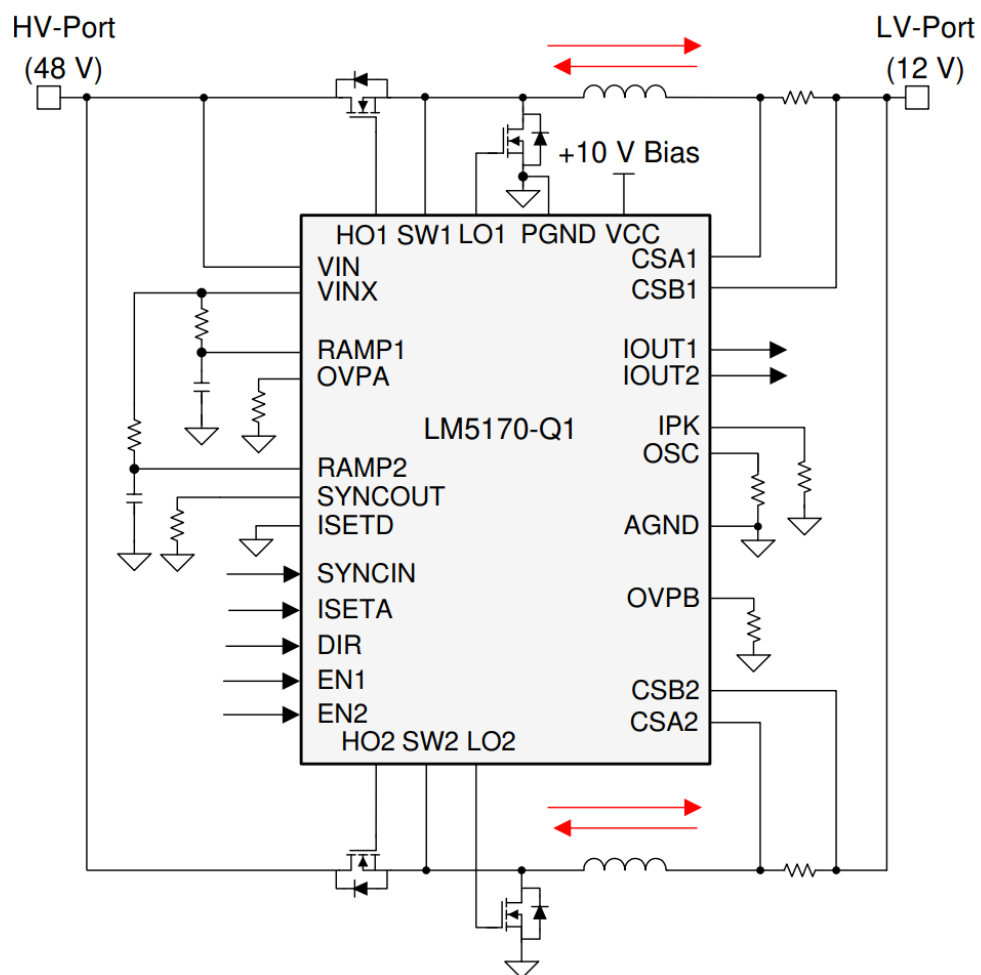


Figura 1.2. Circuito de aplicación simplificado LM5170-Q1

Fuente: Texas Instruments, LM5170-Q1 Datasheet [2].

- **Modo Buck (Reductor):** En este modo, la energía fluye del bus de alta tensión ($V_{in} = 48V$) al de baja tensión ($V_{out} = 12V$). El interruptor superior (Q_1) modula la energía, mientras que el interruptor inferior (Q_2) actúa como rectificador síncrono. La relación de transferencia ideal en conducción continua (CCM) es:

$$V_{out} = D \cdot V_{in} \quad (1.1)$$

Donde D es el ciclo de trabajo ($0 \leq D \leq 1$).

- **Modo Boost (Elevador):** El flujo de energía se invierte ($12V \rightarrow 48V$). El interruptor inferior (Q_2) actúa como el elemento de control principal, almacenando energía en el inductor, y el interruptor superior (Q_1) rectifica la salida. La relación de transferencia ideal es:

$$V_{out} = \frac{V_{in}}{1 - D} \quad (1.2)$$

Para la gestión de este flujo, se analiza la topología basada en el controlador LM5170-Q1. Este dispositivo integra amplificadores diferenciales de alta precisión para la medición de corriente promedio, permitiendo un control de lazo cerrado con un error inferior al 1% [2]. A diferencia de los controladores convencionales de voltaje, el LM5170 implementa un esquema de Control de Corriente Promedio (ACMC), el cual ofrece una respuesta transitoria superior y simplifica la compensación del lazo.

1.4.3. Procesamiento Digital de Señales en Electrónica de Potencia

La implementación de algoritmos de control avanzados y la supervisión del sistema requieren una unidad de procesamiento de alto rendimiento capaz de ejecutar cálculos complejos en tiempo real. Se selecciona el microcontrolador TMS320F28379D de la familia C2000 de Texas Instruments [4].

Este dispositivo cuenta con una arquitectura de doble núcleo (Dual-Core) de 32 bits operando a 200 MHz, y co-procesadores de control en tiempo real (CLA - Control Law Accelerator). La utilización del CLA es fundamental, ya que permite la ejecución de los lazos de control de corriente y voltaje (PID) independientemente del núcleo principal (CPU), minimizando la latencia de procesamiento y liberando al núcleo principal para tareas de comunicación y seguridad.

1.4.4. Tecnologías de Generación Fotovoltaica para Movilidad (VIPV)

La integración de energía solar en vehículos (Vehicle Integrated Photovoltaics - VIPV) impone restricciones severas en términos de eficiencia por área y tolerancia al sombreado parcial debido a la geometría y movimiento del vehículo [13].

Para el subsistema de generación, se estudia la tecnología de celdas de medio corte (Half-Cut) presente en los módulos Trina Solar Vertex S (505 W) [6]. Esta configuración divide la corriente interna de la celda a la mitad, reduciendo las pérdidas resistivas internas en un 75% ($P_{loss} \propto I^2R$). Asimismo, la arquitectura de Multi-busbar mejora la captación óptica y la fiabilidad mecánica ante microfisuras causadas por la vibración vehicular [15].

La gestión de la energía captada se realiza mediante un algoritmo de Seguimiento del Punto de Máxima Potencia (MPPT) implementado en el controlador Victron SmartSolar 150/35 [7]. Este algoritmo ajusta continuamente la impedancia de entrada del convertidor para operar en el punto donde el producto $V \times I$ del panel es máximo, logrando una eficiencia de conversión pico superior al 98% según especificaciones del fabricante [7], minimizando las pérdidas térmicas en el habitáculo del vehículo.

1.4.5. Almacenamiento Electroquímico: Baterías VRLA-Gel

Para el almacenamiento de energía se seleccionan baterías de plomo-ácido reguladas por válvula con electrolito gelificado (VRLA-Gel), específicamente el modelo YTX5L-BS. Según las especificaciones técnicas de referencia [8].

Tabla 1.1. Especificaciones Técnicas Batería YTX5L-BS

Parámetro	Valor / Especificación
Voltaje Nominal	12 V
Capacidad Nominal (C_{10})	5 Ah
Corriente de Carga Estándar	0.5 A (0.1C)
Voltaje de Carga (Ciclo)	14.4 V
Resistencia Interna	~18 mΩ
Peso Aproximado	1.66 kg

Fuente: Enertec / Fulbat, Ficha Técnica [8].

- **Principios Electroquímicos:** El electrolito inmovilizado en gel permite la recombinación de gases y operación en cualquier posición.

- **Curva de Carga:** El proceso debe respetar las etapas de Bulk, Absorción (a 14.4V) y Flotación. Aunque la corriente estándar es 0.5 A, el sistema diseñado permite configurar límites superiores (ej. 1 A) para validación de carga rápida controlada, siempre monitoreando la temperatura.

1.4.6. Principios de Instrumentación

Para el desarrollo del sistema de sensado y acondicionamiento de señales analógicas, se aplican los principios fundamentales de la teoría de circuitos lineales. Estos fundamentos permiten la traducción de magnitudes físicas (corriente, alto voltaje) a niveles lógicos compatibles con el sistema de control digital.

- **Ley de Ohm:** Establece la relación proporcional entre la diferencia de potencial (V) aplicada a los extremos de un conductor y la corriente (I) que circula a través de él. ($V = I \cdot R$). En el diseño metodológico, se aplica para la medición indirecta de corriente utilizando resistencias shunt de precisión.
- **Divisor de Voltaje:** Es una configuración de circuito lineal que produce un voltaje de salida (V_{out}) que es una fracción del voltaje de entrada (V_{in}). ($V_{out} = V_{in} \cdot \frac{R_2}{R_1 + R_2}$). Este principio es esencial para la interfaz de los buses de potencia con el microcontrolador.
- **Disipación de Potencia (Ley de Joule):** Describe la transformación de energía eléctrica en energía térmica en un elemento resistivo ($P = I^2 \cdot R$). Este criterio se utiliza para el dimensionamiento térmico de los componentes de instrumentación.

Capítulo 2

2. Metodología.

2.1. Enfoque de la Investigación y Formulación de Alternativas

Se adoptó una metodología cuantitativa-experimental, fundamentada en el diseño, simulación y validación física de prototipos. El proceso de investigación siguió un ciclo de desarrollo en "V", partiendo del modelado matemático de la planta, pasando por la simulación en entorno virtual (PLECS), y culminando con la validación experimental en banco de pruebas. Se utilizó el método hipotético-deductivo para establecer los parámetros de control (corrientes de referencia, límites de voltaje) y contrastarlos con las mediciones empíricas obtenidas.

2.1.1. *Análisis de Alternativas de Solución*

Para resolver el desafío de la gestión bidireccional de energía entre los buses de 48V y 12V, se evaluaron dos alternativas principales de control para el módulo de potencia. Cabe destacar que la selección entre estas alternativas es independiente del sistema de generación solar, ya que se centra exclusivamente en el método de comando para el módulo convertidor bidireccional (BIDIR). La diferencia radica en la naturaleza de la señal de entrada utilizada para establecer la corriente de referencia (I_{set}):

Alternativa A: Control Analógico (Entrada ISETA).

- **Descripción:** El control de la corriente se realiza inyectando una señal de voltaje analógico continuo (0 - 1.5 V) en el pin ISETA del controlador LM5170. Esta señal es proporcional a la corriente de salida deseada.

- **Ventajas:** Simplicidad conceptual, respuesta inmediata, no requiere generación de señales de alta frecuencia por parte del microcontrolador.
- **Desventajas:** Susceptible a ruido eléctrico en las líneas de transmisión analógica, requiere un DAC (Convertidor Digital-Analógico) preciso en el DSP o un circuito de filtrado externo robusto.

Alternativa B: Control Digital/PWM (Entrada ISETD).

- **Descripción:** La referencia de corriente se establece mediante una señal digital modulada por ancho de pulso (PWM) aplicada al pin ISETD. El ciclo de trabajo del PWM determina el nivel de corriente.
- **Ventajas:** Alta inmunidad al ruido (señal digital), interfaz directa con los módulos PWM del microcontrolador sin necesidad de DAC.
- **Desventajas:** Introduce un retardo inherente debido al filtrado interno de la señal PWM, requiere configuración adicional de timers en el DSP.

2.1.2. Selección de la Mejor Alternativa

Se seleccionó la Alternativa A (Control Analógico vía ISETA). Esta decisión se fundamentó en la capacidad del DSP TMS320F28379D, que dispone de módulos DAC integrados de alta resolución (12-bit). Al utilizar la salida DAC del DSP conectada directamente a la entrada analógica ISETA del módulo BIDIR (a través del Shield de acondicionamiento), se logró un control de corriente preciso. Aunque la entrada ISETD (PWM) transforma la señal internamente a una referencia analógica equivalente a la de ISETA, utilizar directamente la entrada ISETA permite "omitir" este paso de conversión interna del módulo, otorgando un control más directo sobre la referencia.

Además, esto simplificó la arquitectura de software al tratar la variable de control como un valor continuo en el algoritmo, facilitando la implementación de los compensadores PI.

Si bien la tarjeta Delfino tiene la capacidad de generar señales PWM para implementar la Alternativa B, se priorizó la Alternativa A por la simplicidad y robustez que ofrece el control analógico directo para este prototipo específico, aprovechando los recursos DAC disponibles en el microcontrolador y evitando la complejidad adicional de configuración de timers PWM.

Tabla 2.1. Comparativa de Alternativas de Solución

Criterio	Alternativa A (Analógica - ISETA)	Alternativa B (Digital - ISETD)
Inmunidad al Ruido	Media	Alta
Latencia de Control	Baja (Directa)	Media (Requiere filtrado interno)
Complejidad de Hardware	Requiere DAC (Disponible en DSP)	Requiere puerto PWM
Complejidad de Software	Baja (Escritura en registro DAC)	Media (Configuración PWM)
Precisión	Alta (Depende del DAC)	Alta (Depende del Clock)

2.1.3. Diseño Conceptual y Metodología de Diseño

El diseño conceptual se basó en una arquitectura modular distribuida. La metodología de diseño siguió los siguientes pasos secuenciales:

1. **Definición de Requisitos:** Establecimiento de los niveles de tensión (12V/48V) y corrientes máximas.
2. **Selección de Topología:** Elección del convertidor Buck-Boost síncrono por su eficiencia bidireccional.

3. **Modelado Matemático:** Derivación de las funciones de transferencia de pequeña señal.
4. **Diseño de Hardware:** Desarrollo de la interfaz de potencia (Shield) y modificación del módulo LM5170.
5. **Diseño de Software:** Implementación de los algoritmos de control en PLECS y generación de código C para el DSP.
6. **Validación:** Pruebas escalonadas desde lazo abierto hasta la integración completa.

2.2. Diseño Detallado del Producto

2.2.1. Metodología de Implementación

Si bien la tarjeta Delfino tiene la capacidad de generar señales PWM para implementar la Alternativa B, se priorizó la Alternativa A por la simplicidad y robustez que ofrece el control analógico directo para este prototipo específico, aprovechando los recursos DAC disponibles en el microcontrolador y evitando la complejidad adicional de configuración de timers PWM.

2.2.2. Criterios de Diseño y Selección de Recursos

- **Seguridad:** Se implementaron protecciones redundantes (Hardware OVP/OCP y Software Limits) dado el riesgo inherente de trabajar con baterías de gel y voltajes de 48V.
- **Recursos:** Se utilizó el módulo de evaluación LM5170EVM por su robustez industrial [3] y el LaunchPad F28379D [5] por su ecosistema de desarrollo optimizado para electrónica de potencia.

2.2.3. Justificación de los Métodos Escogidos

La elección de la técnica de "Reingeniería de Hardware" (modificación profunda del EVM) se justificó por la necesidad de validar el algoritmo de control digital puro. Utilizar el módulo sin modificaciones habría enmascarado la dinámica del control digital debido a la intervención de los lazos analógicos internos del CI, impidiendo la validación académica de la estrategia de control propuesta.

2.3. Implementación de Hardware y Potencia

Para la construcción del prototipo, se siguieron los lineamientos de diseño de las hojas de datos de los fabricantes [2], [3], [5], garantizando la integridad de señal y la disipación térmica.

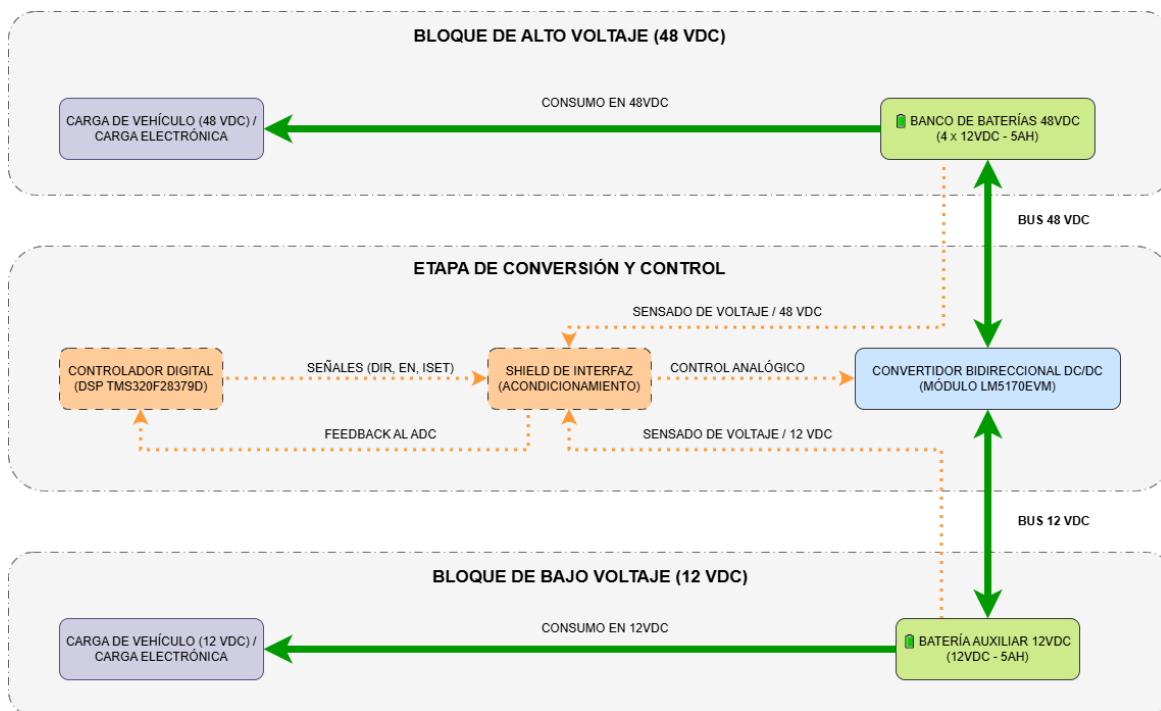


Figura 2.1. Diagrama de bloques de la arquitectura de hardware del sistema

2.3.1. Configuración del Convertidor DC/DC (LM5170EVM)

El módulo LM5170EVM se configuró para operación externa mediante la modificación de los jumpers en la placa base. Se deshabilitó el generador de rampa interno y se habilitó la entrada de señales analógicas externas provenientes del LaunchPad.

La interfaz de control se configuró para operar con señales analógicas provenientes del DAC del DSP, conectadas directamente al pin de referencia de corriente (ISETA) del módulo LM5170. Esta decisión de diseño aprovechó los convertidores digital-analógicos de alta resolución integrados en la tarjeta Delfino, simplificando la implementación del lazo de control al evitar la necesidad de generar y filtrar señales PWM externas, como se discutió en la sección 2.1.1.

Aunque la tarjeta Delfino posee la capacidad de generar señales PWM para control (ISETD), se optó por la vía analógica directa (ISETA) para minimizar latencias y aprovechar la conversión interna directa del controlador de potencia.

2.3.2. Interfaz de Instrumentación Externa

La visualización y registro de datos se ejecutó mediante el software WaveForms y el hardware Analog Discovery 2 [9]. Se aprovechó la resolución de 14-bits y la tasa de muestreo de 100 MSPS de este equipo para capturar transitorios de voltaje con mayor precisión que los convertidores internos del microcontrolador. Se aclara que este subsistema se utilizó exclusivamente para monitorización y validación externa, sin intervenir en el lazo de control cerrado del DSP. Para la medición de corriente, se utilizó el método de resistencia shunt de $0.1 \Omega / 10W$ en

serie con el conductor positivo, aplicando la Ley de Ohm ($I = V/R$) en los canales matemáticos del software.

2.3.3. Acondicionamiento de Señales para Realimentación de Voltaje (Ad-Hoc)

Debido a que los buses de potencia (12V y 48V) excedían el rango dinámico de entrada de los ADCs del DSP (3.3V), se diseñaron e implementaron circuitos de acondicionamiento de señal específicos en una placa perforada de sensado independiente.

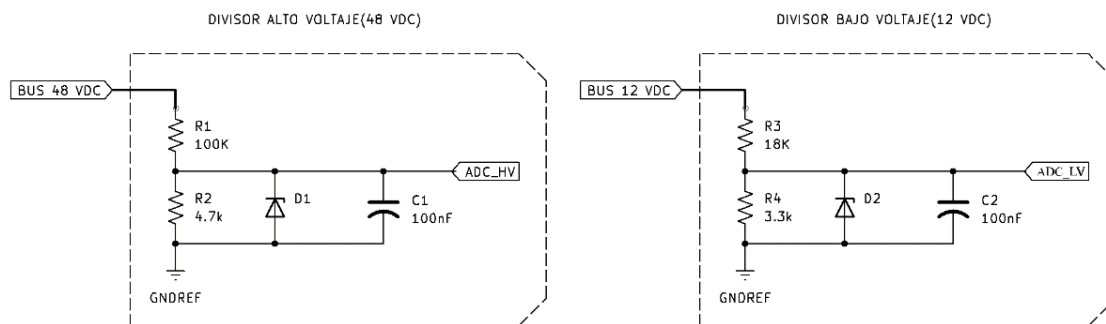


Figura 2.2. Esquema eléctrico de la etapa de acondicionamiento de señales

La implementación se detalló a continuación mediante la lista de materiales y valores de diseño seleccionados para cada función crítica:

Tabla 2.2. Lista de materiales de la placa de acondicionamiento

Componente	Valor / Modelo	Función
Resistencia HV (R1)	100 k Ω (1/2 W)	Entrada Divisor 48V
Resistencia HV (R2)	4.7 k Ω (1/2 W)	Referencia Divisor 48V
Resistencia LV (R3)	18 k Ω (1/2 W)	Entrada Divisor 12V
Resistencia LV (R4)	3.3 k Ω (1/2 W)	Referencia Divisor 12V
Diodo Zener	3.3 V (1N4728A)	Protección Clamping ADC
Capacitor	100 nF (Cerámico)	Filtro Anti-aliasing

- **Configuración HV (48V):** Factor de escala $k_{HV} = \frac{4.7}{100+4.7} \approx 0.0448$. Para una entrada de 58 V, el DSP recibe 2.60 V.
- **Configuración LV (12V):** Factor de escala $k_{LV} = \frac{3.3}{18+3.3} \approx 0.155$. Para una entrada de 14.5 V, el DSP recibe 2.25 V.

2.3.4. Placa de Interfaz Electrónica y Alimentación (Shield Personalizado)

Para la integración física y eléctrica ("Puente") entre el cerebro digital (Delfino LaunchPad) y el módulo de potencia (LM5170), se diseñó y fabricó una placa de circuito impreso dedicada, denominada Shield, el diagrama esquemático se encuentra en el Anexo A de este documento. Esta placa se acopló directamente a los cabezales GPIO del DSP y cumplió funciones vitales de distribución de energía y gestión de estados lógicos.

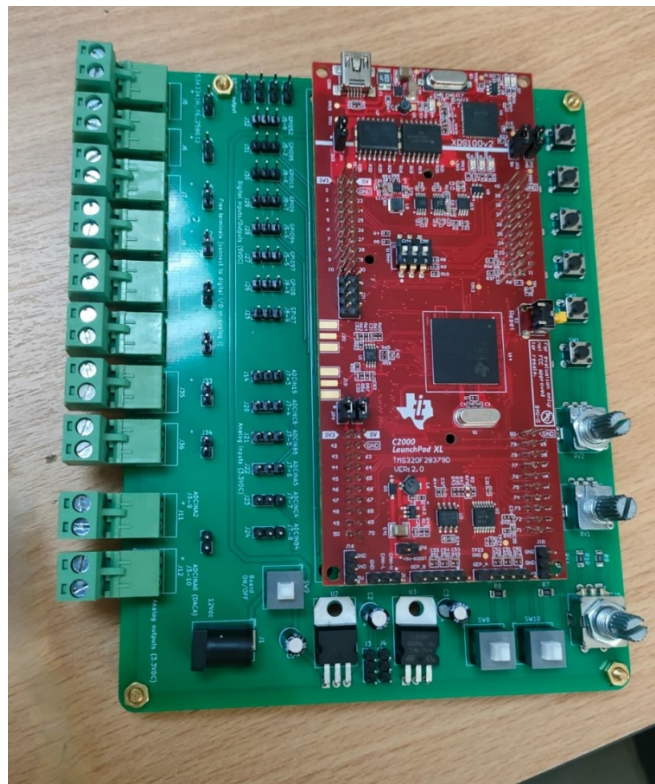


Figura 2.3. Montaje de la tarjeta de desarrollo TMS320F28379D sobre el Shield de interfaz

Funciones Principales del Shield:

1. Fuente de Alimentación Auxiliar (Power Management):

- **Entrada:** Recibe 12 VDC de un adaptador externo.
- **Regulación Crítica (10V):** Integra un regulador lineal para generar un riel estable de 10 VDC. Este voltaje se inyectó al pin *VCC Ext* del LM5170, indispensable tras la "Reingeniería" (ver sección 2.3.5) para polarizar los drivers de compuerta (MOSFETs) y garantizar la conmutación segura.
- **Regulación Lógica (3.3V):** Provee un riel de 3.3 VDC para alimentar periféricos auxiliares y referencias.

2. Gestión de Estados (Lógica de Control): El Shield incorpora interruptores físicos y lógica de enrutamiento para las señales de control digital hacia el cabezal J3 del LM5170:

- **Interruptores DIR:** Permiten seleccionar por hardware el modo de operación (*Buck vs. Boost*).
- **Interruptores EN:** Habilita o deshabilita la etapa de potencia.
- **Interruptor UVLO:** Actúa como corte maestro de seguridad.

3. Referencia de Control Manual: Se integra un potenciómetro (RV1) en el Shield, conectado a un puerto ADC del DSP. Este componente genera una referencia de tensión ajustable (0 – 3.3 V) que es digitalizada por el DSP y utilizada por el algoritmo para establecer el setpoint de corriente (I_{set}) durante las fases de validación manual en lazo abierto.

4. Interconexión (Stacking): Dispone de filas de pines hembra que replicaron el pinout del LaunchPad F28379D, permitiendo el montaje vertical ("sandwich") del DSP sobre el Shield, eliminando el cableado suelto y mejorando la integridad de las señales PWM y analógicas.

(Nota: El diseño esquemático completo de este módulo se adjuntó en el Anexo A del documento).

2.3.5. Adecuaciones de Hardware en el Convertidor DC/DC (Reingeniería)

Para habilitar el control digital total por parte del DSP y anular los lazos de control analógico internos del EVM, se requirió una reconfiguración física exhaustiva conocida como "Reingeniería de Hardware" del módulo, el detalle de las adecuaciones se encuentra en el Anexo B de este documento. La verificación técnica confirmó que estos cambios eran obligatorios por las siguientes razones de ingeniería:

A. Desconexión de Lazos Analógicos (Aislamiento de Señales): Se

debieron retirar los siguientes jumpers para abrir los lazos de realimentación y evitar que la lógica interna del LM5170 interfiriera con las referencias externas:

- **J36 (ISETA Loop):** Crítico. Se interrumpe la conexión entre el amplificador de error interno de voltaje y la entrada de referencia de corriente. Si no se retiraba, la salida del amplificador interno (que intentaba regular a su propia referencia) entraría en cortocircuito lógico con la salida del DAC del DSP. Esto provocaría una corriente

de contienda capaz de destruir el puerto analógico del microcontrolador irreversiblemente.

- ***J34 (48V Sense) y J35 (12V Sense)***: Se desconectan los divisores de voltaje resistivos internos del módulo. Nota sobre Configuración Variable: Se permitió mantener estos jumpers conectados exclusivamente durante la Fase 0 si se operaba con fuentes de voltaje nominales (>35V en HV), aprovechando así la protección de hardware (UVLO). No obstante, para pruebas de caracterización a bajo voltaje o control total por DSP, fue necesario retirarlos para evitar que la lógica de bloqueo interna del chip impidiera el funcionamiento del algoritmo digital.
- ***J37 (5V Ref)***: Se desconecta la referencia de voltaje interna de 5V, previniendo conflictos con las referencias lógicas externas.

B. Preparación de Alimentación Auxiliar (Drivers): Para aislar el regulador lineal interno y permitir la alimentación segura de los drivers de compuerta mediante la fuente externa de 10V:

- ***Retirar J4 y J21***: Esta acción desconecta los rieles de potencia principales (48V y 12V) de la entrada del regulador interno (VCC). Esto fue indispensable para evitar la disipación térmica excesiva en el regulador lineal y prevenir el flujo de corriente inverso desde los buses de alta tensión hacia la fuente auxiliar de 10V.
- ***Retirar J25 (VCC Select)***: Asegura que el circuito de selección de fuente interno estuviera deshabilitado, forzando al chip a operar exclusivamente con la alimentación inyectada en el pin VCC Ext.

C. Conexión de Fuente Externa (10V Auxiliar): La polarización de los circuitos internos del LM5170 se realizó inyectando los 10 VDC provenientes de la bornera J17 del Shield directamente en el conector de interfaz J17 del EVM:

- **Pin 43:** Conexión al positivo (+10V).
- **Pin 44:** Conexión a tierra (GND).

D. Interfaz de Señales de Control (Cabezal J3 del LM5170EVM): Las señales lógicas provenientes del DSP (vía Shield) se conectaron al cabezal J3 del módulo BIDIR.

- **Pin 1 (DIR):** Recibe la señal digital de Dirección (0 = Buck, 1 = Boost).
- **Pin 2 (EN):** Recibe la señal de Habilitación (Enable). Debe mantenerse en estado ALTO (3.3V) para iniciar la conmutación.

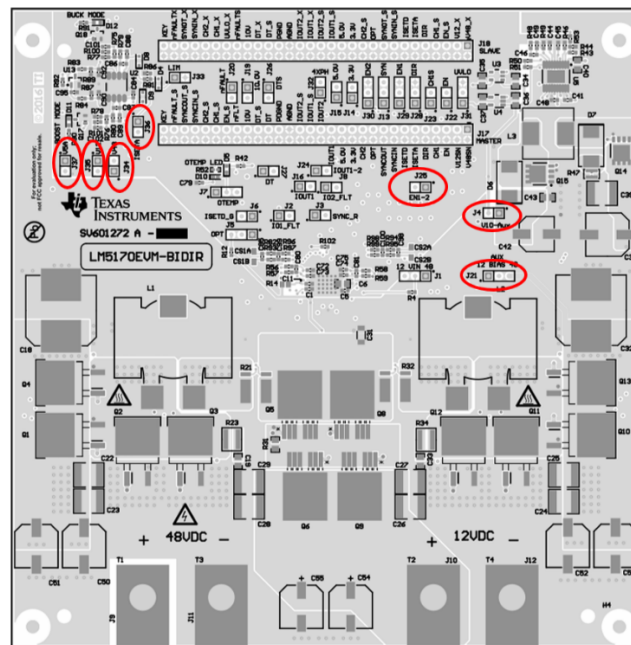


Figura 2.4. Ubicación de los jumpers a retirar del módulo de potencia EVM

Fuente: Serigrafía de capa superior EVM. Texas Instrument. [3]

2.3.6. Mapa de Interconexión de Señales (Pinout)

La interconexión física entre la tarjeta de desarrollo (LaunchPad TMS320F28379D) y el módulo de potencia (LM5170EVM) se realizó a través de la placa Shield personalizada.

Tabla 2.3. Asignación de Pines del Sistema de Control

Función del Sistema	Pin DSP (LaunchPad Header J3/J7)	Pin Módulo BIDIR (EVM Header)	Descripción Funcional
Referencia ISET (Mando)	DAC-A (Pin J3-30 o J7-66)	ISETA / ISETD (Test Points)	Salida analógica (0-1.5V) generada por el DSP que comanda la corriente del LM5170.
Entrada Potenciómetro	ADCINA14 (Pin J3-24 o similar)	N/A (Interno Shield)	Entrada analógica manual (0-3.3V) leída por el DSP para ajustar la referencia en pruebas HIL.
Dirección (DIR)	GPIO Configurable (Ver PLECS)	J3 - Pin 1 (DIR)	Salida digital: 0V = Buck, 3.3V = Boost.
Habilitación (EN)	GPIO Configurable (Ver PLECS)	J3 - Pin 2 (EN)	Salida digital: 3.3V = Activa el convertidor.
Sensado HV (48V)	ADCINA2 (Pin J1-9)	N/A (Desde Divisor)	Lectura del voltaje del banco de 48V (vía placa perforada).
Sensado LV (12V)	ADCINB2 (Pin J1-10)	N/A (Desde Divisor)	Lectura del voltaje del banco de 12V (vía placa perforada).

2.3.7. Carga Electrónica Ajustable (*Validación de Descarga*)

Para la validación experimental, se empleó una Carga Electrónica de Corriente Constante de 150W. Este equipo permitió simular perfiles de demanda escalonada tanto en el bus de 12V como en el de 48V (Rango: 2-200V, 0.2-25A), verificando la estabilidad de la regulación bajo perturbaciones de carga.

2.4. Especificaciones Técnicas Finales y Estrategia de Identificación

2.4.1. Modelado Matemático e Identificación de Variables

El diseño de los controladores digitales se fundamentó en el modelo de pequeña señal del convertidor. La estrategia de identificación se basó en aislar la planta de potencia para determinar experimentalmente su ganancia.

Funciones de Transferencia: La corriente de salida del convertidor (I_{out}) se modeló como una función de la tensión de control (V_{ISETA}) aplicada al pin ISETA.

$$G_{plant}(s) = \frac{I_{out}(s)}{V_{ISETA}} \quad (2.3)$$

La función efectiva del sistema se aproximó a:

$$G_{plant}(s) \approx 20 \text{ A/V} \quad (2.4)$$

Para los fines de este prototipo, se estableció una referencia de voltaje máxima de 0.05 V, la cual representa teóricamente una inyección de 1 A de salida tanto para el bus de 12V como para el de 48V. Esta decisión se tomó para garantizar la integridad de las baterías de prueba de 5 Ah.

Sin embargo, desde una perspectiva de instrumentación, se identificó que una señal de 0.05 V es extremadamente baja en comparación con el rango dinámico

del controlador (0-1.5 V). Según la hoja de datos del fabricante, el módulo BIDIR presenta un margen de error no despreciable en voltajes de ISETA cercanos al límite inferior, lo que genera fluctuaciones inherentes en la corriente entregada.

2.4.2. Estrategia de Control Digital (Firmware)

La configuración del "cerebro" del prototipo (LaunchPad F28379D) se realizó utilizando el software de simulación y diseño basado en modelos PLECS [10]. El desarrollo del firmware evolucionó en dos etapas para garantizar la seguridad operativa.

Fase de Validación Manual (Lazo Abierto): Se utilizó el código `codigo_v0_1_buck_boost_bat.plecs`. En esta configuración, el DSP actuó como una interfaz transparente, leyendo la posición de un potenciómetro físico, filtrando la señal y aplicándola al DAC. Se retiró J36 para permitir el control directo de ISETA.

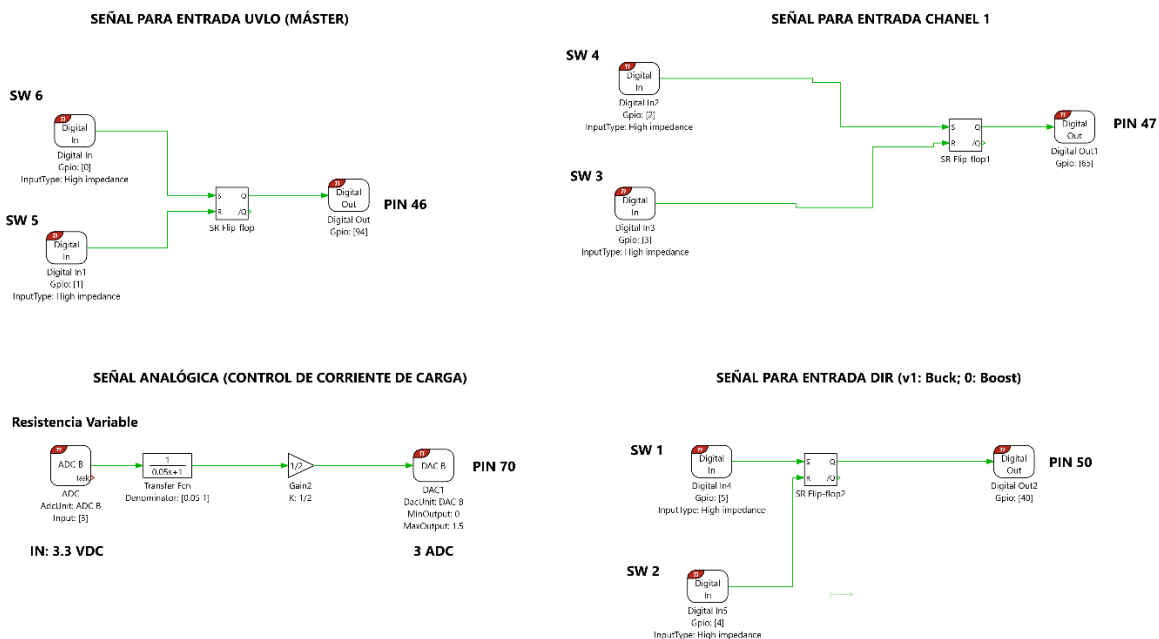


Figura 2.5. Esquemático del código PLECS – Control Lazo abierto

Fase de Control Automático (Lazo Cerrado): El código definitivo, `codigo_v0_15_buck_boost_alg.plecs` (cuyo detalle se encuentran en el Anexo C), implementó la autonomía total del sistema:

- **Interlock de Seguridad:** Lógica booleana que impidió la activación simultánea de los modos Buck y Boost, evitando cortocircuitos.
- **Regulación PI:** Algoritmos dedicados mantuvieron el voltaje de salida constante (14.4V o 57.6V) ajustando dinámicamente la corriente de inyección.
- **Saturación:** Se implementaron límites de salida estrictos (0.05V en DAC) para asegurar que la corriente inyectada nunca excediera 1A, protegiendo el banco de baterías de prueba.

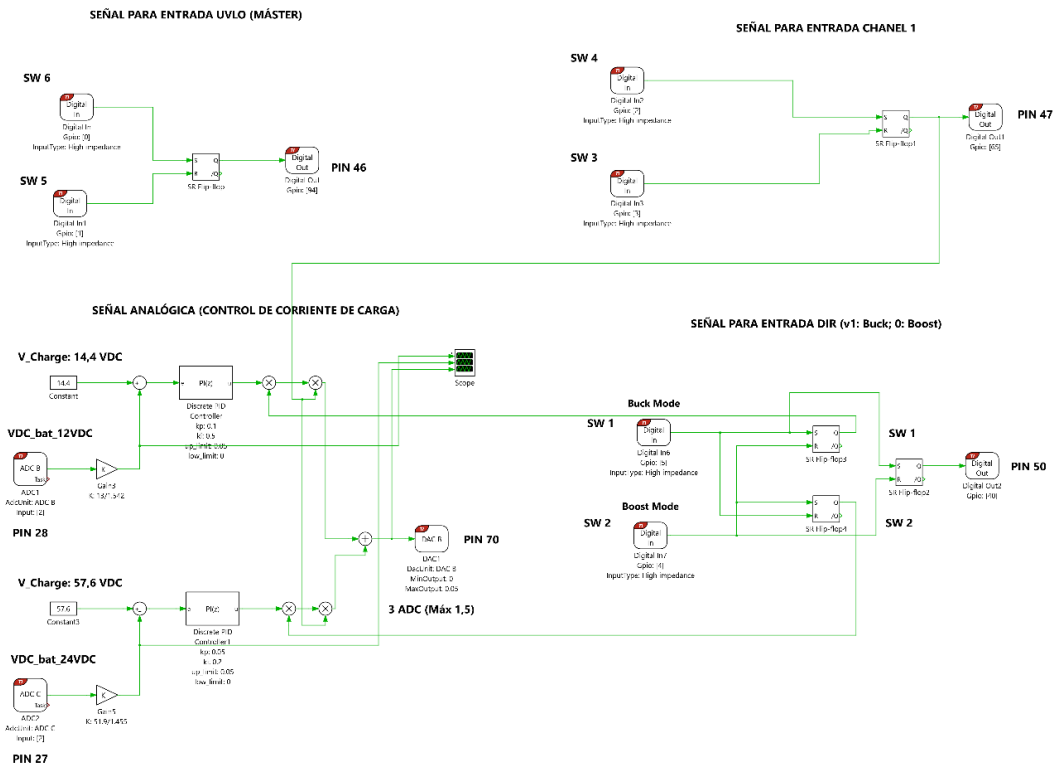


Figura 2.6. Esquemático del código PLECS – Control Lazo Cerrado (Automático)

2.5. Diseño y Construcción de Estructuras para Paneles Solares

Para la implementación del subsistema de generación, se requirió el diseño de soportes mecánicos capaces de alojar los módulos fotovoltaicos Trina Solar Vertex S+ de 505 Wp. A diferencia de una instalación fija convencional, el carácter experimental del proyecto exigió una solución que priorizara la portabilidad, modularidad y ergonomía para pruebas en campo.

2.5.1. Criterios de Diseño Estructural

El dimensionamiento de las estructuras, denominadas "mesas solares", se fundamentó en los siguientes requerimientos técnicos:

- **Modularidad y Portabilidad:** La estructura debe ser completamente desarmable para facilitar su transporte a diferentes sitios de prueba dentro del campus. Esto descarta las uniones soldadas fijas en favor de uniones apernadas.
- **Resistencia Mecánica:** Debe soportar la carga estática del panel (aprox. 22 kg) y cargas dinámicas de viento moderado sin sufrir deformaciones plásticas.
- **Ajustabilidad:** El diseño debe permitir la modificación del ángulo de incidencia solar mediante un sistema de escuadras ajustables, optimizando la captación de energía según la hora del día o la ubicación geográfica.
- **Materiales Ligeros:** Se priorizó el uso de perfilería de aluminio y acero galvanizado ligero para reducir el peso total del conjunto sin comprometer la rigidez).

2.5.2. Selección de Materiales y Dimensionamiento

Con base en la disponibilidad local de materiales y los requerimientos de carga, se seleccionaron los siguientes perfiles estructurales para la construcción de dos (2) mesas independientes:

Tabla 2.4. Materiales Principales de la Estructura

Elemento	Especificación	Función
Perfil Principal	Tubo cuadrado de 1" (Espesor 1mm)	Bastidor principal y patas de soporte.
Perfil Secundario	Ángulo L de 1 1/2" x 1 1/2" (Espesor 3mm)	Refuerzos transversales y base de anclaje.
Elementos de Unión	Pernos hexagonales M10 x 80mm	Fijación estructural desmontable.
Anclaje	Anclas de 1"	Estabilidad al suelo (si se requiere fijación temporal).

2.5.3. Diseño Geométrico y Ensamble

El diseño geométrico se concibió para alojar un panel de dimensiones estándar (aprox. 1.15 m de ancho x 2.30 m de largo), en el Anexo E se detallan los planos. La estructura se compone de tres marcos rectangulares ("cuadros") interconectados:

- **Marco de Asiento:** Superficie de 1.15 m x 2.30 m donde reposa directamente el panel fotovoltaico.
- **Soportes Verticales:** Configuradas con una diferencia de altura (1.20 m posterior vs 1.00 m frontal) para generar una inclinación base natural que favorece la autolimpieza por escorrentía.
- **Sistema de Escuadra:** Se implementó un mecanismo pivotante que permite elevar el ángulo de inclinación, maximizando la irradiancia incidente (G) sobre la superficie del panel.



Figura 2.7. Estructura modular ensamblada con perfilera de tubo cuadrado de 1"

2.5.4. *Proceso de Implementación*

La construcción se realizó siguiendo un proceso de manufactura metalmecánica de precisión:

- **Corte:** Se dimensionaron los perfiles de tubo cuadrado y ángulo según los planos de despiece.
- **Perforación:** Se taladraron los puntos de unión para el paso de pernos M10, asegurando la alineación para el ensamble modular.
- **Ensamble:** Se procedió al armado de las dos mesas utilizando herramientas manuales, verificando la escuadra y rigidez de las uniones.
- **Montaje del Panel:** Finalmente, se fijaron los módulos fotovoltaicos a la estructura mediante sujeciones mecánicas estandarizadas, garantizando que no existan sombras parciales provocadas por el propio marco.



Figura 2.8. Panel Solar montado sobre la estructura armada

Capítulo 3

3. Resultados y análisis

En este capítulo se presentan los datos experimentales obtenidos durante las fases de validación del sistema. Los resultados se estructuran siguiendo la secuencia lógica del diseño metodológico: caracterización del convertidor en lazo abierto, respuesta dinámica ante cargas variables, integración bidireccional completa y desempeño del subsistema solar.



Figura 3.1. Fotografía del Prototipo Implementado

3.1. Caracterización del Convertidor en Lazo Abierto (Fase 0)

Esta sección evalúa la respuesta del módulo LM5170 ante comandos directos de corriente (ISET) sin la intervención de lazos de realimentación de voltaje, validando la linealidad del actuador y la correcta operación de los modos Buck y Boost.

3.1.1. Caracterización del Modo Buck (Regulación de Carga)

Se configuró el sistema para transferir energía desde la fuente de 48V hacia la carga de 12V. Al variar el voltaje de referencia ISET mediante el potenciómetro, se observó un incremento lineal en la corriente de salida.

- **Observación:** La corriente inyectada siguió proporcionalmente a la señal de mando, confirmando el modelo matemático de $I \propto V_{ISET}$.

3.1.2. Caracterización del Modo Boost (Respaldo de Energía)

En esta prueba, el flujo de potencia se invirtió (12V \rightarrow 48V). Se verificó que, al activar la señal lógica DIR=1, el convertidor elevó exitosamente el voltaje en el puerto de alta tensión.

- **Observación:** El sistema mantuvo la estabilidad eléctrica al elevar la tensión, demostrando la capacidad de usar el banco de 12V para cargar el bus de tracción en situaciones de emergencia.

3.1.3. Linealidad de la Señal de Control (Validación VCCS)

Durante las pruebas experimentales, se observó que al operar con el setpoint de 1 A (0.05 V), la corriente registrada presentaba variaciones o pequeñas desviaciones respecto al valor solicitado. Este comportamiento se analizó y se

determinó como normal y esperado dadas las características técnicas del módulo LM5170.

La fluctuación se atribuye al error de offset y a la baja relación señal-ruido que ocurre cuando el pin ISETA es excitado con voltajes tan reducidos. Se concluye que las variaciones no comprometen la lógica de control, sino que son una limitación física del hardware al trabajar en regímenes mínimos de potencia.

3.1.4. Validación Experimental: Respuesta Dinámica ante Perturbación de Carga

Esta prueba evalúa la robustez del bus de 12V ante cambios abruptos en la demanda de corriente, analizando la interacción entre la inyección del convertidor y la respuesta de la batería. Los datos analizados provienen del archivo de registro `Reposo-bidir-carga.csv` obtenido de WaveForms, que abarca una ventana de tiempo de 500 segundos (8.33 minutos), con una frecuencia de muestreo de 4.096 Hz (2048 muestras).

Configuración del Ensayo:

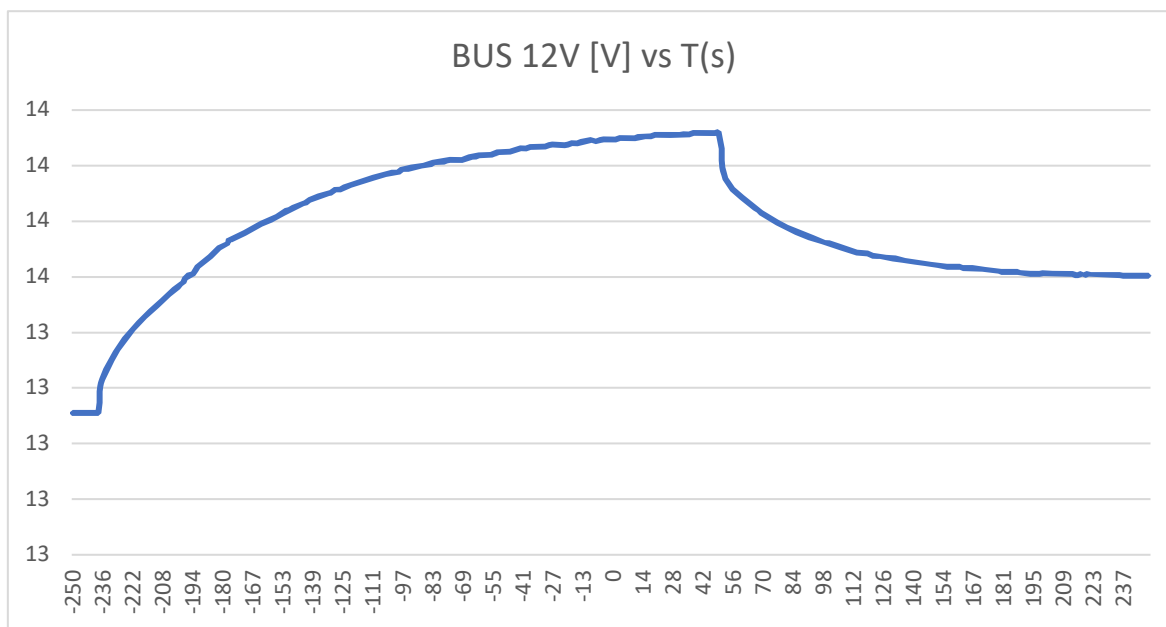
- Modo de Operación: Buck (48V → 12V).
- Condición Inicial: Batería de 12V en reposo.
- Secuencia de Eventos:
 1. $t = 0$ s: Activación del convertidor con referencia de corriente
 $I_{set} = 0.5A$.
 2. $t = 290$ s: Conexión de carga electrónica con demanda de
 $I_{load} = 1.0A$.

Análisis de la Respuesta Temporal: El perfil de voltaje registrado revela la dinámica del sistema en dos fases operativas, confirmando la estabilidad a largo plazo del convertidor:

- 1. Fase de Carga ($t < 290$ s):** Tras la activación inicial en $t = 0$ s, el voltaje del bus se eleva desde el nivel de reposo (OCV ≈ 13.11 V) hasta un nivel de carga sostenido (≈ 13.60 V). En este intervalo de aproximadamente 4 minutos, la corriente inyectada por el convertidor (0.5A) fluye íntegramente hacia la batería, elevando su potencial de forma estable.
- 2. Fase de Compensación de Carga ($t \geq 290$ s):** Al conectar la carga de 1A, la demanda supera la capacidad de inyección del convertidor ($1.0A > 0.5A$). Esto fuerza al sistema a un estado de déficit de corriente neto de -0.5A. La batería conmuta instantáneamente de modo carga a modo descarga para suplir este déficit, actuando como un buffer energético. La estabilidad del voltaje final (~ 13.60 V en el registro analizado) sugiere que la batería posee la capacidad suficiente para sostener el bus con una caída de tensión mínima, validando la topología híbrida (Fuente + Batería) para soportar cargas transitorias.

Tabla 3.1. Eventos secuenciales durante la prueba de carga dinámica

Tiempo (t)	Fase Operativa	Voltaje Bus 12V (V)	Corriente Batería (I)	Análisis del Punto
0 s	Activación Inyección	13.11 V	+0.50 A	Inicio de carga. El convertidor eleva el voltaje desde reposo.
290 s	Conexión Carga (1A)	13.60 V	-0.50 A	Perturbación. La batería conmuta a descarga para compensar déficit.
740 s	Estabilidad Final	13.60 V	-0.50 A	El sistema mantiene el bus estable pese a la carga activa.

**Figura 3.2.** Perfil de voltaje en el bus de 12V - Secuencia de carga y conexión de carga

3.1.5. Validación Experimental: Recuperación Dinámica del Bus ante Descarga

Esta prueba integral evalúa la capacidad del sistema para recuperar el nivel de tensión del bus de 12V tras un evento de descarga profunda provocada por una carga activa, simulando una situación de contingencia y posterior recuperación mediante la fuente de 48V. Los datos analizados provienen del registro `Reposo-carga-bidir_4.csv` (Muestreo 4.096 Hz, 2048 muestras).

Configuración del Ensayo:

- Modo de Operación: Transición Reposo → Descarga → Carga (Buck).
- Carga Activa: Demanda constante.
- Inyección Bidir: Activación retardada con $I_{ref} \approx 1.5A$.

Análisis de la Respuesta Temporal: El análisis detallado de la evolución temporal de las variables eléctricas permite identificar las siguientes fases críticas:

- **Estado de Reposo Inicial:** El sistema parte de una condición de equilibrio con la batería desconectada, registrando un voltaje de circuito abierto (OCV) estable y corriente nula.
- **Fase de Descarga Profunda:** La conexión de la carga provoca una caída progresiva del voltaje del bus debido a la extracción de energía de la batería, alcanzando un mínimo crítico antes de la intervención del sistema de carga.
- **Fase de Recuperación Activa:** La activación del convertidor introduce una inyección de corriente superior a la demanda, revirtiendo instantáneamente la tendencia de descarga y elevando el voltaje del bus.

- **Estado de Carga Estacionario:** El sistema alcanza un nuevo punto de operación estable con un voltaje superior al inicial, confirmando la recuperación total de la capacidad del bus.

Tabla 3.2. *Eventos secuenciales durante la prueba de recuperación*

Tiempo (t)	Fase Operativa	Voltaje Bus 12V (V)	Corriente Batería (I)	Análisis del Comportamiento
0 s	Reposo Inicial	13.16 V	0.04 A	Lectura exacta. Batería en circuito abierto (OCV) con consumo despreciable.
20.75 s	Descarga Activa	~12.86 V	-0.95 A	La carga de 1A está activa. El voltaje cae progresivamente desde el OCV hacia el nivel de estabilización.
160.75 s	Transición (Recuperación)	~12.47 V	-1.00 A	Justo 1 segundo después de activar el módulo BIDIR. El voltaje rebota desde el mínimo de 12.47V y la corriente se vuelve positiva.
161.75 s	Carga Sostenida	~12.87 V	+0.32 A	El sistema continúa inyectando energía. El voltaje asciende con pendiente positiva constante.
401.75 s	Estabilización Final	13.91 V	+0.51 A	Punto final de la prueba. El voltaje alcanza el equilibrio de carga de 13.9V descrito, manteniendo el superávit de corriente.

Conclusión Cuantitativa: El sistema demostró una capacidad de respuesta robusta, logrando revertir un estado de descarga activa (-1.0 A) a un estado de carga neta positiva (+0.51 A) en menos de 1 segundo tras la activación del convertidor. La recuperación del voltaje de 12.47 V a 13.91 V valida la eficacia de la estrategia de control para actuar como fuente de respaldo y cargador simultáneo.

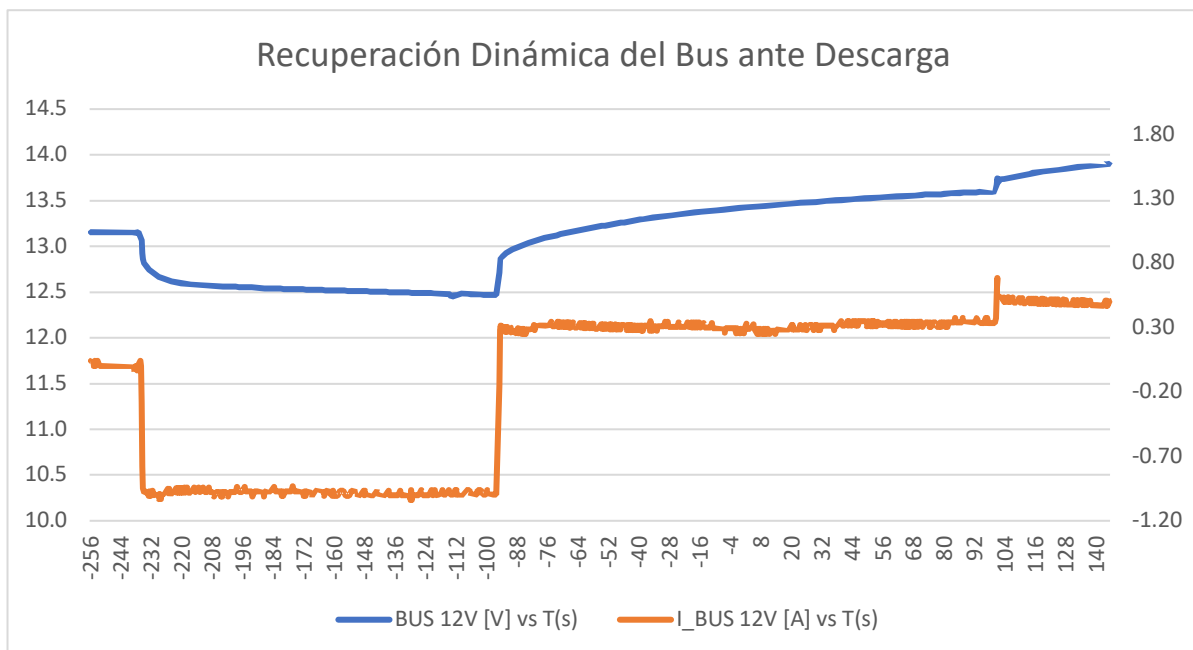


Figura 3.3. Oscilograma de recuperación del bus de 12V: Transición de descarga a carga activa

3.1.6. Validación Experimental: Asistencia de Potencia en Modo Boost (48V)

Esta prueba evalúa el desempeño del sistema en la dirección opuesta de flujo de energía (Boost: 12V → 48V), simulando un escenario donde el bus de baja tensión auxilia al bus de tracción para sostener una carga pesada. Los datos provienen del registro MODO BOOST_SEMANA 10.csv (Muestreo 4.096 Hz, 2048 muestras).

Configuración del Ensayo:

- Modo de Operación: Boost (Batería 12V → Bus 48V).
- Condición Inicial: Banco de 48V en reposo.
- Carga: Resistencia electrónica configurada a 3.0 A.
- Secuencia de Eventos:
 1. $t \approx 0$ s: Conexión de carga (3A) al bus de 48V.
 2. $t \approx 239$ s: Activación del convertidor (Canal 1) para asistencia.

Análisis de la Respuesta Temporal: El análisis de la evolución temporal de las variables eléctricas permite desglosar el comportamiento del sistema en las siguientes etapas críticas:

1. **Estado de Reposo Inicial:** El banco de 48V inicia con un voltaje de circuito abierto de 50.67 V.
2. **Fase de Descarga No Asistida:** La conexión de la carga provoca una caída abrupta del voltaje debido a la impedancia interna del banco, soportando la batería la totalidad de la demanda de corriente.
3. **Fase de Asistencia Activa:** La activación del convertidor inyecta corriente auxiliar, reduciendo significativamente la descarga de la batería y recuperando el nivel de tensión del bus.
4. **Estabilidad Final:** El sistema alcanza un nuevo punto de operación estable, manteniendo la asistencia de corriente de forma continua.

Tabla 3.3. *Eventos secuenciales durante la asistencia en Modo Boost*

Tiempo (t)	Fase Operativa	Voltaje Bus 48V (V)	Corriente Batería (I)	Análisis del Comportamiento
0 s	Inicio Descarga	50.67 V	0.00 A	Condición inicial de reposo antes de la conexión de la carga.
6 s	Estabilización Carga	48.02 V	-3.00 A	Caída abrupta de voltaje debido a la demanda de 3A soportada únicamente por la batería.
239 s	Activación Boost	48.61 V	-1.65 A	Instante de inyección de corriente desde el convertidor. La batería reduce su aporte y el voltaje se recupera.
417 s	Estado Estacionario	48.54 V	-1.64 A	Punto final de la prueba tras 178s de asistencia continua, demostrando estabilidad térmica y eléctrica.

Conclusión Cuantitativa: La prueba valida la capacidad del convertidor para operar en paralelo con el banco de alta tensión, reduciendo la profundidad de descarga (DoD) y el estrés térmico sobre las baterías principales durante picos de demanda. La recuperación de voltaje observada (aprox. +0.6 V) mejora la eficiencia operativa del bus de tracción.

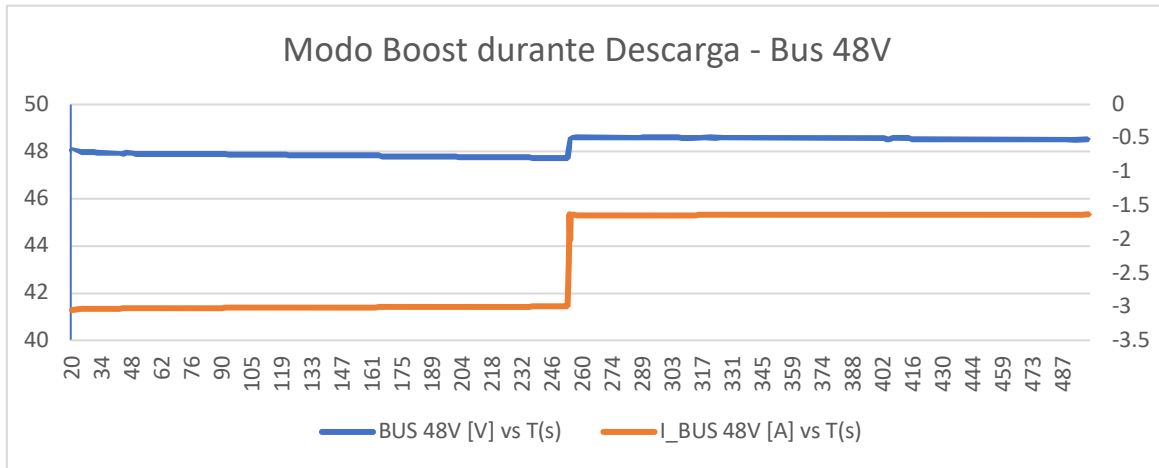


Figura 3.4. Perfil de voltaje y corriente en el bus de 48V durante la prueba de asistencia en modo Boost

3.2. Resultados de la Integración Bidireccional (Fase 1)

Esta etapa representa el escenario operativo real, con bancos de baterías conectados en ambos extremos.

3.2.1. Transición Dinámica de Modos

Se validó la capacidad del sistema para conmutar entre modo Buck y Boost mediante el interruptor digital en el Shield. La transición se realizó de manera segura, respetando los tiempos muertos y sin generar picos de voltaje peligrosos en los buses de baterías.

3.2.2. Estabilidad de los Buses de Batería

Durante la transferencia de energía, los voltajes de los bancos de 12V y 48V se mantuvieron dentro de sus rangos de operación nominal. La presencia de los jumpers J34 y J35 permitió que las protecciones internas de sobrevoltaje (OVP) y bajo voltaje (UVLO) monitorearan activamente el estado de las celdas, añadiendo una capa de seguridad redundante.

3.2.3. *Dinámica de Transición Bidireccional (Inversión de Flujo)*

Se realizó un ensayo adicional para evaluar la dinámica de transición entre modos sin la influencia de cargas electrónicas externas, conectando únicamente los bancos de baterías de 12 VDC y 48 VDC.

Secuencia:

- **Reposo (t = 0 s):** El sistema inicia en equilibrio con $V_{12V} = 12.93 \text{ V}$ e $I \approx 0 \text{ A}$.
- **Activación Canal 1 (t = 13 s):** Se habilita el convertidor. Tras un periodo de estabilización (t = 43 s), se observa un flujo de corriente positivo hacia la batería de 12V ($I \approx 200 \text{ mA}$, $V = 13.05 \text{ V}$), indicando operación en modo Buck (Carga). Cabe mencionar que, aunque la referencia de control (V_{ISETA}) se estableció en 0.05 V (correspondiente teóricamente a 1 A), la corriente entregada en modo Buck fue inferior (~200 mA). Esta discrepancia es un comportamiento esperado del módulo LM5170 cuando opera en el límite inferior de su rango dinámico, donde los errores de *offset* del amplificador de corriente y la relación señal-ruido son significativos. Para aplicaciones futuras, el uso de baterías de mayor capacidad permitiría establecer referencias de corriente más altas (ej. > 10 A), desplazando el punto de operación a la zona lineal y precisa del controlador.
- **Conmutación a Boost (t = 260 s):** Se envía el comando lógico para invertir el flujo.

- **Inversión de Flujo:** En $t = 279$ s, la corriente se invierte a $I \approx -174$ mA y el voltaje desciende a 12.97 V, confirmando que la batería de 12V pasa a entregar energía al bus de 48V.
- **Estado Estacionario Boost ($t = 504$ s):** El sistema se estabiliza con una corriente de descarga de $I \approx -153.1$ mA y un voltaje de 12.78 V.

Este ensayo valida la capacidad del hardware y firmware para gestionar la inversión de flujo de potencia de manera controlada, pasando de cargar la batería de servicios a utilizarla como fuente para el bus de tracción.

Tabla 3.4. *Eventos secuenciales durante la prueba de transición bidireccional*

Tiempo (t)	Evento	Voltaje Bus 12V	Corriente Batería (I)	Modo Operativo
0 s	Reposo	12.93 V	~ 0 A	Inactivo
43 s	Carga Activa	13.05 V	~ 200 mA	Buck (Carga)
260 s	Activación Boost	13.21 V	~ 171 mA	Transición
279 s	Inversión	12.97 V	~ -174 mA	Boost (Descarga)
504 s	Estacionario	12.78 V	~ -153.1 mA	Boost (Descarga)

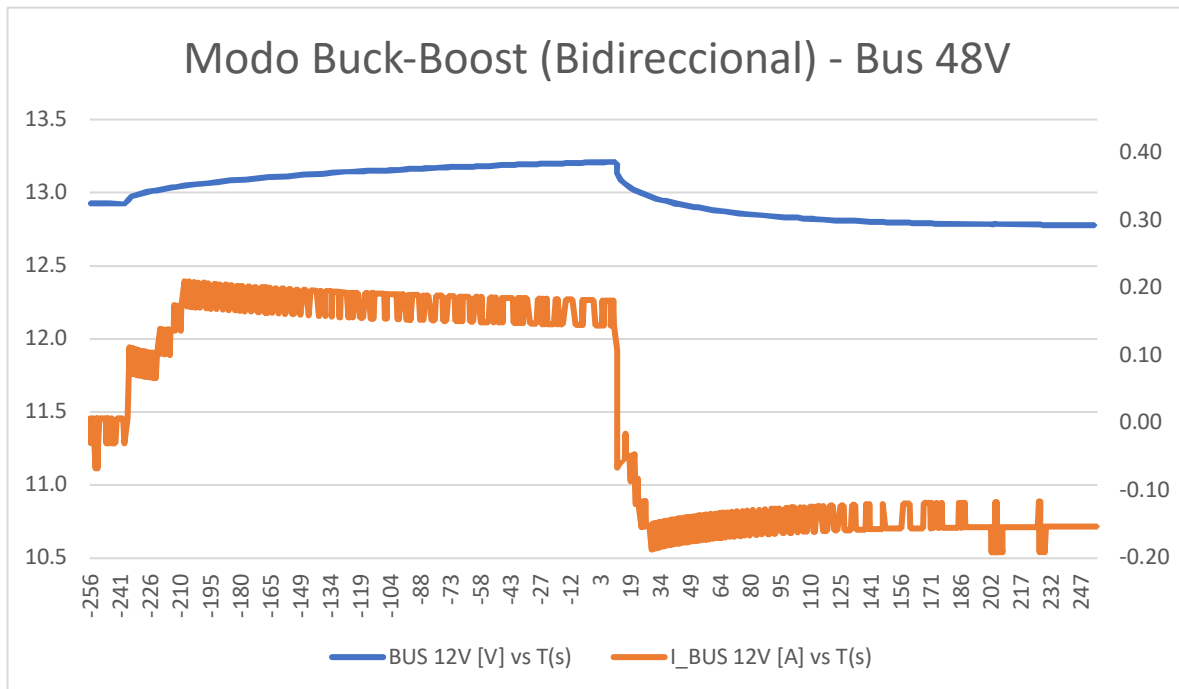


Figura 3.5. Oscilograma de la transición bidireccional de corriente (Inversión de Flujo)

3.3. Evaluación del Subsistema Solar (Fase 2)

Se analizó el rendimiento del regulador MPPT Victron SmartSolar con el arreglo de paneles Trina Solar.

3.3.1. Eficiencia del Seguimiento MPPT

El controlador demostró una alta velocidad de rastreo del Punto de Máxima Potencia (MPP) ante variaciones de irradiancia (simulación de sombras parciales). La eficiencia de conversión se mantuvo elevada, minimizando las pérdidas térmicas.

3.3.2. Perfil de Carga del Banco de Baterías (Protección de Corriente)

Un resultado crítico fue la validación de la limitación de corriente configurada vía Bluetooth. A pesar de que los paneles tienen la capacidad de

entregar corrientes muy superiores, el regulador limitó estrictamente la carga a **1 A**, tal como se programó en la app VictronConnect. Esto se verificó observando que la corriente de carga se mantuvo por debajo de 1A durante la fase Bulk, protegiendo eficazmente las baterías de 5Ah contra sobrecorrientes que podrían haber causado daños irreversibles o fugas térmicas.



Figura 3.6. Validación experimental de la limitación de corriente de carga solar

Capítulo 4

4. Conclusiones y recomendaciones

4.1. Conclusiones

Se ha demostrado experimentalmente que la topología Buck-Boost síncrona intercalada, gestionada mediante el controlador LM5170 y supervisada digitalmente, es capaz de realizar una transferencia de energía bidireccional eficiente y controlada. Las pruebas de carga dinámica validaron la estabilidad térmica y eléctrica del diseño, cumpliendo con los requisitos de seguridad para sistemas de voltaje dual (12V/48V) en vehículos eléctricos.

La implementación de la estrategia de control en el DSP TMS320F28379D permitió desacoplar la lógica de decisión de la etapa de potencia. La "reingeniería de hardware" realizada al módulo de evaluación fue exitosa, permitiendo que el algoritmo digital gobierne la referencia de corriente (ISET) con precisión.

El análisis de respuesta temporal (Secciones 3.1.4 y 3.1.6) evidencia la robustez del sistema híbrido. El convertidor demostró capacidad para operar en paralelo con las baterías, actuando como fuente de corriente base o como sistema de recuperación. En escenarios de descarga profunda, la activación del sistema logró revertir la caída de tensión en menos de 1 segundo, validando su utilidad como extensor de rango y fuente de respaldo.

El subsistema fotovoltaico demostró una integración transparente con el banco de baterías de 48V. La limitación de corriente configurada por software en el regulador MPPT funcionó correctamente, protegiendo el banco de pruebas de 5Ah contra sobrecorrientes, a pesar de la capacidad excedente de los paneles solares (1010 Wp). Esto confirma la viabilidad de utilizar techos solares vehiculares como fuente de energía auxiliar segura.

4.2. Recomendaciones

Se recomienda para versiones futuras del equipo el uso de baterías de mayor capacidad. Al utilizar acumuladores con regímenes de carga nominal superiores (ej. 30A - 60A), la señal de control en ISETA se desplazaría hacia el centro del rango dinámico (ej. >0.5 V). Esto reduciría significativamente el impacto del error porcentual del módulo BIDIR y eliminaría las fluctuaciones de corriente observadas en el prototipo actual de baja potencia.

Si bien el control de corriente ha demostrado ser estable, se recomienda para trabajos futuros la implementación de un lazo de control de voltaje externo con respuesta adaptativa. Esto permitiría al sistema ajustar automáticamente la referencia de corriente en función de la impedancia dinámica de la batería, optimizando los tiempos de carga en la fase de absorción.

Las pruebas se realizaron limitando la corriente a 1A por seguridad del banco de baterías. Para escalar el sistema a corrientes nominales de operación vehicular (ej. 30A - 60A), será indispensable implementar un sistema de gestión térmica activa en el módulo de potencia y habilitar el segundo canal (interleaving) para distribuir el estrés térmico en los semiconductores.

La implementación de una pantalla LCD o una interfaz web permitiría visualizar en tiempo real el estado del sistema, los flujos de energía y las alertas de protección, mejorando la usabilidad y la capacidad de diagnóstico.

Referencias

- [1] International Organization for Standardization, “Electrically propelled road vehicles — Safety specifications — Part 3: Electrical safety,” ISO 6469-3:2021, Oct. 2021.
- [2] Texas Instruments, “LM5170-Q1 Multiphase Bidirectional Current Controller Datasheet,” SNVSAQ6D, Nov. 2016.
- [3] Texas Instruments, “LM5170-Q1 EVM User’s Guide,” SNVU543A, Nov. 2016.
- [4] Texas Instruments, “TMS320F2837xD Dual-Core Real-Time Microcontrollers Datasheet,” SPRS880P, Dic. 2013.
- [5] Texas Instruments, “LAUNCHXL-F28379D Overview User's Guide,” SPRUI77C, Ago. 2016.
- [6] Trina Solar, “Vertex S+ Dual Glass N-type i-TOPCon Module Datasheet,” TSM-NEG9R.28, 2023.
- [7] Victron Energy, “Datasheet SmartSolar charge controller MPPT 150/35 & 150/45,” Rev. 07, 2024.
- [8] Enertec / Fulbat, “Technical Datasheet YTX5L-BS (Reference 18BAT-5LBS-ENT / FBX5L-BS),” 2023.
- [9] Digilent Inc., “Analog Discovery 2 Reference Manual,” Pullman, WA, Rev. C, 2016.
- [10] Plexim, “PLECS User Manual,” Version 4.8, Zurich, Suiza, Feb. 2024.
- [11] R. W. Erickson and D. Maksimovic, Fundamentals of Power Electronics, 3rd ed. Cham, Switzerland: Springer Nature, 2020.
- [12] M. H. Rashid, Power Electronics Handbook, 4th ed. Butterworth-Heinemann, 2017.

- [13] M. Uno and K. Sugiyama, "Switched Capacitor Converter Based Multiport Converter Integrating Bidirectional PWM and Series-Resonant Converters for Standalone Photovoltaic Systems," *IEEE Transactions on Power Electronics*, vol. 34, no. 2, pp. 1394-1406, Feb. 2019.
- [14] H. Liu and L. He, "Analyses and Design of a High Power Bidirectional 48V-12V DCDC Converter System for Electric Vehicle Application," in *IECON 2021 – 47th Annual Conference of the IEEE Industrial Electronics Society*, Toronto, ON, Canada, 2021, pp. 1-6.
- [15] J. Qian, A. Thomson, A. Blakers, and M. Ernst, "Comparison of Half-Cell and Full-Cell Module Hotspot-Induced Temperature by Simulation," *IEEE Journal of Photovoltaics*, vol. 8, no. 3, pp. 834–839, May 2018.

Anexos

ANEXO A: Esquemáticos del Hardware “Shield”

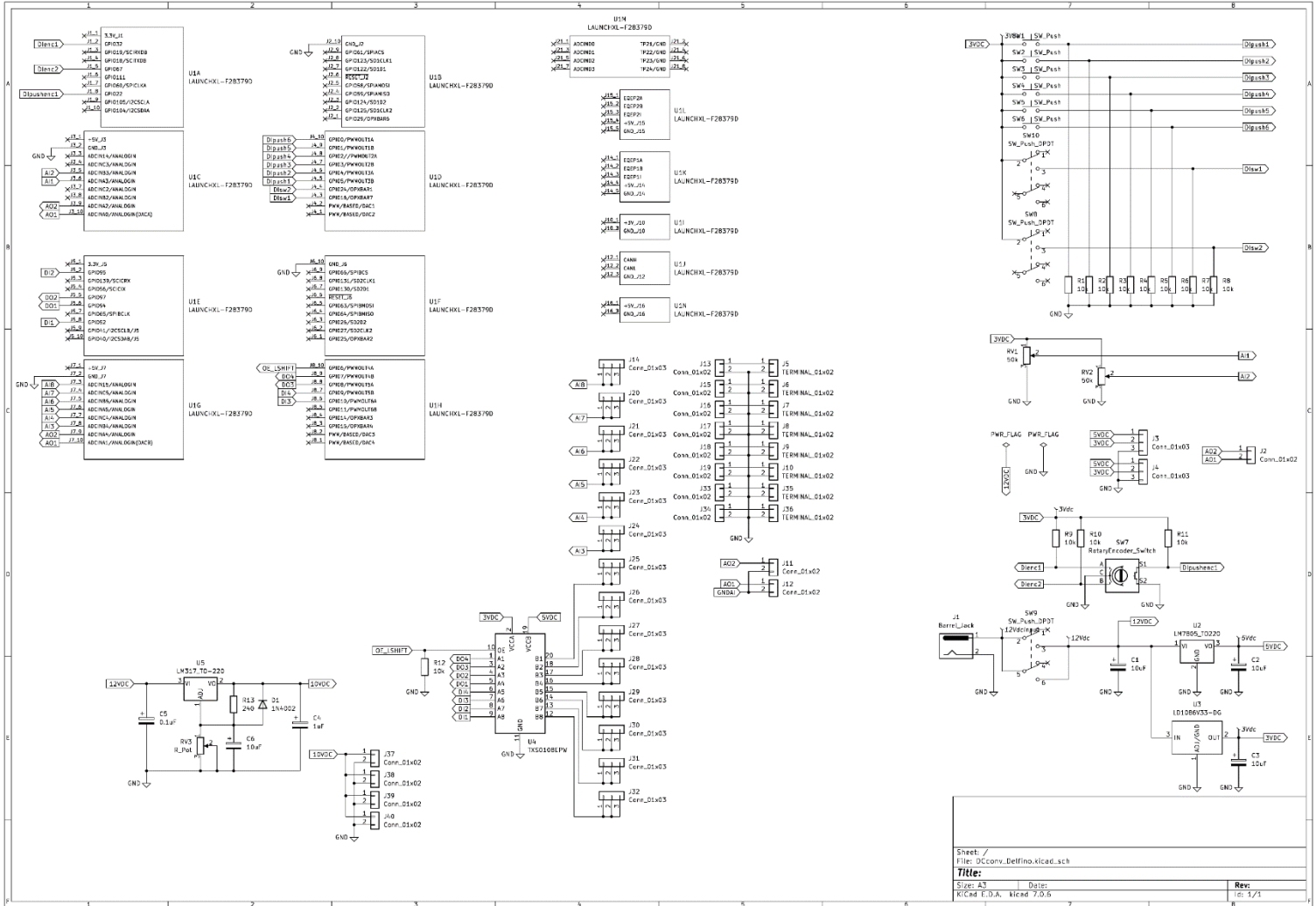


Figura A.1: Diagrama esquemático completo de la placa Shield de interfaz y alimentación.

ANEXO B: Guía de Reingeniería de Hardware

El módulo de evaluación LM5170EVM-BIDIR está configurado de fábrica para operar de forma autónoma mediante lazos de control analógicos internos. Para permitir que el DSP TMS320F28379D tome el control total del flujo de potencia (Control Digital), es mandatorio realizar una intervención física denominada "Reingeniería", que consiste en la apertura de circuitos críticos mediante el retiro de jumpers.

La Figura B.1 muestra la ubicación espacial de los componentes en la placa de circuito impreso. Los elementos marcados en rojo indican los puntos de desconexión obligatoria.

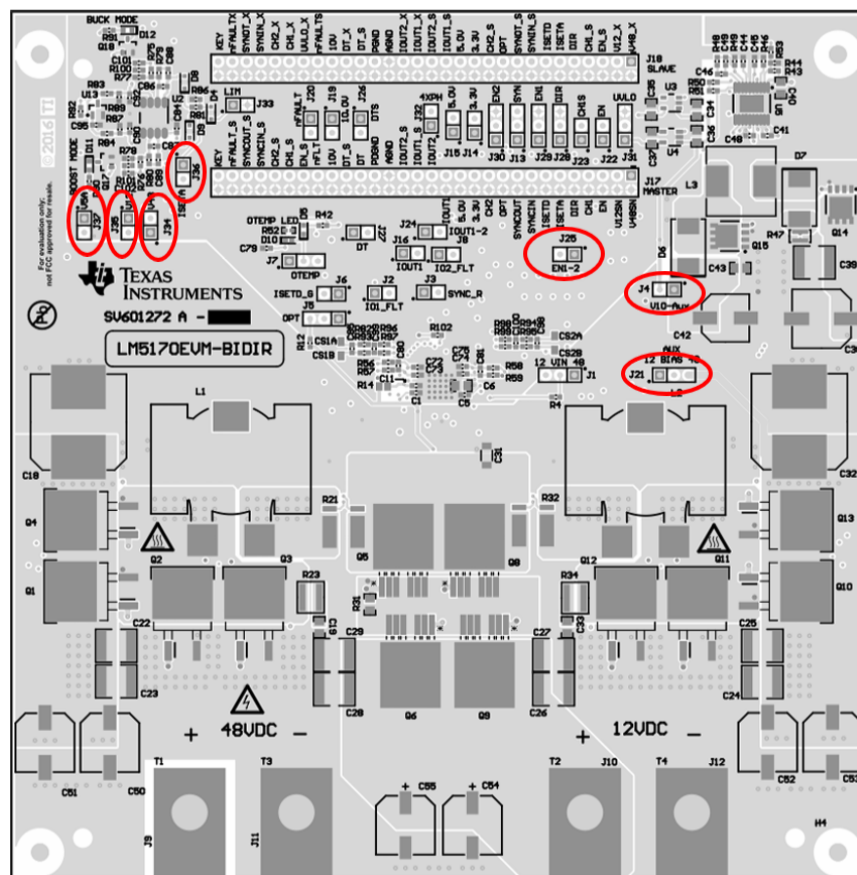


Figura B.1. Diagrama de disposición de componentes del LM5170EVM indicando los puntos de intervención para control digital externo.

Fuente: Adaptado de Texas Instruments, LM5170-Q1 EVM User's Guide. [3]

Procedimiento Detallado:

1. Aislamiento del Lazo de Control (J36):

- **Acción:** Retirar el jumper del cabezal J36.
- **Efecto:** Desconecta la salida del amplificador de error interno (bucle analógico) del pin ISETA. Esto libera el pin para recibir la señal de referencia directa desde el DAC del DSP.
- **Justificación:** Evita la "corriente de contienda" entre el amplificador interno y el DAC externo.

2. Desactivación de Divisores Internos (J34 y J35):

- **Acción:** Retirar los jumpers J34 (lado 48V) y J35 (lado 12V).
- **Efecto:** Deshabilita los divisores de voltaje resistivos propios del EVM.
- **Justificación:** El sensado de voltaje para protección y control se realiza externamente en la placa perforada personalizada. Retirar estos jumpers evita que las protecciones internas de UVLO (Under Voltage Lock-Out) del chip bloqueen la operación del convertidor durante las pruebas a bajos voltajes.

3. Gestión Térmica y Alimentación (J4, J21, J25):

- **Acción:** Retirar los jumpers J4, J21 y J25.
- **Efecto:** Desconecta la entrada de alto voltaje del regulador lineal interno del módulo.
- **Justificación:** El regulador interno disipa mucho calor al bajar de 48V a 10V. Al retirar estos jumpers, se habilita el uso de la alimentación externa de 10V "fría" proveniente del Shield (inyectada en el conector J17), mejorando la eficiencia térmica del sistema.

ANEXO C: Algoritmos de Control en PLECS

Este anexo detalla la implementación gráfica de la estrategia de control digital desarrollada en el entorno de simulación PLECS. Los diagramas mostrados corresponden al código fuente que posteriormente es compilado y cargado en el DSP TMS320F28379D.

C.1. Arquitectura General del Sistema de Control

La Figura C.1 muestra la vista de alto nivel del sistema. Se observan los bloques de entrada (ADC) que leen los voltajes de los buses de 12V y 48V, y el bloque de salida (DAC) que envía la señal de control al módulo de potencia.

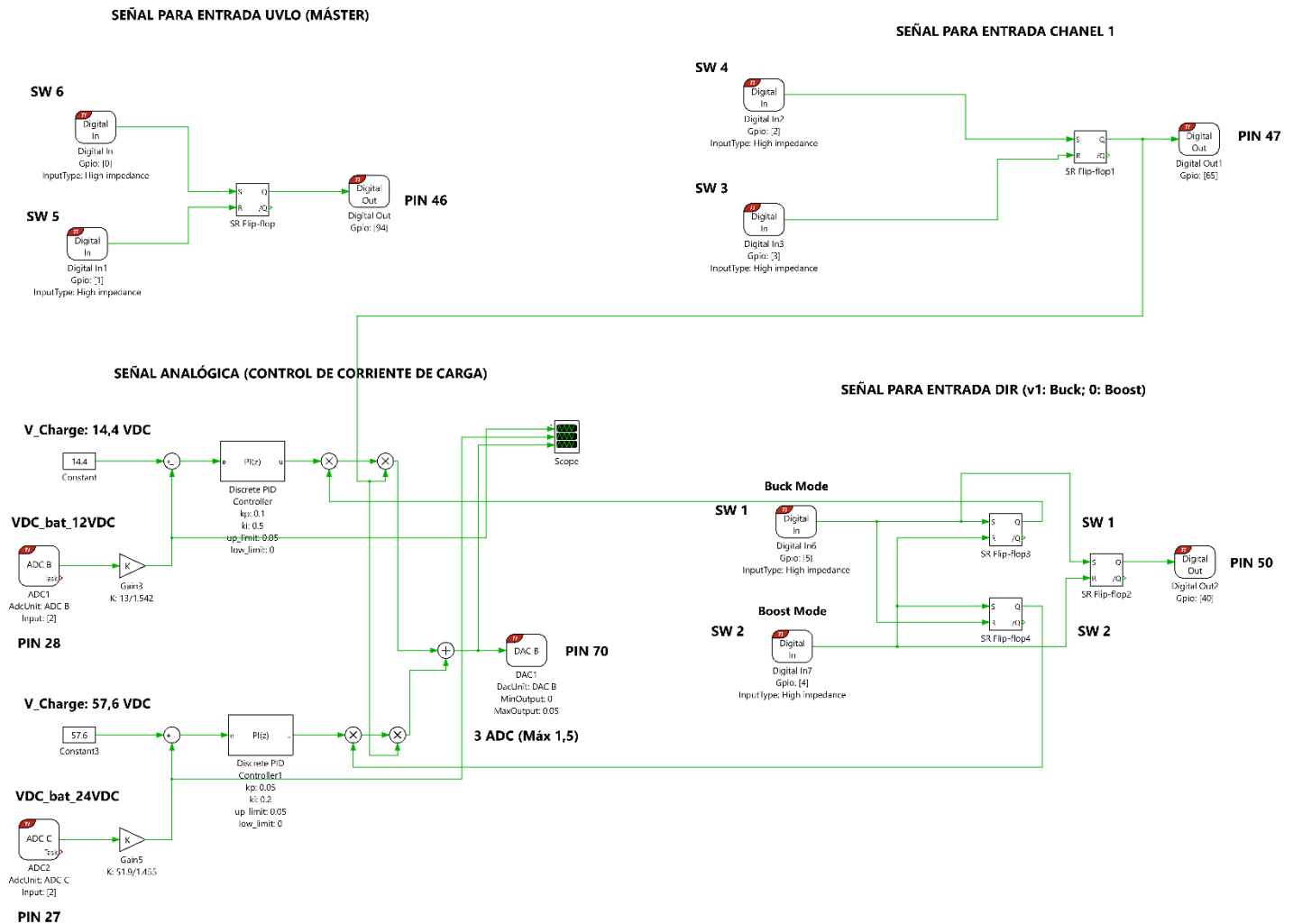


Figura C.1: Diagrama general de la implementación en PLECS.

C.2. Implementación del Controlador PI Discretizado

El núcleo de la regulación de corriente se basa un controlador Proporcional-Integral. La Figura C.2 detalla la estructura interna del bloque de control, donde se procesa el error entre la referencia (I_{set}) y la corriente medida.

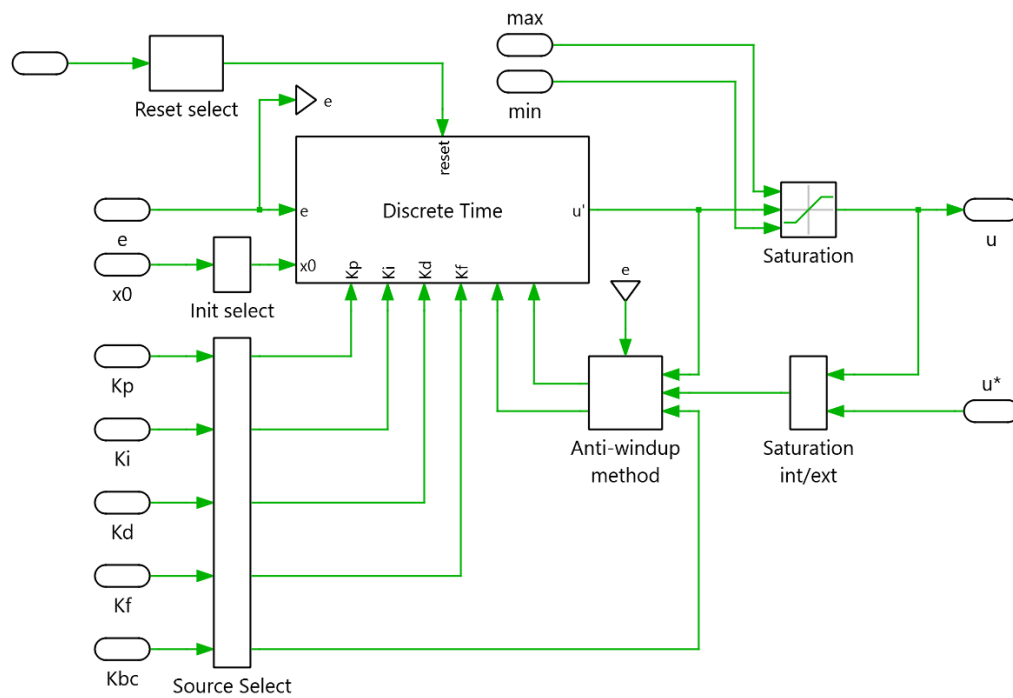


Figura C.2: Estructura del compensador PI discreto

ANEXO D: Fichas Técnicas Resumidas

D.1. Módulo de Potencia: LM5170-Q1

El controlador LM5170-Q1 es el núcleo de la etapa de potencia bidireccional.

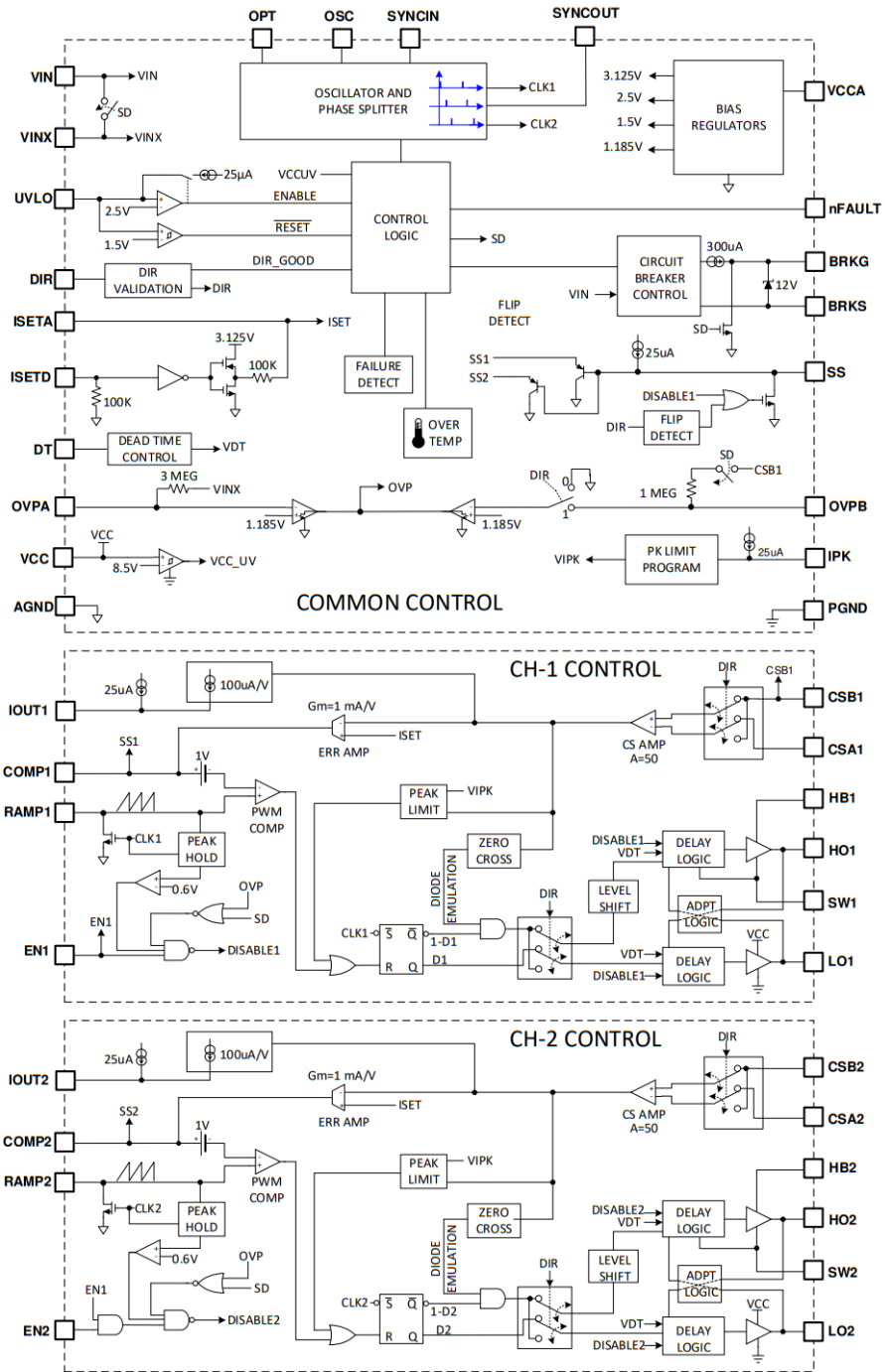


Figura D.1: Diagrama de bloques funcional del controlador LM5170-Q1

Tabla D.1: Especificaciones Máximas (*Absolute Maximum Ratings*)

Parámetro	Símbolo	Valor	Unidad
Voltaje de Entrada HV	V_{HV}	-1 a 100	V
Voltaje de Entrada LV	V_{LV}	-0.3 a 65	V
Voltaje de Bias	V_{CC}	14	V
Corriente de Salida Gate Driver	I_G	5 (Pico)	A
Temperatura de Unión	T_J	-40 a 150	°C

D.2. Microcontrolador: TMS320F28379D (LaunchPad)

La tarjeta de desarrollo LAUNCHXL-F28379D aloja el DSP de control.

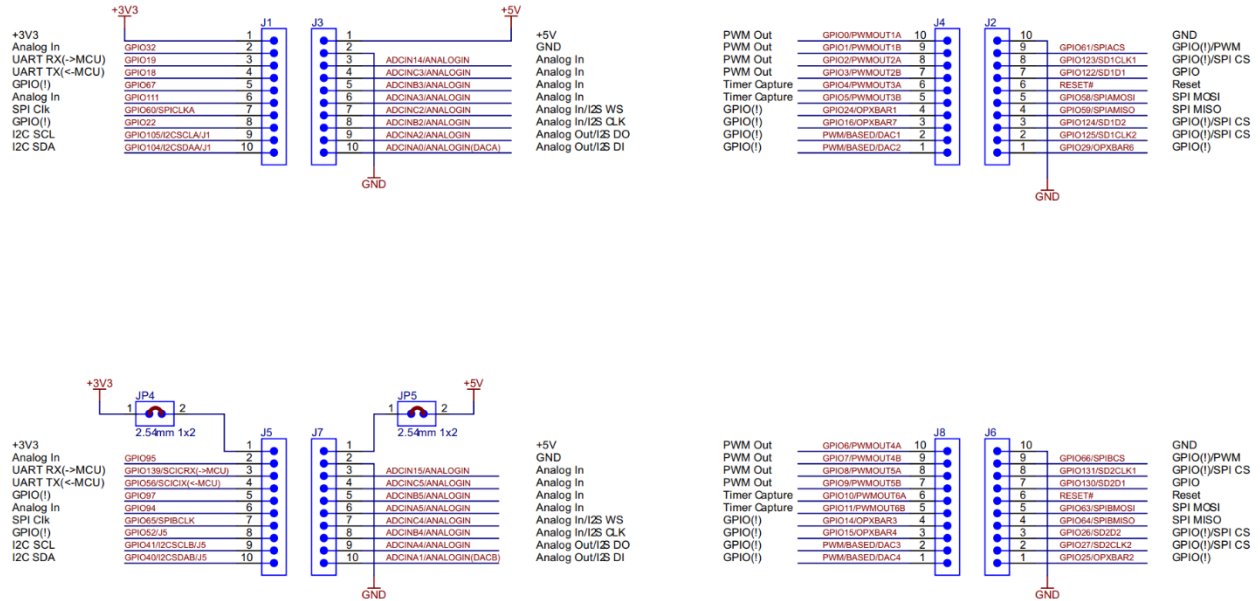


Figura D.2: Mapa de pines (Pinout) de los cabezales J1-J8 del LaunchPad F28379D.

Tabla D.2: Características del DSP

Característica	Descripción
Núcleo	Dual-Core C28x 32-bit + Dual CLA
Frecuencia	200 MHz
Memoria	1 MB Flash / 204 KB RAM
ADC	4 módulos de 16/12-bit (Hasta 3.5 MSPS)
PWM	24 canales ePWM de alta resolución (150 ps)

D.3. Batería de Almacenamiento: YTX5L-BS

Batería de tecnología VRLA-Gel utilizada en los bancos de 12V y 48V.

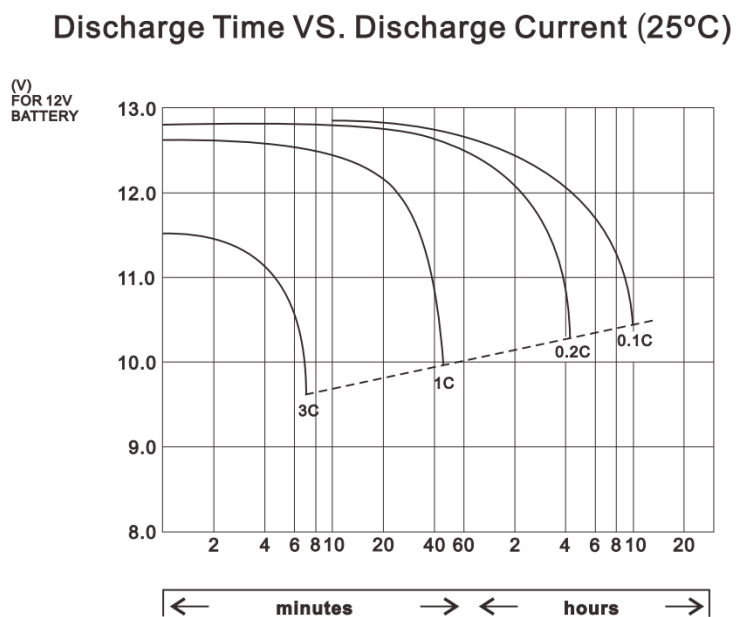


Figura D.3: Curvas características de descarga a diferentes regímenes de corriente (C-rate) para la batería YTX5L-BS.

Tabla D.3: Especificaciones de la Batería

Parámetro	Valor
Voltaje Nominal	12 V
Capacidad (10h)	5 Ah
Dimensiones	113 x 70 x 106 mm
Peso	1.66 kg
Corriente de Carga Std.	0.5 A

D.4. Panel Fotovoltaico: Trina Solar Vertex S+

Módulo solar utilizado para la validación de la generación renovable.

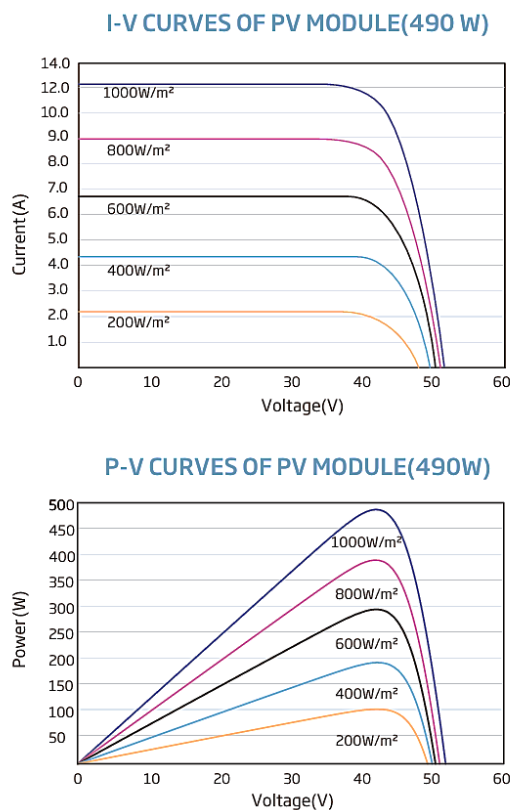


Figura D.4: Curvas I-V y P-V del módulo fotovoltaico bajo diferentes niveles de irradiancia

Tabla D.4: Datos Eléctricos (STC)

Parámetro	Valor
Potencia Máxima (P_{max})	505 W
Voltaje en Pmax (V_{mp})	43,0 V
Corriente en Pmax (I_{mp})	11.75 A
Eficiencia del Módulo	21.1 %
Tecnología de Celda	Monocristalina N-type i-TOPCon

ANEXO E: Plano de estructuras para Paneles Solares

E.1. Escuadra desarmable para panel solar

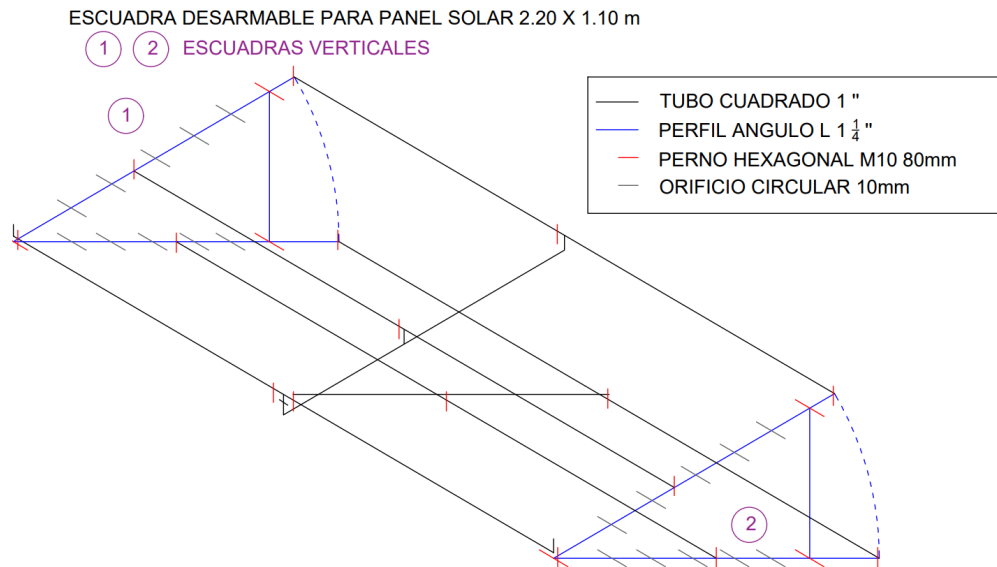


Figura E.1. Plano de escuadras desarmables para panel solar Trina 505W.

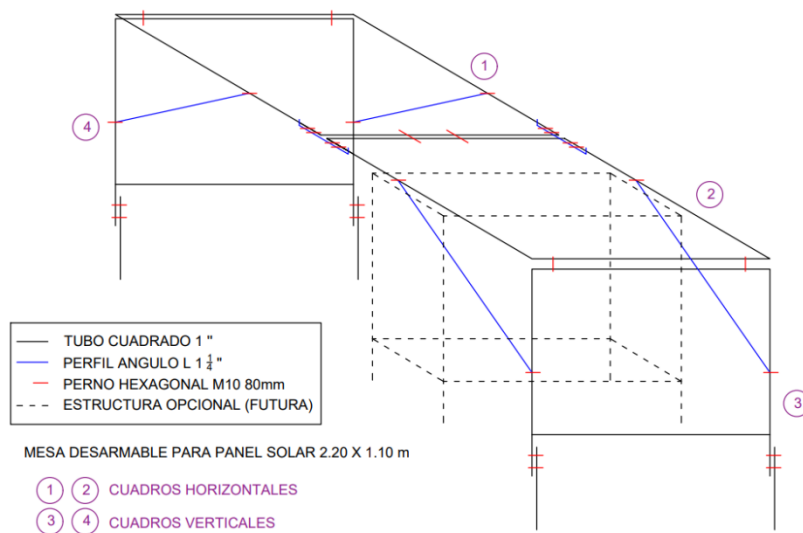


Figura E.2. Plano de Mesas desarmables para panel solar Trina 505W.